

Índice de contenidos

Memoria justificativa	5
Memoria descriptiva	7
1.Introducción	8
1.1. CPU de la familia C28x	10
1.2. Bus de Memoria	11
1.3. Bus de periféricos	11
1.4. Interfaz externa	11
1.5. Flash	12
1.6. Boot ROM	12
1.7. Bloque de expansión del periférico de interrupciones	12
1.8. Oscilador, PLL y Watchdog	12
1.9. Modos de bajo consumo	13
1.10. Agrupación de periféricos 0, 1 y 2	13
1.11. Entradas/salidas de propósito general	13
1.12. Temporizadores de la CPU	14
1.14. Periféricos del puerto serie	14
2. Descripción de bloques utilizados	16
2.1. Interfaz externa (XINTF)	16
2.2. Puerto serie síncrono de periféricos (SPI)	21
2.3. Módulo de convertidores analógico/digital (ADC)	27
3. Conexión de un display LCD al bus de datos y direcciones	30
3.1. Características del display	30
3.2. Configuración del DSP	32
3.3. Programación de la PAL22V10	37
3.4. Diseño de la placa de pruebas	40
4. Conexión de un display al DSP por medio del SPI	42
4.1. Conexión hardware de los dispositivos	42
4.2. Configuración del DSP	44
4.3. Diseño de la placa de pruebas	49
5. Conexión de un teclado al DSP	51
5.1. Conexión hardware de los dispositivos	51
5.2. Configuración del DSP	59
5.3. Diseño de la placa de pruebas	59
6. Uso de los convertidores analógico/digital	61
6.1. Conexión hardware de los dispositivos	61
6.2. Configuración del DSP	63
6.3. Diseño de la placa de pruebas	67
7. Unión de los módulos desarrollados	69
7.1. Configuración del DSP	69
7.2. Diseño de la placa de pruebas	69
Conclusión y líneas futuras	72
Planos	75
Referencias	

Código

Índice de figuras

Figura 1: Diagrama de bloques funcional	9
Figura 2: Mapa de memoria	10
Figura 3: Diagrama de bloques de XINTF	16
Figura 4: Relación entre XTIMCLK y SYSCLKOUT	18
Figura 5: Ciclo de lectura (XTIMCLK=SYSCLKOUT)	20
Figura 6: Ciclo de escritura genérico	21
Figura 7: Interfaz del SPI con la CPU	22
Figura 8: Conexión M/S del SPI	23
Figura 9: Opciones de la señal SPICLK	25
Figura 10: Banderas de interrupción de SPIFIFO	26
Figura 11: Diagrama de bloques funcional	28
Figura 12: Direcciones del display accesibles	30
Figura 13: Diagrama de inicialización del LCD	31
Figura 14: Obtención de la señal de selección del LCD	33
Figura 15: Registro XTIMING0	35
Figura 16: Registro XINTFCNF2	36
Figura 18: Diagrama de estados	38
Figura 19: Diagrama del chip	38
Figura 20: Resultados de simulación	39
Figura 21: Esquema de conexión para la señal XREADY	41
Figura 22: Placa de conexión del LCD al bus	41
Figura 23: Vista del dispositivo 74HC595	42
Figura 24: Diagrama de tiempo del 74HC595	43
Figura 25: Conexión del integrado 75HC595	44
Figura 26: Registro SPICCR	45
Figura 27: Registro SPICTL	45
Figura 28: Registro SPIBRR	46
Figura 29: Registro SPIFFTX	47
Figura 30: Registro SPIFFRX	47
Figura 31: Conexión de una salida CMOS a 3,3V a una entrada CMOS a 5V	50
Figura 32: Montaje de conexión del LCD al SPI	50
Figura 33: Teclado	51
Figura 34: Vista del NE555	52
Figura 35: Esquema de conexión para funcionamiento astable	53
Figura 36: Desplazador circular	54
Figura 37: Celda del codificador	55
Figura 38: Diagrama del chip	56
Figura 39: Primera parte de la simulación.	56
Figura 40: Segunda parte de la simulación.	57
Figura 41: Vista del 74LVTH573	58
Figura 42: Obtención de !OE	58
Figura 43: Vista del 74AHCT32	59
Figura 44: Placa de conexión del teclado al bus	60
Figura 45: Interfaz para el ADC	61
Figura 46: Pines del dispositivo	62

Figura 47: Tensión de salida máxima frente a frecuencia	62
Figura 48: Registro ADCCTRL2	64
Figura 49: Registros ADCCHSELSEQ1, 2, 3 y 4	65
Figura 50: Registro T1CON	66
Figura 51 : Registro GPTCONA	67
Figura 52: Placa de prueba del ADC	68
Figura 53: Vista del SN74LS245	70
Figura 54: Placa para unión de módulos LCD y teclado	70
Figura 55: Placa final	71

Índice de tablas

Tabla 1: Valores válidos de lead/active/trail	17
Tabla 2: Duración de pulsos en función de XTIMCLK	20
Tabla 3: Registros del XINTF	21
Tabla 4: Selección del esquema de SPICLK	25
Tabla 5: Registros del SPI	27
Tabla 6: Registros asociados al ADC	29
Tabla 7: Pines de conexión	30
Tabla 8: Tabla de instrucciones	32
Tabla 9: Características AC para Vdd =4.5 V ~ 5.5 V	34
Tabla 10: Significado de los bits del registro GPFMUX	49
Tabla 11: Codificación de teclas	55