



PROYECTO FIN
DE CARRERA



Ingeniería de Telecomunicación

Sistema embebido para la conexión
de un PLC Siemens S7-200
a la red GSM

Autor: Nicolás Velasco Martos

Tutor: Fabio Gómez-Stern Aguilar

Sevilla, Noviembre de 2005

*Lo poco que he aprendido carece de
valor comparado con lo que
ignoro y no desespero en aprender*

René Descartes

A Coimbra, 10 por su apoyo a lo largo de estos años

Índice General

ÍNDICE GENERAL	1
ÍNDICE DE FIGURAS	3
ÍNDICE DE TABLAS	5
LISTADO DE ACRÓNIMOS	6
1 OBJETIVO Y ÁMBITO DE APLICACIÓN	9
1.1 ESTADO ACTUAL DE LA TECNOLOGÍA.....	9
1.2 OBJETIVO.....	9
1.3 ÁMBITO DE APLICACIÓN.....	10
1.4 PRODUCTOS SIMILARES EN EL MERCADO.....	12
1.5 NORMATIVA Y RECOMENDACIONES ASOCIADAS.....	13
2 INTRODUCCIÓN A LOS MICRO-PLCS S7-200	15
2.1 FUNCIONES DE LOS DIVERSOS MICRO-PLCS S7-200.....	15
2.1.1 <i>Equipos necesarios</i>	15
2.1.2 <i>Capacidad de las CPUs S7-200</i>	16
2.2 PRINCIPALES COMPONENTES DE UN MICRO-PLC S7-200.....	16
2.2.1 <i>CPU S7-200</i>	16
2.2.2 <i>Módulos de ampliación</i>	19
2.3 CICLO DE FUNCIONAMIENTO.....	20
2.3.1 <i>Proceso inicial</i>	20
2.3.2 <i>Proceso común</i>	21
2.3.3 <i>Ejecución del programa de usuario</i>	21
2.3.4 <i>Servicio a periféricos externos</i>	21
2.4 LENGUAJES DE PROGRAMACIÓN PARA LAS CPUs S7-200.....	21
2.4.1 <i>Elementos básicos de KOP</i>	22
2.4.2 <i>Operaciones de AWL</i>	22
2.5 ESTRUCTURA DE PROGRAMACIÓN STEP 7.....	23
2.5.1 <i>OB (Bloque lógico)</i>	24
2.5.2 <i>Bloques preprogramados</i>	25
2.5.3 <i>FB (Bloques de función)</i>	25
2.5.4 <i>Funciones</i>	26
2.5.5 <i>DB de instancia</i>	26
2.5.6 <i>DBs de datos globales</i>	27
2.5.7 <i>Rutinas de interrupción</i>	27
2.6 COMUNICACIÓN EN REDES CON CPUs S7-200.....	27
2.6.1 <i>Protocolos definidos por el usuario (Freeport)</i>	28
2.6.1.1 Inicializar el modo Freeport.....	29
2.6.1.2 Utilizar la operación XMT para transmitir datos.....	30
2.6.1.3 Utilizar la operación RCV para recibir datos.....	30
2.6.1.4 Recibir datos mediante interrupciones de caracteres.....	33
2.6.1.5 Utilización del cable PC/PPI en modo Freeport.....	33
3 MICROCONTROLADORES	34
3.1 TIPOS DE MICROCONTROLADORES.....	34
3.1.1 <i>Microcontroladores de 8 bit (“embedded”)</i>	34
3.2 MICROCONTROLADORES ATMEL AVR.....	35
3.3 ELECCIÓN DEL MICROCONTROLADOR.....	37
3.3.1 <i>Kit de evaluación STK500</i>	38
3.3.2 <i>Atmega8515</i>	41
3.3.2.1 <i>Características principales</i>	42
3.3.2.2 <i>Descripción de pines</i>	43
3.3.2.3 <i>Arquitectura</i>	45
3.3.3 <i>Atmega128</i>	45
3.3.3.1 <i>Características principales</i>	45

3.3.3.2	Descripción de pines	47
3.3.3.3	Arquitectura	51
3.3.3.4	Registro de estado	54
3.3.3.5	Puntero de pila	55
3.3.3.6	Puertos de entrada/salida	55
3.3.3.7	USARTs.....	57
	Formatos de trama.....	59
	Registros asociados al puerto serie.....	60
3.3.3.8	Interrupciones.....	63
3.3.3.9	Temporizadores / Contadores.....	65
	Temporizador / Contador de 8 bits.....	65
	Temporizador / Contador de 16 bits.....	67
3.4	COMPILADOR DE C PARA AVR	68
4	RED GSM.....	70
4.1	INTRODUCCIÓN AL ESTÁNDAR GSM	70
4.1.1	Arquitectura de la red GSM	71
4.1.2	La trama GSM.....	72
4.2	SMS.....	73
4.2.1	Servicio SMS.....	73
4.2.2	Arquitectura.....	74
4.2.3	Modelo de capas	74
4.2.3.1	SMS-SUBMIT	76
4.3	LOS COMANDOS AT	78
4.3.1	Listado de comandos AT y AT+ más frecuentes	79
4.3.2	Algunos ejemplos.....	80
4.4	MÓDEM GSM	83
4.4.1	Introducción	83
4.4.2	Incorporar la red GSM a un diseño	85
4.4.3	Tabla de especificaciones del módem GSM	85
4.4.4	Asignación de pines de entrada/salida	87
4.4.5	Indicador de estado	89
4.4.6	Modos de funcionamiento.....	89
4.4.6.1	SMS: Short Message Services.....	90
4.4.7	Interfaz software del módulo Eagle II	91
4.4.8	Interfaz hardware del módulo Eagle II.....	91
5	DISEÑO DEL HARDWARE.....	94
5.1	ALIMENTACIÓN.....	94
5.2	CIRCUITO DE RESET DEL MÓDEM.....	98
5.3	INTERFAZ PUERTO SERIE	102
5.4	PUERTO DE PROGRAMACIÓN SPI.....	104
5.5	MICROCONTROLADOR.....	105
5.6	TRABAJO REALIZADO CON ORCAD	106
5.7	LISTADO DE COMPONENTES	114
6	DISEÑO DEL SOFTWARE	116
6.1	CONFIGURACIÓN Y PROGRAMACIÓN DEL MÓDEM	116
6.2	PROGRAMACIÓN DEL PLC	117
6.2.1	Descripción general del programa.....	117
6.2.2	Código fuente del PLC	119
6.3	PROGRAMACIÓN DEL MICROCONTROLADOR	122
6.3.1	Descripción general del código.....	122
6.3.2	Código fuente del microcontrolador.....	127
7	PRUEBAS Y DESARROLLOS FUTUROS.....	144
	BIBLIOGRAFÍA.....	146

Índice de figuras

Figura 1.1	Arquitectura de sistema domótico centralizado	11
Figura 1.2	Arquitectura de sistema domótico descentralizado con bus AS-i.....	12
Figura 1.3	Módulos EM241 y TC35.....	12
Figura 2.1	Componentes de un Micro-PLC S7-200 y detalle del cable PC/PPI.....	16
Figura 2.2	CPU 22X.....	19
Figura 2.3	CPU con un módulo de ampliación y esquema de instalación en dos filas.....	19
Figura 2.4	Ciclo de funcionamiento del autómeta	20
Figura 2.5	Elementos básicos de KOP y muestra de una ventana de STEP 7	22
Figura 2.6	Estructura de programación.....	24
Figura 2.7	Posibilidades de comunicación del modo Freeport.....	29
Figura 3.1	Representación esquemática de un microcontrolador.....	35
Figura 3.2	Kit de evaluación STK 500	39
Figura 3.3	Esquema del Kit de Evaluación STK500.....	40
Figura 3.4	Conexión cable plano 6 pines para programación ISP.....	41
Figura 3.5	Conexión entre STK 500 y PC vía RS-232	41
Figura 3.6	Microcontrolador ATmega8515	42
Figura 3.7	Configuración de pines y diagrama de bloques del ATmega8515	44
Figura 3.8	Configuración de pines del ATmega128.....	47
Figura 3.9	Diagrama de bloques del ATmega128.....	48
Figura 3.10	Ciclos extrae – ejecuta	52
Figura 3.11	Arquitectura interna del ATmega128	52
Figura 3.12	Registros de propósito general de una CPU AVR.....	53
Figura 3.13	Mapas de memoria de programa y datos	53
Figura 3.14	Registro de estado SREG.....	54
Figura 3.15	Puntero de Pila (Stack Pointer).....	55
Figura 3.16	Esquema de un pin del ATmega128.....	56
Figura 3.17	Diagrama de bloques de la USART.....	58
Figura 3.18	Estructura de una trama serie	60
Figura 3.19	Ventanas de configuración de Codewizard AVR.....	68
Figura 3.20	Ventana de programación de CodeVisionAVR.....	69
Figura 4.1	Arquitectura de la red GSM	71
Figura 4.2	Diagrama de entramado GSM.....	72
Figura 4.3	Estructura del servicio SMS	73
Figura 4.4	Servicios básicos SM MO y SM MT.....	74
Figura 4.5	Arquitectura SMS	75
Figura 4.6	Estructura de la PDU SMS-SUBMIT	77
Figura 4.7	Detalle del campo SCA.....	77
Figura 4.8	Ejemplo de PDU SMS.....	78
Figura 4.9	Módem GSM más placa adaptadora (anverso).....	92
Figura 4.10	Módem GSM más placa adaptadora (reverso).....	93
Figura 5.1	Circuito de alimentación	94
Figura 5.2	Esquema de montaje típico del LM2596.....	95
Figura 5.3	Esquema propuesto para el adaptador LT1085	97
Figura 5.4	Características del diodo SR503	98
Figura 5.5	Esquema del interruptor del módem.....	99
Figura 5.6	Niveles lógicos para entradas y salidas RS-232.....	102
Figura 5.7	Maxim MAX233.....	103
Figura 5.8	Conexionado de las comunicaciones.....	104
Figura 5.9	Puerto de programación SPI.....	105
Figura 5.10	Microcontrolador ATmega128	105
Figura 5.11	Circuitos de reloj y reset	106
Figura 5.12	Huellas creadas para Orcad	107
Figura 5.13	Fase previa al rutado de las pistas.....	111
Figura 5.14	Layout final.....	112
Figura 5.15	Fotolitos generados con Orcad	113
Figura 5.16	Disposición de componentes.....	113
Figura 5.17	Placa con el montaje completo.....	114

<i>Figura 6.1</i>	<i>Esquema del sistema.....</i>	<i>116</i>
<i>Figura 6.2</i>	<i>Diagrama de flujo del programa cargado en el autómata</i>	<i>119</i>
<i>Figura 6.3</i>	<i>Diagrama de flujo del programa del microcontrolador (1/2).....</i>	<i>126</i>
<i>Figura 6.4</i>	<i>Diagrama de flujo del programa del microcontrolador (2/2).....</i>	<i>127</i>

Índice de tablas

Tabla 2.1	Resumen de las CPUs S7-200.....	16
Tabla 2.2	Posibilidades de comunicación de las CPUs S7-200	27
Tabla 2.3	Bytes de marcas especiales SMB30 y SMB130.....	30
Tabla 2.4	Marcas especiales SMB86 a SMB94 y SMB186 a SMB194	32
Tabla 3.1	Función alternativa de los pines del puerto B.....	49
Tabla 3.2	Función alternativa de los pines del puerto D.....	49
Tabla 3.3	Función alternativa de los pines del puerto E.....	50
Tabla 3.4	Función alternativa de los pines del puerto F.....	50
Tabla 3.5	Función alternativa de los pines del puerto G.....	50
Tabla 3.6	Configuración de pines del ATmega128.....	56
Tabla 3.7	Registros de configuración del puerto A	56
Tabla 3.8	Tablas de configuración del registro UBRR.....	59
Tabla 3.9	Registro de datos de la USART	60
Tabla 3.10	Registro de control y estado A.....	61
Tabla 3.11	Registro de control y estado B.....	61
Tabla 3.12	Registro de configuración y estado C.....	62
Tabla 3.13	Configuración de los bits UPM.....	62
Tabla 3.14	Bits de configuración de longitud de trama.....	63
Tabla 3.15	Registro de configuración de la tasa binaria	63
Tabla 3.16	Vectores de interrupción del ATmega128	65
Tabla 3.17	Registro de configuración de cuenta del timer 0.....	66
Tabla 3.18	Modo de trabajo del Timer.....	66
Tabla 3.19	Selección del reloj del Timer	66
Tabla 3.20	Registro de habilitación de interrupciones asociadas al Timer	67
Tabla 3.21	Registro de banderas asociadas al Timer.....	67
Tabla 3.22	Contador asociado al Timer 0.....	67
Tabla 4.1	Resumen de características del módem GSM.....	86
Tabla 4.2	Potencia de funcionamiento	87
Tabla 4.3	Potencia del transmisor.....	87
Tabla 4.4	Asignación de pines del módem.....	89
Tabla 4.5	Indicador de estado	89
Tabla 5.1	Tabla de selección de la bobina L1	95
Tabla 5.2	Tabla de selección de la bobina L44.....	96
Tabla 5.3	Tabla de selección de inductores de Newport Components	96
Tabla 5.4	Tabla de selección de diodos.....	97
Tabla 5.5	Optoacoplador CNY17	100
Tabla 5.6	Transistor BJT 2N2222	100
Tabla 5.7	Transistor MOSFET IRF640.....	101
Tabla 5.8	Conector DB9 hembra.....	104
Tabla 5.9	Tabla de selección de condensadores del circuito de reloj	106
Tabla 5.10	Listado de componentes.....	115

Listado de acrónimos

ADC	Analog-Digital Converter.
ALU	Arithmetic-Logic Unit.
ANSI	American National Standards Institute.
ASCII	American Standard Code for Information Interchange
BIT	Binary digIT.
BJT	Base Junction Transistor.
bps	bits por segundo.
BSC	Base Station Controller.
BSS	Base SubSystem.
BTS	Base Transceiver Station.
CAN	Controller Area Network.
CCITT	Comité Consultivo Internacional de Telefonía y Telegrafía.
CEPT	Conférence Européenne des administrations des Postes et des Télécommunications
CISC	Complex Instruction Set Computer.
CMOS	Complementary Metal-Oxide-Semiconductor.
CPE	Customer Premise Equipment.
CPU	Central Processing Unit.
CTS	Clear To Send.
DCE	Data Communication Equipment.
DIL	Dual In Line.
DIP	Dual In-line Package.
DSR	Data Set Ready.
DTE	Data Terminal Equipment.
DTR	Data Terminal Ready.
EEPROM	Electrically Erasable and Programmable Read Only Memory.
EHS	European Home System.
EIA	Electronics Industry Association.
EIB	European Installation Bus.
EIR	Equipment Identity Register.
EMI	Electro-Magnetic Interference.
EPROM	Electrically Programmable Read Only Memory.
ETSI	European Telecommunications Standards Institute.
FB	Function Block.
FCC	Federal Communications Commission.
GMSC	Gateway Mobile service Switching Centre.
GND	GRouNd.
GPRS	Global Packet Radio Service.
GSM	Group Special Mobile.
HLR	Home Location Register.
HW	HardWare.
IC	Integrated Circuit.

ICT	Infraestructuras Comunes de Telecomunicaciones.
ISP	In-System Programming.
ITU	International Telecommunications Union.
JTAG	Joint Test Action Group.
LED	Light Emitting Diode.
M2M	Machine to Machine.
MHz	Megahercio.
MIPS	Millones de Instrucciones Por Segundo.
MISO	Master In Slave Out.
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor.
MOSI	Master Out Slave In.
MPI	MultiPoint Interface.
MS	Mobile Station.
MSC	Mobile service Switching Centre.
NSS	Network and Switching Subsystem.
OSI	Open System Interconnection.
PC	Personal Computer.
PCB	Printed Circuit Board.
PDIP	Plastic Dual-In-line Package
PDU	Protocol Data Unit.
PEN	Programming ENable.
PIN	Personal Identification Number.
PLC	Programmable Logic Controller.
PLCC	Plastic Leaded Chip Carrier
PPI	Point to Point Interface.
PSTN	Public Switched Telephonic Network.
PWM	Pulses Width Modulation.
RAM	Random Access Memory.
RDSI	Red Digital de Servicios Integrados.
REBT	Reglamento Electrotécnico de Baja Tensión.
RFC	Request For Comments.
RISC	Reduced Instruction Set Computer.
ROM	Read Only Memory.
RSS	Radio SubSystem.
RTC	Real Time Clock.
RTS	Request To Send.
SC	Switching Centre.
SCK	Serial Clock.
SFB	System Function Block.
SIM	Subscriber Identification Module.
SM AL	Short Message Application Layer.
SM LL	Short Message Lower Layer.
SM MO	Short Message Mobile Originated Point-to-Point.
SM MT	Short Message Mobile Terminated Point-to-Point.

SM RL	Short Message Relay Layer.
SM TL	Short Message Transfer Layer.
SMD	Surface Mounted Device.
SMS	Short Message Service.
SMTP	Simple Mail Transfer Protocol.
SPI	Serial Port Interface.
SRAM	Static RAM.
SW	SoftWare.
TH	Through Hole.
TIA	Telecommunications Industry Association.
TQFP	Thin Quad Flat Package
TTL	Transistor to Transistor Logic.
TWI	Two Wire Serial Interface.
UART	Universal Asynchronous Receiver and Transmitter.
USART	Universal Synchronous and Asynchronous Receiver and Transmitter.
USB	Universal Serial Bus.
VLR	Visitor Location Register.