

Anexo 1.

LIBRERÍAS CADENCE

Autor: Rafael Ibáñez Hueso
Última modificación: 15 de Junio 2006

LIBRERÍA: ENCODER 360

<u>NOMBRE DEL FICHERO</u>	<u>DESCRIPCIÓN</u>
5bits_adder	Sumador paralelo de 5 bits
5bits_adder_test	Test para probar el sumador de 5 bits
6bits_adder	Sumador paralelo de 6 bits
6bits_adder_test	Test para probar el sumador de 6 bits
6flip_flops	Bloque de 6 flip flops
12flip_flops	Bloque de 12 flip flops
24flip_flops	Bloque de 24 flip flops
40flip_flops	Bloque de 40 flip flops
Encoder	Montaje completo del encoder
biestable_testing	Test para probar el funcionamiento de un biestable
test_6flip_flops	Test para probar el correcto funcionamiento del bloque de 6 flip flops

test_encoder	Test para probar el correcto funcionamiento del encoder
test_wallace4	Test para probar el árbol de Wallace de 4 bits
unit_cell	Celda unidad de las que está compuesta cada árbol de Wallace (3 entradas y 2 salidas)
unit_cell_test	Test para probar la celda unidad
wallace4	Árbol de Wallace de 4 bits
wallace5	Árbol de Wallace de 5 bits
wallace5_test	Test para probar el árbol de Wallace de 5 bits

LIBRERÍA: DAC

<u>NOMBRE DEL FICHERO</u>	<u>DESCRIPCIÓN</u>
3bits_DAC	DAC no diferencial de 3 bits para probar el de la arquitectura
DAC	DAC no diferencial de 6 bits con llaves ideales
DAC_con_preamp_real	DAC diferencial con llaves reales y preamplificador diseñado por mi

DAC_real_con_llaves_distintas	DAC diferencial con llaves reales y preamplificador diseñado por mí. En este caso no todas las llaves tiene igual tamaño. Las de arriba y debajo de la escalera tienen distintos tamaños a las demás para compensar con el tamaño, el corte de uno de los dos transistores de la llave.
DDAC_Real	DAC diferencial con llaves reales
Modo_comun	Circuito ideal generador del Modo Común, usado para el preamplificador que he diseñado
Modo_Comun_Real	Circuito real para generar el modo común
Real_DAC	DAC no diferencial de 6 bits con llaves reales
Real_Preamplifier	Preamplificador diseñado por mí
Real_differential_DAC	DAC diferencial de 6 bits con llaves reales. El paso a diferencial ha sido realizado haciendo un espejo al circuito. No es el definitivo.
Test_DAC	Test del DAC con llaves distintas, es la versión más definitiva del DAC de esta librería. Se puede probar con generador de modo común real o ideal.
differential_ideal_DAC	DAC diferencial de 6 bits con llaves ideales. El paso a diferencial ha sido realizado haciendo un espejo al circuito. No es el definitivo
Preamplificador_MC_Ideal	Preamplificador diseñado por mí. Tiene incorporado el circuito controlador del modo común ideal.

Preamplificador_MC_Real	Preamplificador diseñado por mí. Tiene incorporado el circuito controlador del modo común real.
test_3bits_dac	Test para probar el correcto funcionamiento del DAC de 3 bits
test_AC_MC_Ideal	Test AC del circuito generador de modo común ideal.
test_AC_MC_Real	Test AC del circuito generador de modo común real
test_DDAC_Real	Test para probar el DAC diferencial con llaves reales.
test_Modo_Comun	Test para probar el transitorio del circuito generador de modo común. Con este esquemático se puede probar tanto el MC Real como el Ideal
test_of_DAC	Test para probar el DAC no diferencial de 6 bits con llaves ideales
test_of_Real_DAC	Test para probar el DAC no diferencial de 6 bits con llaves reales
test_of_Real_differential_DAC	Test para probar el DAC diferencial de 6 bits con llaves reales. Este DAC no será el definitivo.
test_of_differential_ideal_DAC	Test para probar el DAC diferencial de 6 bits con llaves reales.
test_of_llavePN	Test para para encontrar el tamaño ideal para la llave PN. Consiste en hacer un paramétrico y ver con cuales

de los tamaños de los transistores, la llave sigue mejor a una rampa.

test_preamplificador	Test AC del preamplificador diseñado por mi
test_rampa_preamplificador	Test del preamplificador colocando una rampa a la entrada

LIBRERÍA: NEW DAC

<u>NOMBRE DEL FICHERO</u>	<u>DESCRIPCIÓN</u>
3bits_DAC	DAC de 3 bits construido usando la nueva arquitectura
7bits DAC_con_preamp	DAC de 7 bits construido usando la nueva arquitectura y usando preamplificadores delante de cada comparador para consumir menos
7bits DAC_con_sample&hold	DAC de 7 bits con la nueva arquitectura y con un sample & hold a la salida para pasar la salida a diferencial
7bits DAC_sin_preamp	DAC de 7 bits construido usando la nueva arquitectura y SIN preamplificadores delante de los comparadores
DECODIFICADOR3a8	Decodificador 3 a 8 construido mediante puertas lógicas
DECODIFICADOR3a8_con_CS	Decodificador 3 a 8 con Chip Select

DECODIFICADOR4a10	Decodificador 4 a 10 construido a base de decodificadores 3 a 8
DECODIFICADOR7a80	Decodificador 7 a 80 construido a base de decodificadores 3 a 8
LUT01	Celda básica para el decodificador
LUT10	Celda básica para el decodificador
LUT40	Celda básica para el decodificador
LUT80	Celda básica para el decodificador
OPAMP_dif_one_pole	OPAMP ideal diferencial de un polo
OpAmp_1pole_truco	OPAMP ideal basado en el anterior pero con saturación a la salida
Sample_and_Hold_IDEAL	Circuito Sample and Hold para pasar de single ended a diferencial. Está construido con llaves IDEALES
Sample_and_Hold_REAL	Circuito Sample and Hold para pasar de single ended a diferencial. Está construido con llaves REALES
preamplificador_MC_ideal	Preamplificador con circuito generador de modo común ideal
preamplificador_MC_real	Preamplificador con circuito generador de modo común real
test_3bits_DAC	Test del DAC de 3 bits
test_7bits_DAC	Test del DAC de 7 bits

test_DECODIFICADOR3a8	Test del decodificador 3 a 8
test_DECODIFICADOR7a80	Test del decodificador 7 a 80
test_sample_and_hold	Test para comprobar que el circuito Sample and Hold funciona bien ante una tensión de entrada fija
test_sample_and_hold_2	Test para comprobar que el circuito Sample and Hold funciona bien ante una rampa de entrada. Nos deberá dar la rampa en diferencial.

LIBRERÍA: FLASH

<u>NOMBRE DEL FICHERO</u>	<u>DESCRIPCIÓN</u>
COMPARADOR_CM-1.4	Comparador de Manuel
COMPARADOR_CM-1.4_CAP	Comparador de Manuel con capacidades
Comparador_sin_preamp	Comparador diseñado por mí
Comparador_con_preamp	Comparador con preamplificador a la entrada con objetivo de disminuir la corriente que entra por la puerta del transistor
Comparador_sin_preamp_con_llave	Comparador diseñado por mí y con una llave que hará de power down, desconectando la corriente de entrada en cuanto el comparador empieza a decantarse por nivel alto o bajo

FLASH79	Flash completo con 79 comparadores. Listo para enganchar a la escalera de resistencias.
MONTAJE-AC-COMP_CM-1.4	Montaje para el analisis AC del comparador de Manuel
MONTAJE-AC-COMP_CM-1.4_CAP	Montaje para el analisis AC del comparador con capacidades de Manuel
MONTAJE-TRAN-COMP_CM-1.4	Montaje para el analisis transitorio del comparador de Manuel
MONTAJE-TRAN-COMP_CM-1.4_CAP	Montaje para el analisis transitorio del comparador con capacidades de Manuel
MONTAJE-TRAN2-COMP_CM-1.4	Montaje para el analisis transitorio del comparador de Manuel
MONTAJE-TRAN2-COMP_CM-1.4_CAP	Montaje para el analisis transitorio del comparador con capacidades de Manuel
Phases_gen2	Generador de fase construido por Fernando
test_Comparator_Rafa_AC	Test para el análisis AC del comparador diseñado por mí
test_Comparator_Rafa_tran	Test para el análisis transitorio del comparador diseñado por mi
test_FLASH79	Test del Flash de 79 comparadores