

Capítulo 1.

INTRODUCCIÓN

- 1.1 MOTIVACIÓN. PROYECTO WITNESS*
- 1.2 OBJETIVOS*
- 1.3 ESTADO DEL ARTE*
- 1.4 ESTRUCTURA DE LA MEMORIA*

1.1 MOTIVACIÓN. PROYECTO WITNESS

Actualmente, y debido a la aparición de estándares como WIFI, Bluetooth, etc, existe en la sociedad un amplio conocimiento acerca de qué son las comunicaciones inalámbricas. En toda comunicación podremos distinguir básicamente tres elementos fundamentales además del mensaje, que son el transmisor, el receptor y el medio. Ya que nos centraremos en comunicaciones inalámbricas, el medio será el aire, con lo que el mensaje que se transmita deberá ser enteramente analógico debido a que toda señal es por naturaleza analógica. Evidentemente, y debido a las innumerables ventajas de la tecnología digital y al gran desarrollo digital sufrido en los últimos años, tanto el elemento transmisor como el receptor de cualquier comunicación inalámbrica, serán digitales. Es por ello por lo que será absolutamente necesario el uso de convertidores para convertir la señal de digital a analógico y viceversa. Tendremos un convertidor digital-analógico en el transmisor (DAC (Digital-Analog Converter)) y uno analógico-digital en el receptor (ADC (Analog-Digital Converter)). Uno de esos convertidores, más concretamente el convertidor analógico-digital del receptor (ADC) será el que diseñemos a lo largo de este proyecto.

El proyecto WITNESS (**W**ireless **T**echnologies for small area **N**etworks with **E**MBEDDED **S**ecurity & **S**afety) es un proyecto de investigación europeo que nace con el objetivo de desarrollar nuevas técnicas para comunicaciones inalámbricas de corto alcance utilizando técnicas de muy bajo consumo. Como en cualquier otra comunicación inalámbrica, el riesgo de que nuestra comunicación sufra interferencias o ataques de seguridad es muy alto, por lo que la comunicación podría fallar en cualquier momento lo que puede provocar graves consecuencias de seguridad y privacidad sobre todo cuando estemos trabajando en aplicaciones médicas, es por eso por lo que la calidad de servicio QoS y la seguridad, son partes fundamentales a estudiar en WITNESS.

1.2 OBJETIVOS

El objetivo de este proyecto es el de diseñar un convertidor analógico digital de 6 bits y que trabaje a una frecuencia de aproximadamente 300Mhz. Este convertidor será diseñado en una tecnología de 0,35 μ m, y para su diseño usaremos una arquitectura bastante novedosa extraída de un artículo de la IEEE. El objetivo será construir un ADC que funcione bien a una frecuencia mediana para comprobar la validez de esta novedosa arquitectura, y una vez ahí intentar incrementar la frecuencia de funcionamiento mediante técnicas de pipeline y otras posibles técnicas que contribuyan a obtener un circuito más rápido, una de estas técnicas será la migración del diseño a una tecnología de 90nm. Por último, decir que las especificaciones para este proyecto fin de carrera son mucho menores que las del proyecto real (proyecto WITNESS) al que irá destinado dicho diseño.

1.3 ESTADO DEL ARTE

Tanto los convertidores analógicos digitales como los convertidores digitales analógicos, son hoy en día, parte fundamental en cualquier moderno SOC (system-on-chip) para aplicaciones en comunicaciones, aplicaciones informáticas o aplicaciones con sistemas de sensores. En el mundo de la tecnología electrónica, los grandes centros de investigación del planeta están ahora mismo investigando formas de conseguir convertidores A/D y D/A a mucha velocidad y como no, que tengan un bajo consumo. Para ello están empleando tanto tecnologías CMOS de silicio como tecnologías BiCMOS.

En los últimos tres años, algunos de los avances más significativos en cuanto al diseño de convertidores A/D han sido los siguientes¹:

- El primer 6-bit CMOS ADC con ancho de banda de entrada por encima de 1GHz.
- Track and hold de 11 bits y con una frecuencia de funcionamiento de 1Gsp/s.
- DAC de 12 bits a 1Gsp/s.

Actualmente las principales líneas de investigación y diseño de los principales centros de investigación en tecnología electrónica, y en lo que a convertidores se refiere, son:

- Convertidores A/D de 6 bits a 2Gsp/s en tecnología CMOS.
- Convertidores A/D de 10 bits a 1Gsp/s con SiGe en tecnología BiCMOS.
- Convertidores D/A de 12 bits para sintetizadores de frecuencia digital directa.

La consecución de estos diseños, abrirá totalmente nuevas direcciones futuras para la mejora de los SOCs. Grandes empresas electrónicas como son Analog Devices, Texas Instruments and Rockwell Scientific Corporation están apostando fuertemente por la investigación en el campo de convertidores A/D y D/A.

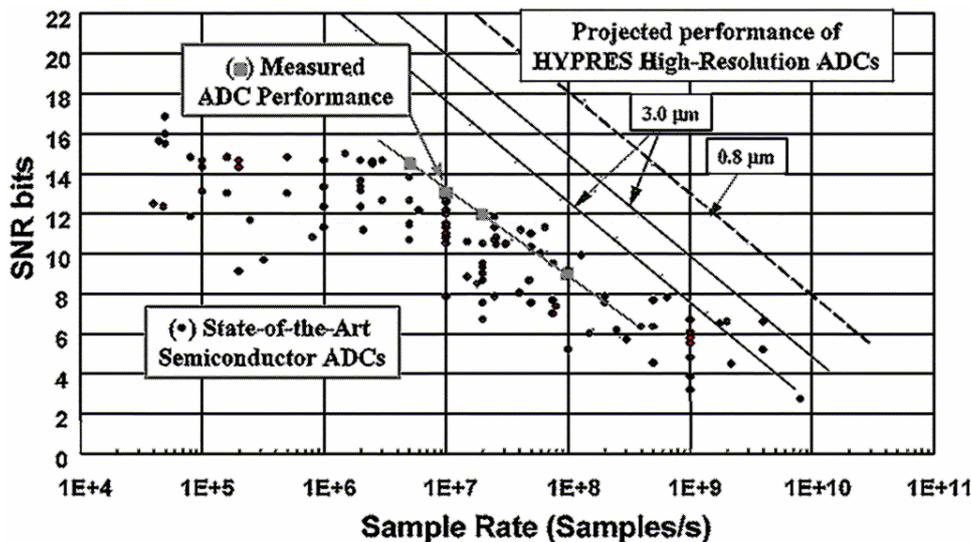


Figura 1.1. Estado del arte en convertidores A/D

¹ Datos tomados del "UCLA High Speed Electronic Laboratory (HSEL)"

En la figura 1.1, podemos ver el estado del arte actual en lo que al diseño de convertidores se refiere. Como se muestra en la gráfica, el diseño de un convertidor A/D basado en un esquema clásico y que trabaje a 300 o 500MHz es fácilmente realizable en una tecnología de 0,35 μ m que será la que usemos en nuestro diseño.

1.4 ESTRUCTURA DE LA MEMORIA

La memoria que a continuación presentamos, se divide en nueve capítulos, el contenido de los cuales pasaremos a describir resumidamente a continuación:

Capítulo 1: Introducción

- En este capítulo realizamos un breve resumen del proyecto general en el que está enmarcado este proyecto fin de carrera. Así mismo, en dicho capítulo se marcan los objetivos del proyecto narrado en esta memoria así como un breve resumen del estado del arte de los convertidores.

Capítulo 2: Convertidor A/D tipo flash

- En este capítulo se explica de forma detallada el principio de funcionamiento de un convertidor A/D tipo flash, así como también hacemos un repaso explicativo de las fuentes de error importantes que habrá que tener en cuenta a la hora de diseñar convertidores A/D tipo flash.

Capítulo 3: Convertidor A/D de Donovan

- En este capítulo nos vamos a centrar en explicar el esquema de convertidor que se va a desarrollar en nuestro proyecto. Este esquema está basado en el artículo “A Digital 6-bit ADC in 0.25- μ m CMOS” de Conor Donovan y Michael P. Flynn.

Capítulo 4: Diseño del Encoder

- En este capítulo nos ocuparemos de explicar detalladamente el funcionamiento y diseño del encoder que formará parte del convertidor que desarrollaremos a lo largo de este proyecto. Así mismo explicaremos todos los elementos necesarios para elaborar la arquitectura del encoder elegida.

Capítulo 5: Generador de Rampa

- En este capítulo nos centraremos en desarrollar el esquema que se ocupará de la generación de rampa usada para la calibración. Se explicarán también todos los subcircuitos y esquemas de los que está formado este bloque de generación de rampa, mostrando también gráficas que muestran el comportamiento de algunos de ellos.

Capítulo 6: Esquema de autocalibración digital

- En este capítulo nos centraremos en desarrollar el esquema de calibración, que será como ya explicaremos a lo largo de la memoria, la pieza clave del convertidor A/D que desarrollaremos a lo largo de este proyecto. Así mismo se muestra el funcionamiento de dicho esquema simulado con la herramienta de Xilinx en lenguaje VHDL.

Capítulo 7: Bloque de comparadores

- En este capítulo nos centraremos en el diseño de uno de los cuatro bloques de comparadores de los que se compone nuestro esquema general. Mostraremos también el diseño detallado del comprador que usaremos en nuestro esquema.

Capítulo 8: Conclusiones

- En este capítulo resumiremos las conclusiones y resultados tecnológicos principales a los que llegamos tras la elaboración de este proyecto.

Capítulo 9: Bibliografía

- En este capítulo mostraremos toda la documentación y referencia bibliográfica usada para la elaboración de este proyecto.

Anexo 1: Librerías CADENCE

- En este anexo mostraremos todas las librerías creadas en CADENCE durante la elaboración del proyecto, así como todos los archivos existentes en ellas explicados detalladamente.