



**DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO  
BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU  
INTEGRACIÓN EN MICROREDES ELÉCTRICAS**

**AUTOR: Isaac Gil Mera**

**TUTOR: Sergio Vázquez Pérez**

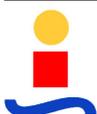
---

---

## **CAPÍTULO 6. ELECTRÓNICA DE CONTROL**

---

---



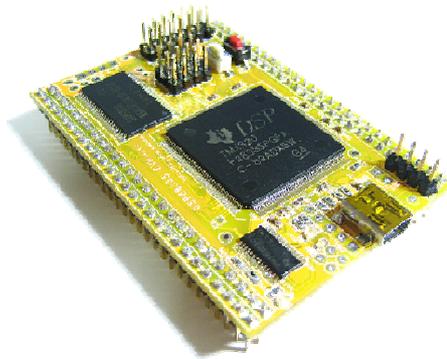
	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

## 1. INTRODUCCIÓN

---

El sistema de control del convertidor es el encargado de gobernar cada una de las partes que integran el hardware de potencia del mismo, siguiendo los patrones marcados por el software de control. Es el encargado de gestionar los modos de funcionamiento del sistema, la marcha de los mismos y las transiciones entre ellos. El diseño debe permitir la comunicación con controladores de más alto rango, con otros equipos, con sistemas de monitorización y/o actuación, etc.

La electrónica de control del convertidor se basa en una placa de circuito impreso (PCB), provista de un microcontrolador DSP (Digital Signal Processor) como núcleo principal de procesamiento, en el cual se incluye el software de control implementado. Además de ello, la PCB incluye las necesarias adaptaciones de señales, sensores, actuadores y los consiguientes periféricos para la aplicación.



*Figura 6.1. Sistema de control genérico*

El hardware de control es idéntico en sendos convertidores de potencia estudiados. Por tanto, en este capítulo solo se hará referencia del diseño del sistema de control en singular. Existirían variaciones en el software de control implementado en la unidad de procesamiento DSP.

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

## 2. ESPECIFICACIONES DE DISEÑO

---

Las especificaciones de la tarjeta de control del equipo vienen dadas por la topología y naturaleza del convertidor, por los requerimientos del software implementado, y por los sistemas de comunicación que se desean disponer. A continuación se detallan los requerimientos del hardware de control del sistema:

- Núcleo de procesamiento digital basado en DSP:
  - Potencia de cálculo de alto rendimiento de 32 bits en coma flotante
  - ADC: 7 señales de adquisición analógica
    - 3 señales de adquisición de tensiones
    - 4 señales de adquisición de corrientes
  - PWM: 3 señales de modulación por anchura de pulso
    - 3 señales de disparo asociadas a las 3 ramas del convertidor
  - GPIO: 15 señales de entrada y salida digitales de propósito general
    - 2 señales de habilitación de circuitería de la tarjeta de control
    - 3 señales de habilitación de disparos PWM
    - 5 señales de reconocimiento de errores de drivers
    - 5 señales de gobierno de contactores de maniobra
  - SCI: periférico de comunicación serie
  - JTAG: sistema de emulación y depuración de código
- Adquisición de parámetros eléctricos del sistema:
  - 2 sensores de tensión de rango 0-900V
  - 1 sensor de tensión de rango 0-400V
  - 1 sensor de corriente de rango  $\pm 200A$
  - 3 sensores de corriente de rango  $\pm 70A$
  - Adaptación y acondicionamiento de medidas analógicas
- Bus de comunicación con controladores de disparo
  - 6 señales de disparo de semiconductores de potencia
  - 3 señales de estados de error
  - Adaptación y acondicionamiento de señales de disparos y errores

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO  BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU  INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

- Bus de comunicación paralelo de expansión
  - Bus de direccionamiento
  - Bus de datos
- Bus de comunicación serie SCI
  - Línea de transmisión
  - Línea de recepción
- Sistema de emulación y depurado JTAG
  - Controlador de Emulación y Depurado de código. Interfaz entre herramienta software y microcontrolador
- Actuadores sobre contactores de maniobra
  - 5 relés de accionamiento de 240V – 1A
- Fuente de alimentación
  - Alimentación de +5V<sub>DC</sub> – 1A
  - Alimentación de +15V<sub>DC</sub> – 2A
  - Alimentación de -15V<sub>DC</sub> – 0.5A

### 3. ESQUEMA ELECTRÓNICO DE CONTROL

En la Figura 6.2 se muestra el esquema electrónico de control como diagrama de bloques funcionales. La unidad central de procesamiento la compone el procesador DSP y periféricos internos. El resto del hardware es el encargado de las interfaces de comunicación, adaptaciones y acondicionamiento de señales, y adquisiciones de parámetros físicos del equipo en funcionamiento.

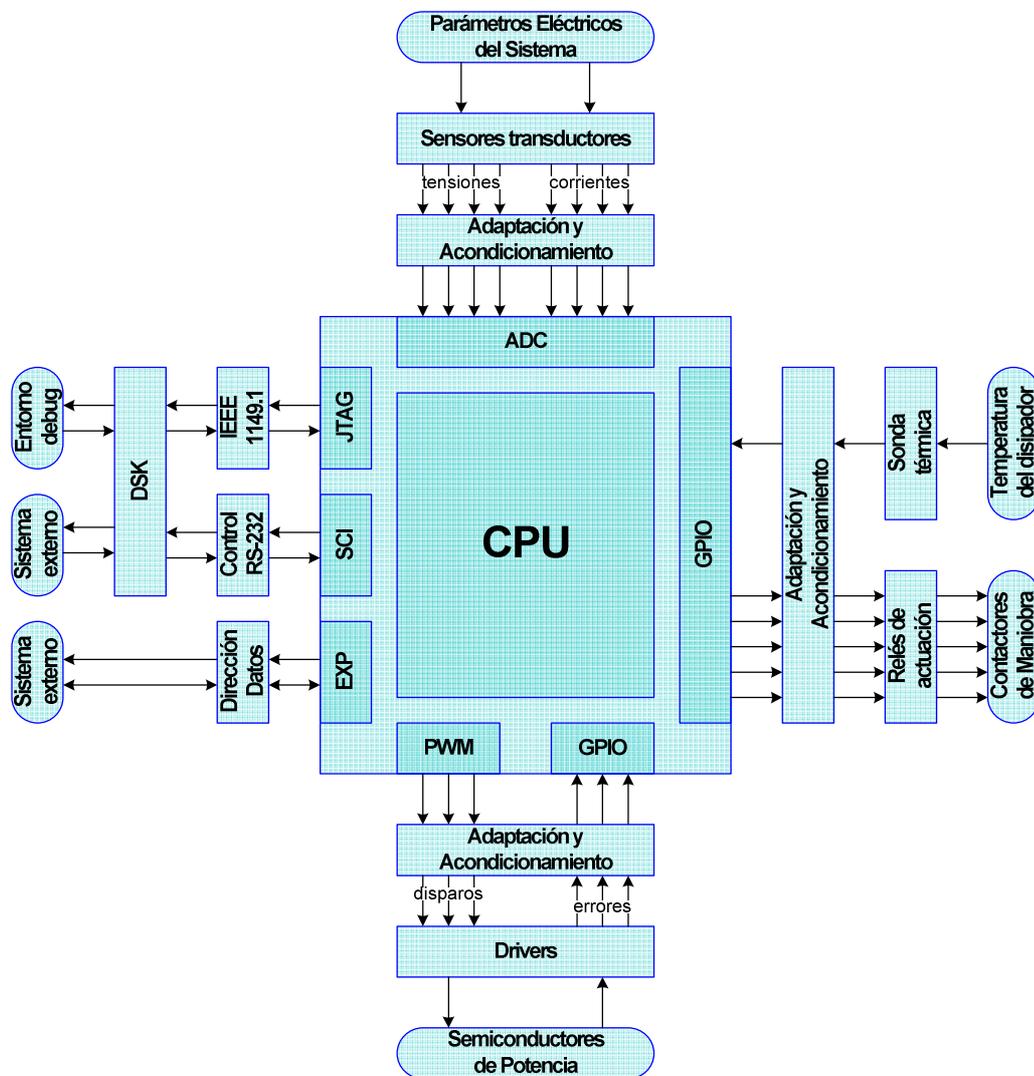


Figura 6.2. Esquema electrónico de control

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

#### 4. DISEÑO DEL HARDWARE DE CONTROL

---

El sistema de control es el encargado del gobierno de los contactores, elementos de maniobra, del circuito de potencia y sobre los controladores de disparo de los semiconductores, drivers. Para ello, el núcleo principal de procesamiento monitoriza los parámetros eléctricos del sistema, temperaturas, parámetros de entrada y salida, y actúa en base a los protocolos o modos de funcionamiento marcados por el software implementado y la posible comunicación con controladores de más alto rango y/o sistemas de monitorización.

Por consiguiente, el hardware de control posee distintas partes o elementos de funcionamiento específico, que se muestran a continuación:

- Núcleo de procesamiento basado en DSP
- Adquisición de parámetros eléctricos: tensiones y corrientes
- Bus de comunicación con controladores de disparo
- Bus de comunicación paralelo de expansión
- Bus de comunicación serie SCI
- Sistema de emulación y depurado JTAG
- Actuadores sobre contactores de maniobra
- Fuente de alimentación

A lo largo de este capítulo se explicarán más detalladamente cada una de las partes mencionadas.

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

#### 4.1. Núcleo de procesamiento basado en DSP

---

La parte principal del hardware de control es el dispositivo controlador. Para ello se ha elegido un procesador digital de señales DSP (Digital Signal Processor).

En el mercado existen múltiples DSP, con distintas características. Para escoger el DSP más adecuado para esta aplicación, el procedimiento de selección pasa por el cumplimiento de las especificaciones fijadas en el diseño, las cuales se presentan a continuación:

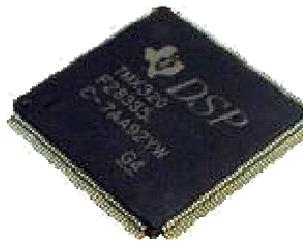
- Procesamiento en coma flotante de 32 bits
- ADC: 7 señales de adquisición analógica
- PWM: 3 señales de modulación por anchura de pulso
- GPIO: 15 señales de entrada y salida digitales
- SCI: periférico de comunicación serie
- JTAG: sistema de emulación y depuración de código

Se ha decidido tomar un DSP de la familia C2000™ de TEXAS INSTRUMENTS [1], concretamente el dispositivo **TMS320F28335** [2], que se muestra en la Figura 6.3. Es un potente microcontrolador de alto rendimiento y sus principales características se muestran a continuación:

- Procesamiento en coma flotante de 32 bits.
- Tecnología CMOS estática de alto rendimiento. Más de 150MHz (6,67ns tiempo de ciclo). Núcleo de 1,9V, diseño de las entradas/salidas a 3,3V.
- Memoria interna del chip tipo flash de 512KB, 34KBx16 SARAM (Single-Access RAM). Memoria interna del chip de 68KB.
- ROM de arranque de 8Kx16, con modos de arranque por software, mediante SCI, SPI, CAN, I2C, McBSP, XINTF, y E/S paralelo.
- Reloj y control del sistema, con PLL dinámico, reloj interno, módulo de temporizador guardián (watchdog).

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

- Bloque de expansión de interrupciones periféricas (PIE), con soporte de hasta 58 interrupciones periféricas.
- Periféricos para la mejora del control: 18 salidas PWM, 6 HRPWM (High-Resolution Pulse Width Modulator) con 150ps de resolución MEP (Micro Edge Positioner), 6 entradas de captura de evento, 2 interfaces de encoders por cuadratura.
- Una CPU con tres temporizadores de 32bits.
- Periféricos de puerto serie, 2 módulos CAN, 3 módulos SCI (UART), 2 módulos McBSP (configurable como SPI), un módulo SPI, un bus I2C (Inter Integrated Circuit).
- 16 canales de entradas de convertidores analógico digitales de 12bits. Una tasa de conversión de 80ns, 2x8 canales de entrada multiplexados, dos bloques de muestreo y retención (sample and hold), conversión única/simultánea, referencia interna o externa.
- Hasta 88 pines GPIO (General Purpose Input/Output) multiplexados programables individualmente con filtrado de la entrada.



*Figura 6.3. DSP TMS320F28335 de Texas Instruments*

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

Se ha elegido este dispositivo con montaje en una placa de evaluación diseñada y fabricada por SPECTRUM DIGITAL INC [3] llamada **eZdsp™ F28335 Starter Kit (DSK)** [4] y presentada en la Figura 6.4. Ésta incluye diversos periféricos de utilidad, ampliación de la memoria RAM del controlador y conectores de entrada y salida.

Las principales características que presenta la placa mencionada son las siguientes:

- Zócalo para DSP TMS320F28335
- Alimentación única de 5V
- 30 MHz de entrada a reloj
- 150 MHz de velocidad de operación
- Memoria RAM externa de 256KB
- Periférico de comunicación SCI RS-232 con controlador y conector
- Periférico de comunicación CAN 2.0 con controlador y conector
- Múltiples conectores de expansión de entrada/salida digitales y analógicos
- Controlador JTAG con conexión USB
- Conector para sistema de emulación JTAG IEEE 1149.1



*Figura 6.4. eZdsp F28335 Starter Kit de Spectrum Digital Inc.*

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICRONEDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

La tarjeta DSK dispone de diversos puertos de entrada y salida. De entre ellos, en el presente proyecto se han utilizado los que se muestran señalados en la Figura 6.5.

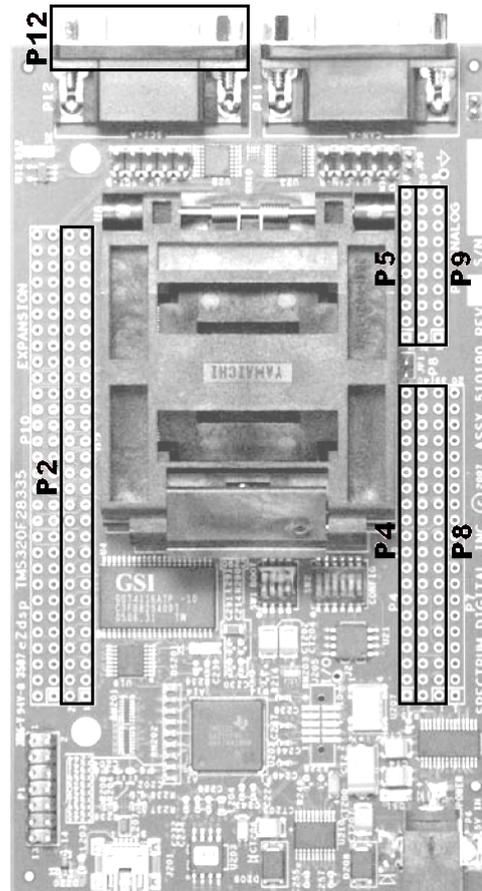


Figura 6.5. Puertos de entrada y salida del DSK

Los puertos P2, P4 y P8 corresponden a pines de entrada y salida mediante las cuales se implementan las señales específicas para la aplicación de control. Los puertos P5 y P9 están asociados al sistema de adquisición analógico. Y por último, la comunicación serie RS-232 se realiza mediante el puerto P12.

Las señales de control implementadas se adjuntan en la Tabla 6.1. La columna marcada como “SEÑAL” muestra la designación de la misma. Las columnas “DSP” y “DSK” indican el puerto y el pin correspondiente al DSP y al DSK, respectivamente. A continuación se indica

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

si la señal es de entrada al microcontrolador o de salida. Y por último, se describe brevemente su cometido.

SEÑAL	DSP	DSK	E/S	DESCRIPCIÓN
DIGEN	GPIO10	P8.32	S	Habilitación Circuito Digital de PCB
ANAEN	GPIO26	P8.35	S	Habilitación Circuito Analógico de PCB
LA1	ADCINA7	P9.16	E	Adquisición de Medida de Corriente LA1
LA2	ADCINA6	P9.14	E	Adquisición de Medida de Corriente LA2
LA3	ADCINA5	P9.12	E	Adquisición de Medida de Corriente LA3
LA4	ADCINA4	P9.10	E	Adquisición de Medida de Corriente LA4
LV1	ADCINA3	P9.8	E	Adquisición de Medida de Tensión LV1
LV2	ADCINA2	P9.6	E	Adquisición de Medida de Tensión LV2
LV3	ADCINA1	P9.4	E	Adquisición de Medida de Tensión LV3
LV4	ADCINA0	P9.2	E	Adquisición de Medida de Tensión LV4
PWM1T	GPIO0_EPWM1A	P8.9	S	Modulación PWM Superior de Rama 1
PWM2T	GPIO2_EPWM2A	P8.11	S	Modulación PWM Superior de Rama 2
PWM3T	GPIO4_EPWM3A	P8.13	S	Modulación PWM Superior de Rama 3
PWM1EN	GPIO8	P8.30	S	Habilitación de Modulación de Rama 1
PWM2EN	GPIO30	P8.28	S	Habilitación de Modulación de Rama 2
PWM3EN	GPIO19	P8.26	S	Habilitación de Modulación de Rama 3
~EDRV1L	GPIO23	P4.5	S	Error de Driver en Rama 1 tras Latch
~EDRV2L	GPIO14	P8.5	S	Error de Driver en Rama 2 tras Latch
~EDRV3L	GPIO7	P4.4	S	Error de Driver en Rama 3 tras Latch
~EGLOB	GPIO22	P4.3	E	Error Global de Drivers
CLRE	GPIO25	P8.34	S	Reseteo de Errores de Drivers
PCRXDA	GPIO0_SCIRXDA	P12.2	E	Línea de Recepción RS-232
PCTXDA	GPIO2_SCITXDA	P12.3	S	Línea de Transmisión RS-232
K1	GPIO7	P8.21	S	Gobierno sobre Contactor K1
K2	GPIO16	P8.23	S	Gobierno sobre Contactor K2
K3	GPIO11	P8.29	S	Gobierno sobre Contactor K3
K4	GPIO9	P8.31	S	Gobierno sobre Contactor K4
K5	GPIO24	P8.33	S	Gobierno sobre Contactor K5

Tabla 6.1. Señales de entrada y salida del DSP y DSK

En la Figura 6.6 se muestra la distribución de los pines de entrada y salida descritos en la Tabla 6.1. La notación usada para la designación de puertos es “PX.Y”, donde “X” es el puerto e “Y” es el pin de dicho puerto asociado a la señal.



**DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO  
BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU  
INTEGRACIÓN EN MICROREDES ELÉCTRICAS**

**AUTOR: Isaac Gil Mera**

**TUTOR: Sergio Vázquez Pérez**

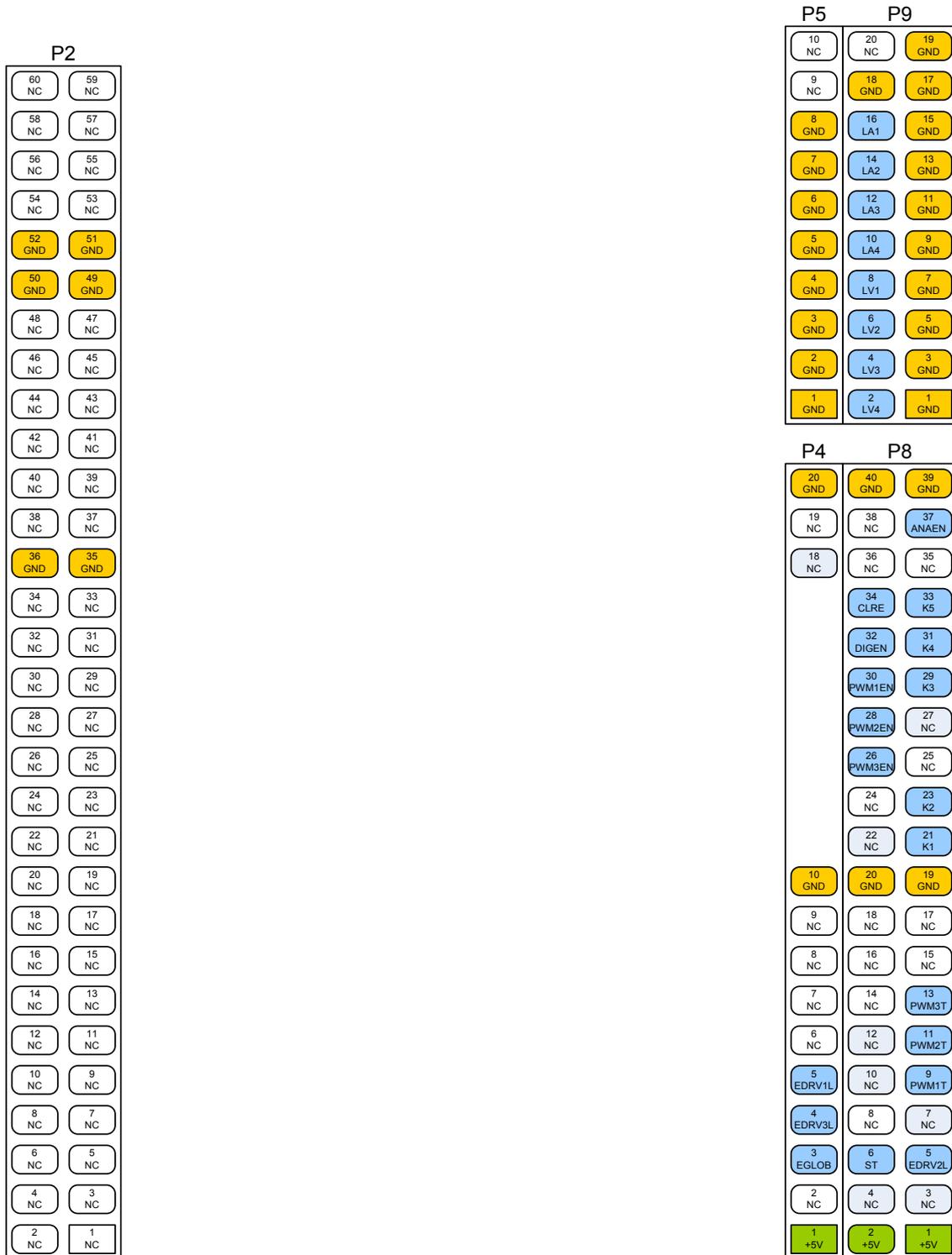


Figura 6.6. Distribución de pines de entrada y salida del DSP y DSK



## 4.2. Adquisición de parámetros eléctricos: tensiones y corrientes

Para el control del convertidor, el sistema procesador necesita el conocimiento de los parámetros eléctricos del equipo. En el esquema de la Figura 6.7 se han marcado los puntos de medida, **LV** para tensiones y **LA** para corrientes.

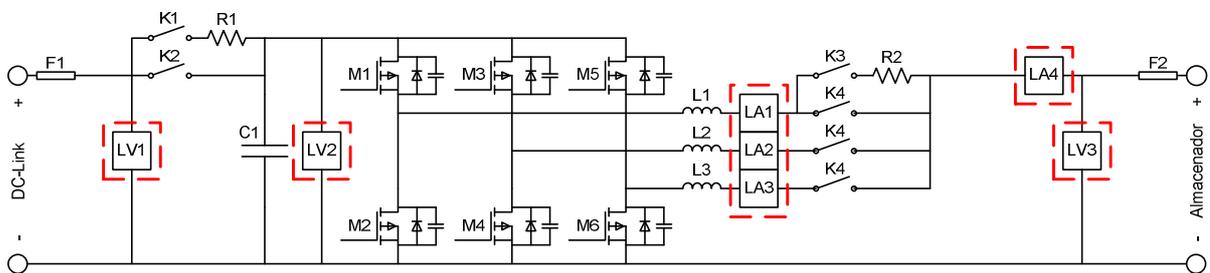


Figura 6.7. Adquisición de parámetros eléctricos: tensiones y corrientes

La adquisición de dichos parámetros se realiza gracias a la conversión de los mismos a señales de medida analógicas, mediante sensores transductores. Los dispositivos utilizados pertenecen al fabricante **LEM** [5], cuyos modelos se especifican a continuación:

- LV1/LV2: sensor de tensión **LV 25-P** [6] para medida de rango 0-900V.
- LV3: sensor de tensión **LV 25-P** [6] para medida de rango 0-400V.
- LA1/LA2/LA3: sensor de corriente **LA 100-P** [7] para medida de rango ±70A.
- LA4: sensor de corriente **LA 205-S** [8] para medida de rango ±200A.



Figura 6.8. Sensores transductores LEM: LV 25-P / LA 100-P / LA 205-S

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

Las principales características del sensor de tensión LV 25-P, con alimentación de  $\pm 15V$ , se detallan en la Tabla 6.2.

Característica	Valor
Ratio de Conversión	25 : 10
Corriente Nominal Entrada	10 mA
Corriente Nominal Salida	25 mA
Resistencia Medida Salida	100 $\Omega$ a 350 $\Omega$
Precisión	$\pm 0.9 \%$
Linealidad	$< 0.2 \%$
Ancho de Banda	25 kHz

Tabla 6.2. Principales características del sensor LEM LV 25-P

Para la adaptación del sensor en cuestión a las medidas requeridas se deben dimensionar las resistencias de medida del primario ( $R_{PRI}$ ). El cálculo se ha realizado de tal manera que la tensión máxima del punto de medida lleve al primario del transductor a la corriente nominal de entrada al mismo.

$$R_{PRI} = 900V / 10mA = 90k\Omega \quad LV1$$

$$R_{PRI} = 400V / 10mA = 40k\Omega \quad LV2/LV3$$

Cada uno de los valores se ha pretendido obtener mediante dos resistencias de valor comercial y potencia especificada. En la Figura 4.5 se muestran los mismos.

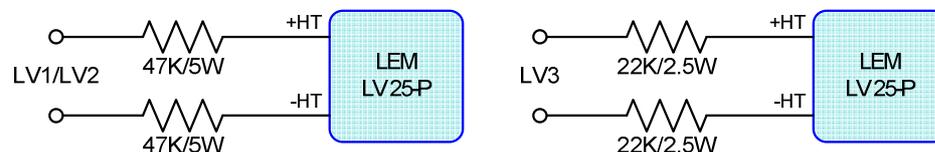


Figura 6.9. Resistencias de medida de entrada al sensor LEM LV 25-P

Dados estos valores resistivos a la entrada de los dispositivos, el rango de tensión de medida de los mismos es de 0V a 940V para LV1 y LV2; y 0 a 440V para LV3.

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

En cuanto a los sensores de corrientes, en la Tabla 6.3 y Tabla 6.4 se adjuntan sus principales características, con alimentación de  $\pm 15V$ .

Característica	Valor
Ratio de Conversión	1 : 2000
Corriente Nominal Primario	100 A
Corriente Nominal Secundario	50 mA
Resistencia Medida Salida	0 $\Omega$ a 110 $\Omega$
Precisión	$\pm 0.45$ %
Linealidad	< 0.15 %
Ancho de Banda	200 kHz

*Tabla 6.3. Principales características del sensor LEM LA 100-P*

Característica	Valor
Ratio de Conversión	1 : 2000
Corriente Nominal Entrada	200 A
Corriente Nominal Salida	100 mA
Resistencia Medida Salida	5 $\Omega$ a 95 $\Omega$
Precisión	$\pm 0.8$ %
Linealidad	< 0.1 %
Ancho de Banda	100 kHz

*Tabla 6.4. Principales características del sensor LEM LA 205-S*

El primario de estos sensores consiste en un anillo por el cual pasa el conductor bajo medida de su corriente, por lo que no existe dimensionamiento de red resistiva alguna.

El DSP es el encargado de la captación y digitalización de las medidas provenientes de los transductores. Para ello se requiere de una circuitería que realice la consiguiente adaptación de las señales analógicas entregadas por estos dispositivos de cara a la entrada del convertidor analógico-digital del microprocesador.

En el esquema de la Figura 6.10 se muestran las etapas de adaptación para las medidas de tensiones y, en la Figura 6.11, las correspondientes a las de corrientes.

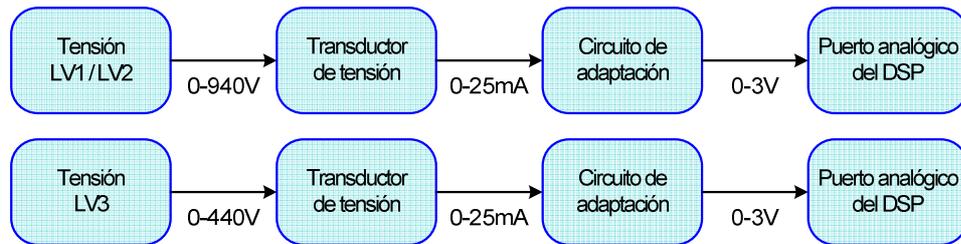


Figura 6.10. Adquisición de medidas de tensiones

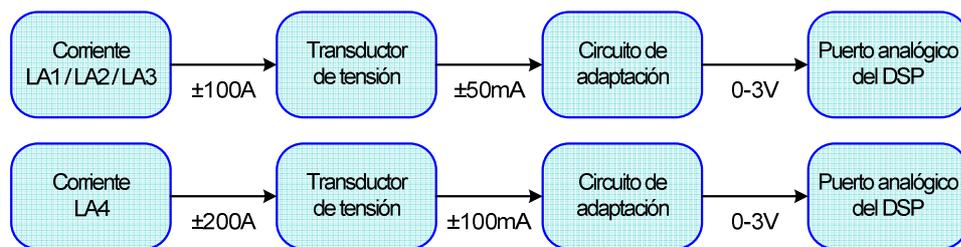


Figura 6.11. Adquisición de medidas de corrientes

La corriente entregada por el secundario del transductor se hace pasar por una resistencia de medida ( $R_M$ ). Tras ello, mediante una circuitería basada en el amplificador operacional de precisión “rail-to-rail” **OPA350** en realimentación negativa, se lleva la medida al conveniente rango de tensión de entrada al DSP.

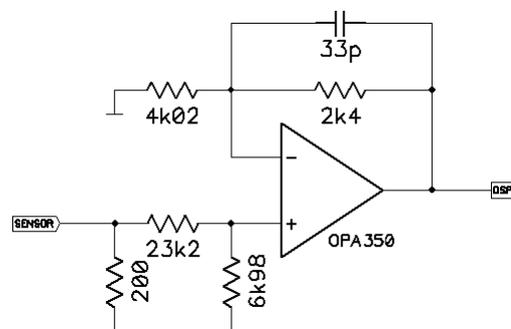


Figura 6.12. Circuitería de adaptación de medidas de tensiones

En el esquema de la Figura 6.12 se observa el circuito implementado para la adaptación de las medidas de tensiones LV1, LV2 y LV3. En la Figura 6.13 se muestra el correspondiente a la adaptación de las medidas de corrientes LA1, LA2 y LA3; y en la Figura 6.14, el de LA4.

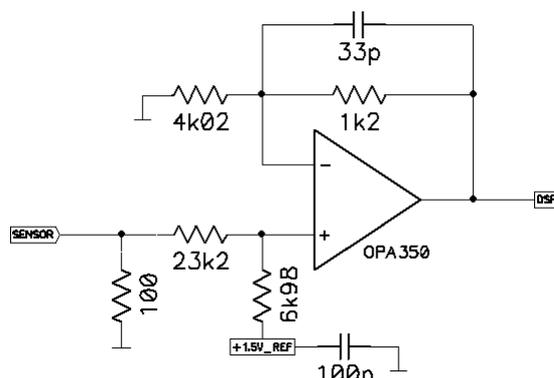


Figura 6.13. Ciriuería de adaptación de medidas de corrientes 1

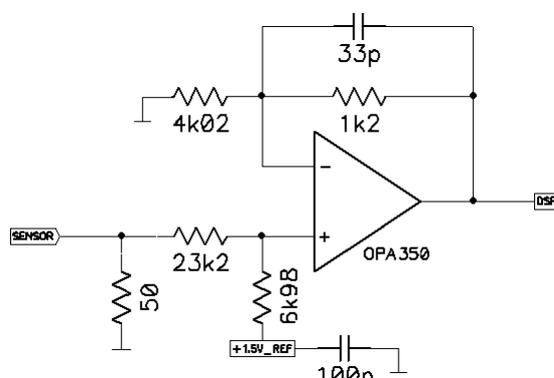


Figura 6.14. Ciriuería de adaptación de medidas de corrientes 2

El Convertidor Analógico/Digital (ADC) del DSP es de 12 bits. La correspondencia entre tensión medida ( $V_{ADC,i}$ ) y el valor digitalizado ( $X_i$ ) se muestra a continuación.

$$X_i = 4096 \cdot \frac{V_{ADC,i}}{3}$$

De esta manera, los valores reales bajo medida siguen las siguientes expresiones en función del valor entregado por el periférico ADC.

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICRONEDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

$$V_{LV1} = \frac{940}{3} \cdot \frac{3 \cdot X_{LV1}}{4096} \rightarrow V_{LV1} = 940 \cdot \frac{X_{LV1}}{4096}$$

$$V_{LV2} = \frac{940}{3} \cdot \frac{3 \cdot X_{LV2}}{4096} \rightarrow V_{LV2} = 940 \cdot \frac{X_{LV2}}{4096}$$

$$V_{LV3} = \frac{440}{3} \cdot \frac{3 \cdot X_{LV3}}{4096} \rightarrow V_{LV3} = 440 \cdot \frac{X_{LV3}}{4096}$$

$$I_{LA1} = \frac{200}{3} \cdot \left( \frac{3 \cdot X_{LA1}}{4096} - 1,5 \right) \rightarrow I_{LA1} = 200 \cdot \frac{X_{LA1} - 2048}{4096}$$

$$I_{LA2} = \frac{200}{3} \cdot \left( \frac{3 \cdot X_{LA2}}{4096} - 1,5 \right) \rightarrow I_{LA2} = 200 \cdot \frac{X_{LA2} - 2048}{4096}$$

$$I_{LA3} = \frac{200}{3} \cdot \left( \frac{3 \cdot X_{LA3}}{4096} - 1,5 \right) \rightarrow I_{LA3} = 200 \cdot \frac{X_{LA3} - 2048}{4096}$$

$$I_{LA4} = \frac{400}{3} \cdot \left( \frac{3 \cdot X_{LA4}}{4096} - 1,5 \right) \rightarrow I_{LA3} = 400 \cdot \frac{X_{LA3} - 2048}{4096}$$

Los conectores de la placa de control asociados a la adquisición de los parámetros eléctricos del sistema se presentan en la Figura 6.15. Como puede observarse, se ha añadido una entrada de medida adicional de tensión como posible expansión. Ésta se ha marcado como LV4, y cuya circuitería de adaptación es idéntica a la de los anteriores LV1, LV2 y LV3.

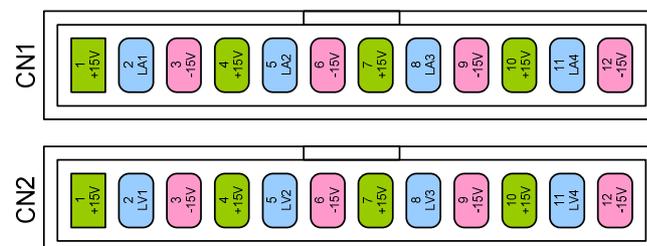


Figura 6.15. Conectores de adquisición de parámetros eléctricos

### 4.3. Bus de comunicación con controladores de disparo

La unidad de procesamiento DSP es la encargada del gobierno de las conmutaciones de los interruptores semiconductores. Ello lo realiza a través de los drivers, seleccionados y caracterizados anteriormente. En este apartado se detalla y explica la comunicación entre el DSP y los mencionados controladores de disparo.

En el diseño existen tres drivers, uno por cada rama. Cada rama está formada por una pareja de interruptores. Cada driver posee dos señales de entrada, disparos provenientes del DSP; y una señal de estado, de salida hacia el microcontrolador. El esquema de comunicación se detalla en la Figura 6.16.

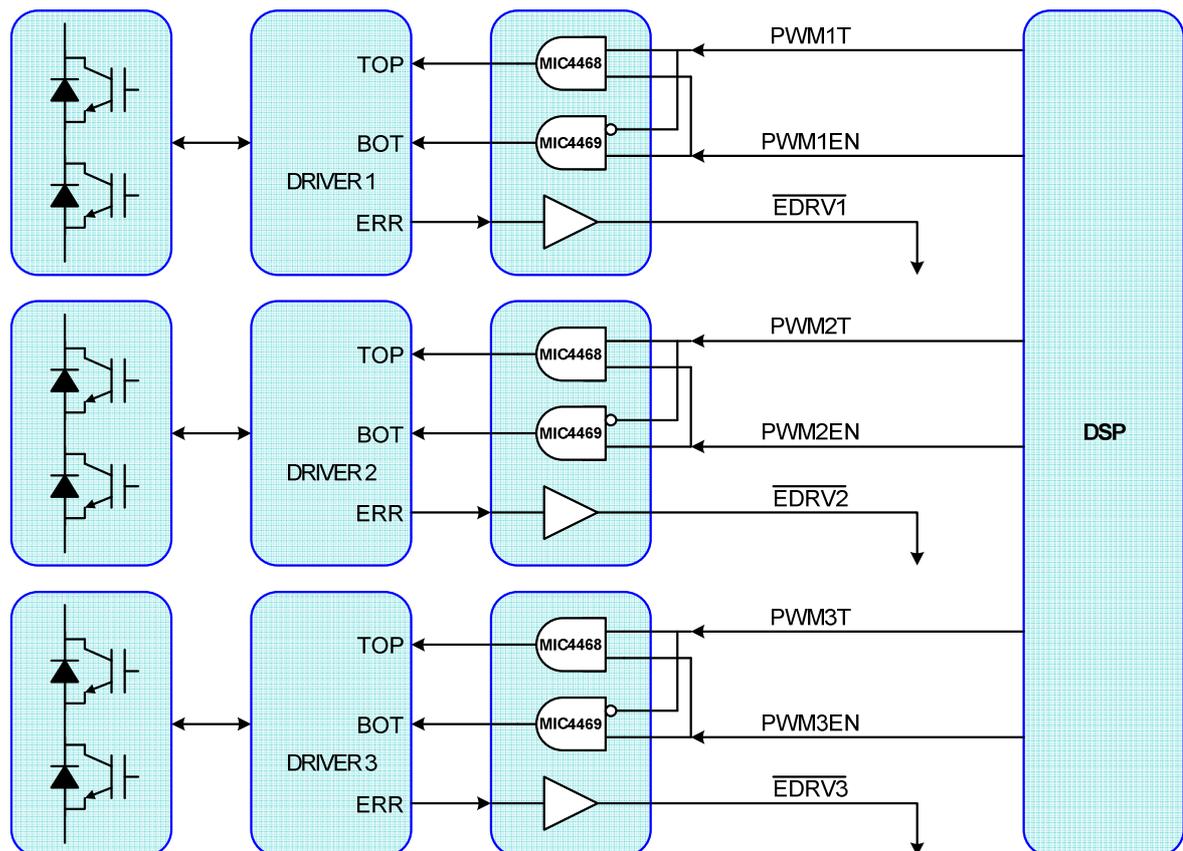


Figura 6.16. Bus de comunicación con controladores de disparo

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

Las señales implicadas en el bus de comunicación entre el microprocesador y los drivers controladores de los semiconductores de potencia son explicadas en la Tabla 6.5.

Designación	Descripción
PWM1EN	Habilitación de Modulación de Rama 1
PWM1T	Modulación PWM Superior de Rama 1
PWM1B	Modulación PWM Inferior de Rama 1
~EDRV1	Error de Driver en Rama 1
~EDRV1L	Error de Driver en Rama 1 tras Latch
PWM2EN	Habilitación de Modulación de Rama 2
PWM2T	Modulación PWM Superior de Rama 2
PWM2B	Modulación PWM Inferior de Rama 2
~EDRV2	Error de Driver en Rama 2
~EDRV2L	Error de Driver en Rama 2 tras Latch
PWM3EN	Habilitación de Modulación de Rama 3
PWM3T	Modulación PWM Superior de Rama 3
PWM3B	Modulación PWM Inferior de Rama 3
~EDRV3	Error de Driver en Rama 3
~EDRV3L	Error de Driver en Rama 3 tras Latch
~EGLOB	Error Global de Drivers
CLRE	Reseteo de Errores de Drivers

Tabla 6.5. Señales del bus de comunicación con controladores de disparo

Como puede observarse, el DSP genera los disparos de los interruptores superiores de cada rama, y la habilitación de los mismos, a su propio nivel lógico. El hardware de la tarjeta de control es el encargado generar la negación de ellos para los interruptores inferiores de cada rama, y las consiguientes adaptaciones de rangos de tensiones y habilitaciones de señales. Esta circuitería está basada en los circuitos integrados **MIC4468** y **MIC4469**.

Las señales de retorno de los drivers son las señales de error, activas a nivel bajo. Tras adaptaciones del rango de tensiones se almacenan sucesos de error mediante “latches”. Se obtienen cada uno de los errores locales, y mediante multiplicador lógico, la señal de error global. De la misma manera, es activa a nivel bajo, y muestra error global si existe al menos algún error local. A continuación se vuelven a adaptar rangos de tensiones de cara al DSP. El DSP es el encargado de resetear los estados de errores de los “latches”. Ello se muestra en el esquema de la Figura 6.17. El circuito electrónico asociado está basado en los

biestables **74ACT74** y en la puerta lógica AND **74HC11**. En la Figura 6.17 se detallan las conexiones de las señales asociadas al reconocimiento de los errores de drivers de cara al microprocesador.

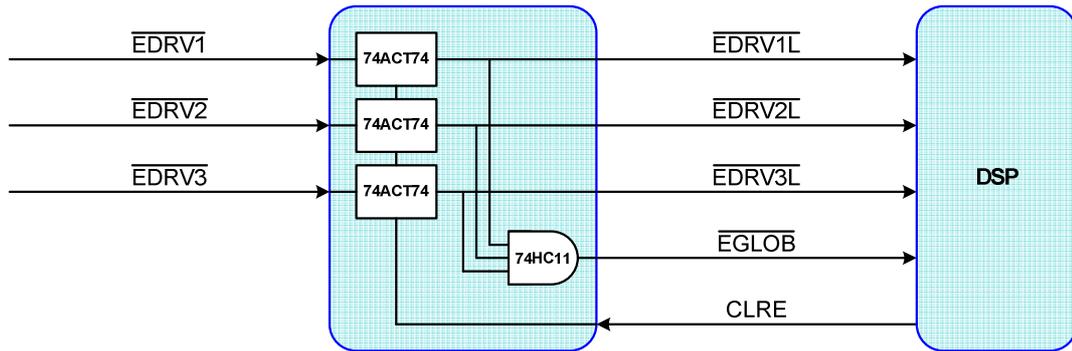


Figura 6.17. Señales de error de drivers

Los conectores de la tarjeta de control correspondientes a la comunicación entre el DSP y los drivers de potencia se muestran en la Figura 6.18. Las designaciones de los conectores asociados al driver 1, driver 2 y driver 3 son CN5, CN6 y CN7, respectivamente.

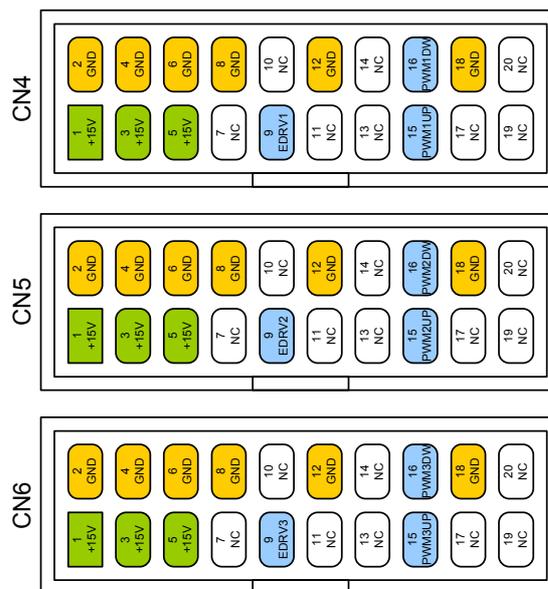


Figura 6.18. Conectores del bus de comunicación con controladores de disparo

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

#### 4.4. Bus de comunicación paralelo de expansión

La PCB de control está provista de un puerto de expansión que permite una comunicación paralela con dispositivos externos. El propósito de este bus es el de posibilitar la conexión y comunicación con otros dispositivos de control, ya sea para intercambio de datos, monitorizaciones, supervisiones y gobierno mediante controladores de más alto rango.

Esto se lleva a cabo mediante los buses de datos y direcciones del propio DSP, y señales auxiliares. El esquema seguido para el mismo es el mostrado en la Figura 6.19.

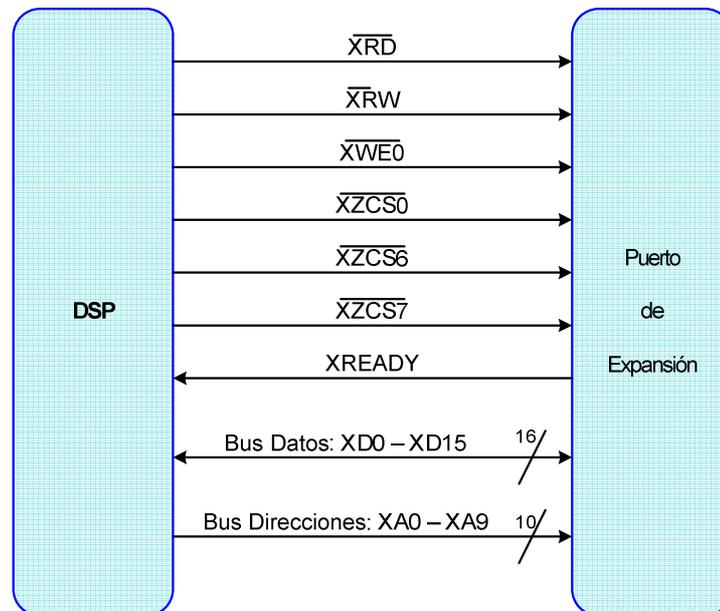


Figura 6.19. Bus de comunicación paralelo de expansión

#### 4.5. Bus de comunicación serie SCI

La placa utilizada en el diseño, eZdsp™ F28335 Starter Kit (DSK), lleva implementado la interfaz de comunicación serie SCI mediante puerto RS-232, y los consiguientes controladores. Ello permite la conexión del núcleo de control del convertidor con un controlador externo, sistemas de maniobra, monitorización, etcétera.

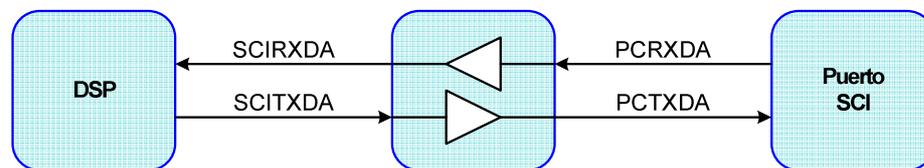


Figura 6.20. Bus de comunicación serie SCI

La comunicación es bidireccional, como indica la Figura 6.20. El controlador incluido es el **MAX3238 RS-232** para bus SCI. En la Figura 6.21 se muestra la configuración de pines del conector correspondiente al puerto de comunicación serie, cuyo conector asociado tiene por designación CN7.

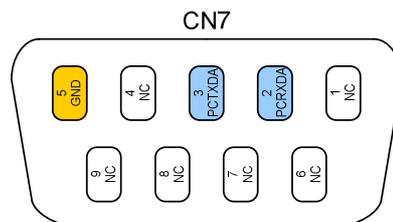


Figura 6.21. Conector del bus de comunicación serie SCI

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

#### 4.6. Sistema de emulación y depurado JTAG

---

La placa utilizada en el diseño, eZdsp™ F28335 Starter Kit (DSK), dispone de un sistema de Emulación y Depurado JTAG (“Joint Test Action Group”), de acuerdo con la norma IEEE 1149.1, titulada como “Standard Test Access Port and Boundary-Scan Architecture”.

Consiste en una herramienta hardware/software que permite la comunicación entre el DSP y la herramienta de programación y emulación desde PC. Es útil como mecanismo de depuración del código implementado en el microcontrolador, permitiendo correr el programa y acceder al módulo desde una puerta trasera, con la posibilidad de interactuar con el código en ejecución, con variables y memoria procesadas, etc. El módulo de depuración permite al programador corregir sus errores de código y lógica de sus sistemas.

La conexión entre el JTAG embebido en el DSK y el consiguiente PC se realiza vía usb, mediante el conector designado como CN9.

#### 4.7. Actuadores sobre contactores de maniobra

El convertidor posee cinco contactores de maniobra para dar posibilidad a las conexiones y desconexiones de las distintas partes del hardware de potencia, y a los distintos modos de funcionamiento del equipo. La placa de control debe ser capaz de gobernar a estos dispositivos de maniobra. Ello lo realiza mediante relés que permiten la conexión o desconexión de la alimentación de los mencionados contactores.

En la Figura 6.22 se muestra el esquema implementado. El gobierno de los relés se realiza a través del driver **ULN2803A**, comandado por las señales de control provenientes del microcontrolador. El puerto de contactores está asociado al conector CN3 de la PCB, mostrado en la Figura 6.23.

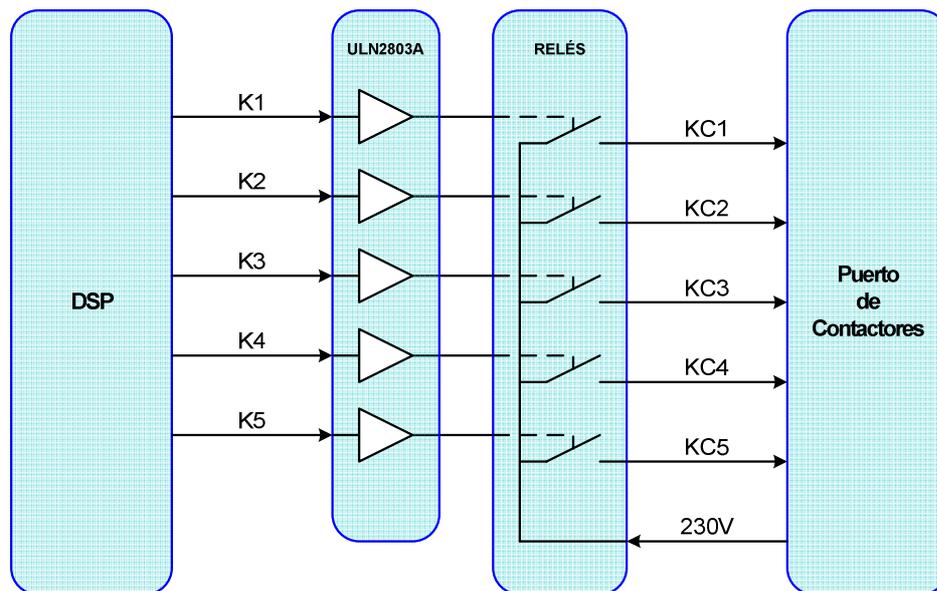


Figura 6.22. Actuadores sobre contactores de maniobra

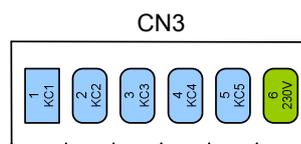


Figura 6.23. Conector de contactores de maniobra

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

#### 4.8. Fuente de alimentación

El sistema hardware de control es alimentado mediante una fuente específica. Las tensiones y corrientes requeridas por la tarjeta de control son las siguientes:

- Alimentación de  $+5V_{DC} - 1A$
- Alimentación de  $+15V_{DC} - 2A$
- Alimentación de  $-15V_{DC} - 0.5A$

El dispositivo seleccionado es una fuente conmutada regulada de la marca **TRACO® POWER** [9], concretamente el modelo **TXL 060-0533TI** [10]. Es alimentada con la tensión de red y que cumple con las especificaciones. Las características que presenta se indican a continuación:

- Alimentación de  $+5V_{DC} - 7A$
- Alimentación de  $+15V_{DC} - 3A$
- Alimentación de  $-15V_{DC} - 1A$



Figura 6.24. Fuentes de alimentación TRACO® POWER TXL

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO  BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU  INTEGRACIÓN EN MICRONEDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

Los conectores de alimentación de la tarjeta de control se muestran en la Figura 6.25, y sus respectivas configuraciones de pines. La figura corresponde a la vista frontal del conector con soldadura a la PCB.

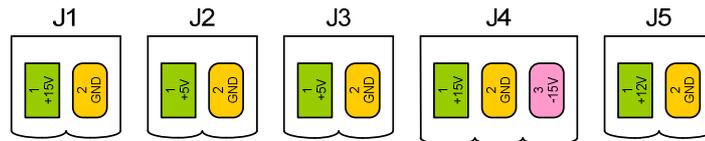


Figura 6.25. Conectores de alimentación de la PCB

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

## 5. PLACA DE CIRCUITO IMPRESO

---

---

El desarrollo de la electrónica de control se ha basado en el diseño de una tarjeta de control. Consiste en una placa de circuito impreso o PCB (“Printed Circuit Board”) diseñada mediante el software PCAD® 2004 de ALTIUM. La herramienta permite el diseño de circuitos electrónicos a nivel de esquemático y su posterior “layout” e implementación en PCBs.

La mencionada tarjeta de control es la encargada del gobierno de cada una de las partes de la electrónica de potencia del equipo mediante procesamiento basado en DSP y las consiguientes adaptaciones de señales de entrada y salida.

En la Figura 6.26 se presenta el diseño de la PCB en su vista delantera, y en la Figura 6.27, la trasera.

En los Anexos 4 y 5 se adjuntan el esquemático del circuito y el layout de la PCB en cuestión.



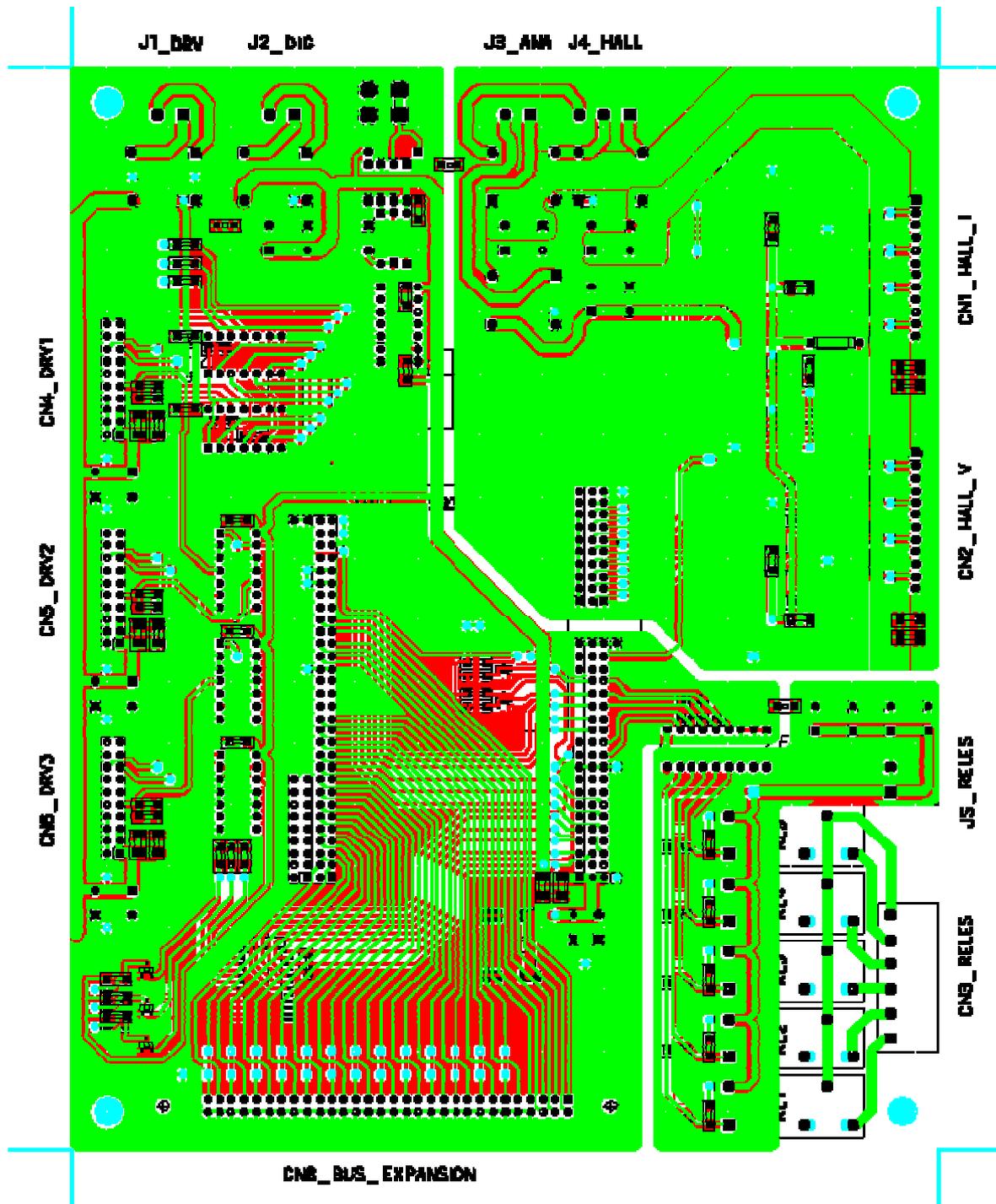


Figura 6.27. Vista trasera de la PCB de control

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO  BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU  INTEGRACIÓN EN MICRONEDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

## 6. CONECTORES DE PCB

Los conectores provistos en la placa de circuito impreso y sus respectivas localizaciones son mostrados en la Figura 6.28.

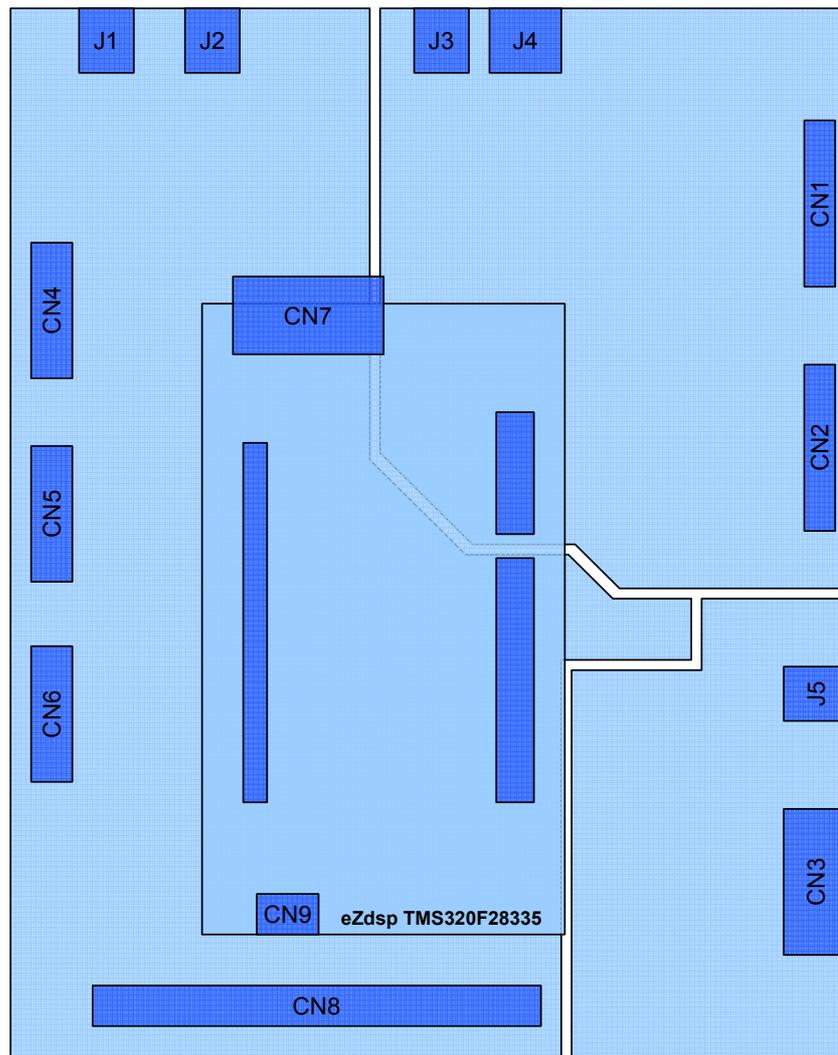


Figura 6.28. Distribución de conectores de la PCB de control

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICRONEDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

La descripción de cada uno de ellos se indica en la Tabla 6.6.

Designación	Descripción
J1	Alimentación de Circuito de Drivers
J2	Alimentación de Circuito Digital
J3	Alimentación de Circuito de Analógico
J4	Alimentación de Circuito de Sensores
J5	Alimentación de Circuito de Relés
CN1	Entrada de Medidas Eléctricas de Corriente
CN2	Entrada de Medidas Eléctricas de Tensión
CN3	Salida de Actuación sobre Contactores
CN4	Bus de Comunicación con Driver 1
CN5	Bus de Comunicación con Driver 2
CN6	Bus de Comunicación con Driver 3
CN7	Bus de Comunicación Serie RS-232
CN8	Bus de Expansión
CN9	Puerto de Emulación y Depurado JTAG

*Tabla 6.6. Descripción de conectores de la PCB de control*

A continuación se especifican los dispositivos de conexión implementados en la tarjeta de control.

Designación	Conector	Ilustración
J1	“Free-Plug” macho 2 pines	Figura 6.29
J2	“Free-Plug” macho 2 pines	Figura 6.29
J3	“Free-Plug” macho 2 pines	Figura 6.29
J4	“Free-Plug” macho 3 pines	Figura 6.29
J5	“Free-Plug” macho 2 pines	Figura 6.29
CN1	Header macho 12 pines	Figura 6.30
CN2	Header macho 12 pines	Figura 6.30
CN3	“Free-Plug” macho 6 pines	Figura 6.29
CN4	IDC macho 20 pines	Figura 6.31
CN5	IDC macho 20 pines	Figura 6.31
CN6	IDC macho 20 pines	Figura 6.31
CN7	DB9 hembra	Figura 6.32
CN8	IDC macho 60 pines	Figura 6.31
CN9	Mini-USB hembra	Figura 6.33

*Tabla 6.7. Relación de dispositivos conectores de la PCB de control*



Figura 6.29. J1/J2/J3/J4/J5/CN3 - Conectores “Free-Plug” genérico



Figura 6.30. CN1/CN2 - Conector Header macho genérico

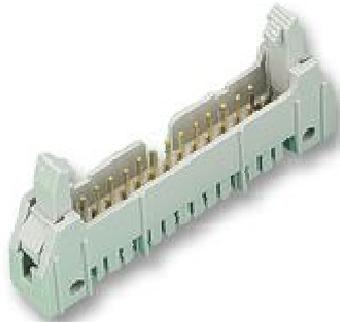


Figura 6.31. CN4/CN5/CN6/CN8 - Conector IDC macho genérico



Figura 6.32. CN7 - Conector DB9 hembra



Figura 6.33. CN9 - Conector mini-USB hembra

	<b>DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU INTEGRACIÓN EN MICROREDES ELÉCTRICAS</b>
	<b>AUTOR: Isaac Gil Mera</b>
	<b>TUTOR: Sergio Vázquez Pérez</b>

## 7. REFERENCIAS

---

- [1] TEXAS INSTRUMENTS  
<http://www.ti.com>
- [2] TEXAS INSTRUMENTS  
<http://focus.ti.com/docs/prod/folders/print/tms320f28335.html>
- [3] SPECTRUM DIGITAL INC.  
<http://www.spectrumdigital.com/>
- [4] eZdsp F28335 Starter Kit (DSK)  
[http://www.spectrumdigital.com/product\\_info.php?cPath=30\\_84&products\\_id=198&oscsid=f6e175822c74d46c88abe4f513758bea](http://www.spectrumdigital.com/product_info.php?cPath=30_84&products_id=198&oscsid=f6e175822c74d46c88abe4f513758bea)
- [5] LEM  
<http://www.lem.com/>
- [6] LEM Voltage Transducer LV 25-P  
<http://web4.lem.com/docs/products/lv%2025-p.pdf>
- [7] LEM Current Transducer LA 100-P  
<http://web4.lem.com/docs/products/la%20100-p%20e.pdf>
- [8] LEM Current Transducer LA 205-S  
<http://web4.lem.com/docs/products/la%20205-s%20e.pdf>
- [9] TRACO® POWER  
<http://www.tracopower.com/>
- [10] TRACO® POWER TXL Enclosed Power Supplies  
[http://dsb.tracopower.com/upload/DSBUserFile/CPN\\_TracoPower/0\\_txl.pdf](http://dsb.tracopower.com/upload/DSBUserFile/CPN_TracoPower/0_txl.pdf)





**DISEÑO DE UN SISTEMA DE ALMACENAMIENTO DE ENERGÍA HÍBRIDO  
BASADO EN BATERÍAS Y SUPERCONDENSADORES PARA SU  
INTEGRACIÓN EN MICROREDES ELÉCTRICAS**

**AUTOR: Isaac Gil Mera**

**TUTOR: Sergio Vázquez Pérez**

---

---

## **CAPÍTULO 7. ANEXOS**

---

---

