

Trabajo Fin de Máster  
Máster universitario en Ingeniería Electrónica, Ro-  
bótica y Automática

Evaluación de plataforma de *Hardware-in-  
the-Loop* para la operación de convertidores  
de potencia modulares

Autor: Alejandro Letrado Castellanos

Tutores: Abraham Márquez Alcaide, José Ignacio León Galván

Dpto. Ingeniería Electrónica  
Escuela Técnica Superior de Ingeniería  
Universidad de Sevilla

Sevilla, 2025





Trabajo Fin de Máster  
Máster universitario en Ingeniería Electrónica, Robótica y Automática

**Evaluación de plataforma de  
*Hardware-in-the-Loop* para la operación de  
convertidores de potencia modulares**

Autor:

Alejandro Letrado Castellanos

Tutor y publicador:

Abraham Márquez Alcaide

Investigador Posdoctoral

Tutor:

José Ignacio León Galván

Catedrático de Universidad

Dpto. Ingeniería Electrónica  
Escuela Técnica Superior de Ingeniería  
Universidad de Sevilla

Sevilla, 2025



Trabajo Fin de Máster: Evaluación de plataforma de *Hardware-in-the-Loop* para la operación de convertidores de potencia modulares

Autor: Alejandro Letrado Castellanos

Tutores: Abraham Márquez Alcaide, José Ignacio León Galván

El tribunal nombrado para juzgar el trabajo arriba indicado, compuesto por los siguientes profesores:

Presidente:

Vocal/es:

Secretario:

acuerdan otorgarle la calificación de:

El Secretario del Tribunal

Fecha:



# Agradecimientos

---

Agradecer, primero desde luego, a mis tutores Abraham y Nacho la atención y propuesta de este TFM y toda la ayuda prestada en este tiempo.

A mi familia, por su incansable apoyo en todos mis años de estudio.

A todos mis amigos, especialmente a Marta, Álvaro, Andrés y María por su continuo apoyo y consejos durante el desarrollo y preparación del trabajo.

*Alejandro Letrado Castellanos  
Sevilla, 2025*



# Resumen

---

A lo largo de los años, la industria a venido desarrollando una tendencia a la modularización de grandes sistemas por diversos motivos, siendo la electrónica de potencia uno de los campos más proclives a esta. En este estudio se profundizará en dicha inclinación, sus porqués y aplicación sobre el caso de estudio de un convertidor concreto, el convertidor puente-H en cascada. Así mismo, el estudio se extenderá a la práctica mediante simulación en tiempo real del dispositivo mediante técnicas HIL.



# Abstract

---

Over the years, industry has been developing a trend towards modularisation of large systems for various reasons, with power electronics being one of the fields most prone to this. In this study, this trend will be studied in depth, the reasons for it and its application to the case study of a specific converter, the cascade H-bridge converter. Likewise, the study will be extended to practice by means of real-time simulation of the device using HIL techniques.



# Índice Abreviado

---

<i>Resumen</i>	III
<i>Abstract</i>	V
<i>Índice Abreviado</i>	VII
<i>Notación</i>	XI
<b>1 Introducción</b>	<b>1</b>
1.1 Simulación <i>Hardware-in-the-loop</i>	2
<b>2 Principios y objetivos del proyecto</b>	<b>5</b>
2.1 Modelado de un convertidor de potencia	5
2.2 Proceso general de desarrollo simulación HIL	7
<b>3 Material y composición</b>	<b>9</b>
3.1 Material de Typhoon HIL	9
3.2 DSP FS28377S	16
<b>4 Convertidor de potencia elegido y simulación HIL</b>	<b>19</b>
4.1 Principios de simulación y modelado eléctrico en Typhoon	19
4.2 Convertidor cascada	20
4.3 Convertidor CHB-5 celdas en Typhoon	22
4.4 Resultados y algunos experimentos	29
4.5 Resumen y conclusiones	33
<b>5 Conclusiones y vista a futuro</b>	<b>35</b>
<b>Apéndice A Código C del controlador</b>	<b>37</b>
A.1 Función de inicio	37
A.2 Función de salida	37
<i>Índice de Figuras</i>	41
<i>Índice de Tablas</i>	43
<i>Índice de Códigos</i>	45
<i>Bibliografía</i>	47



# Índice

---

<i>Resumen</i>	III
<i>Abstract</i>	V
<i>Índice Abreviado</i>	VII
<i>Notación</i>	XI
<b>1 Introducción</b>	<b>1</b>
1.1 Simulación <i>Hardware-in-the-loop</i>	2
<b>2 Principios y objetivos del proyecto</b>	<b>5</b>
2.1 Modelado de un convertidor de potencia	5
2.2 Proceso general de desarrollo simulación HIL	7
<b>3 Material y composición</b>	<b>9</b>
3.1 Material de Typhoon HIL	9
3.1.1 HIL606	9
3.1.2 Arquitectura del sistema de Typhoon HIL	9
<i>Solver</i> FPGA de Typhoon	11
3.1.3 <i>HIL TI uGrid launchpad interface board</i>	13
3.1.4 Typhoon HIL Control Center	14
3.2 DSP FS28377S	16
<b>4 Convertidor de potencia elegido y simulación HIL</b>	<b>19</b>
4.1 Principios de simulación y modelado eléctrico en Typhoon	19
4.2 Convertidor cascada	20
4.2.1 CHB a implementar	22
4.3 Convertidor CHB-5 celdas en Typhoon	22
4.3.1 Controlador del convertidor	25
4.3.2 Modulador del convertidor	26
4.4 Resultados y algunos experimentos	29
4.4.1 Experimento 1: Cambio referencia $V_c$ a 85 V	30
4.4.2 Experimento 2: Cambio referencia $V_c$ a 65 V	32
4.4.3 Experimento 3: Ajuste de las variables de control y resultados	33
4.5 Resumen y conclusiones	33
<b>5 Conclusiones y vista a futuro</b>	<b>35</b>

<b>Apéndice A Código C del controlador</b>	<b>37</b>
A.1 Función de inicio	37
A.2 Función de salida	37
<i>Índice de Figuras</i>	41
<i>Índice de Tablas</i>	43
<i>Índice de Códigos</i>	45
<i>Bibliografía</i>	47

# Notación

---

<i>AC</i>	<i>Alternate Current</i>	Corriente Alterna
<i>DC</i>	<i>Direct Current</i>	Corriente Continua
<i>PEBB</i>	<i>Power Electronics Building Block</i>	Bloques Constructivos de Electrónica de Potencia
<i>HIL</i>	<i>Hardware-In-the-Loop</i>	<i>Hardware</i> en el Bucle
<i>RCP</i>	<i>Rapid Control Prototyping</i>	Prototipado Rápido de Controladores
<i>MIL</i>	<i>Model-In-the-Loop</i>	Modelo en el Bucle
<i>PIL</i>	<i>Processor-in-the-Loop</i>	Procesador en el Bucle
<i>FIL</i>	<i>FPGA-in-the-Loop</i>	FPGA en el Bucle
<i>P – MIL</i>	<i>Power Hardware-In-the-Loop</i>	<i>Hardware</i> de Potencia en el Bucle
<i>DSP</i>	<i>Digital Signal Processor</i>	Procesador de Señales Digitales
<i>FPGA</i>	<i>Field-Programmable Gate Array</i>	Matriz de Puertas lógicas Programable en Campo
<i>CHB</i>	<i>Cascaded H-Bridge converter</i>	Convertidor Puente-H en Cascada
<i>MMC</i>	<i>Modular Multi-Level Converter</i>	Convertidor Modular Multi-nivel
<i>msps</i>	<i>MegaSamples per second</i>	Megamuestras Por Segundo
<i>DI</i>	<i>Digital Input(s)</i>	Entrada(s) digital(es)
<i>DO</i>	<i>Digital Output(s)</i>	Salida(s) Digital(es)
<i>AI</i>	<i>Analog Input(s)</i>	Entrada(s) Analógica(s)
<i>AO</i>	<i>Analog Output(s)</i>	Salidas(s) Analógica(s)
<i>E/S</i>		Entrada(s)/Salida(s)
<i>SPC</i>	<i>Standard Processing Core(s)</i>	Núcleo(s) de Procesamiento Estándar
<i>SCADA</i>	<i>Supervisory Control And Data Acquisition</i>	Control Supervisor y Adquisición de Datos



# 1 Introducción

Hoy en día las redes eléctricas suponen un importante reto para distintos campos dentro de la ingeniería no solo por las necesidades de los clientes en muchos casos ya no meramente de suministro si no de vertido de potencia a red, también por su operación y una creciente tendencia a la aparición de elementos de generación secundaria distintos de las grandes centrales cómo ha sido habitual en los esquemas de las redes eléctricas de distribución y transporte.

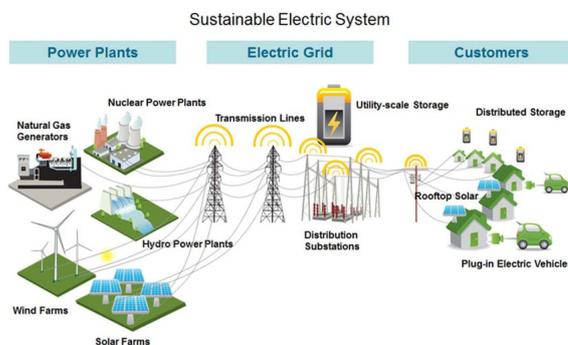
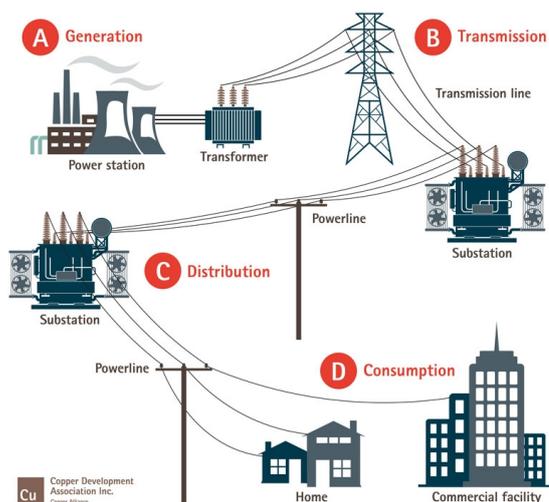


Figura 1.1 Infografía configuración clásica de la red [1] frente a distribuida [2].

Precisamente, y para hacer frente a estos retos surge el concepto de *Smart Grids* o redes eléctricas

inteligentes. Se definen estas como aquellas redes eléctricas donde por su infraestructura se busca un incremento de eficiencia energética, fiabilidad de suministro y reacción rápida ante eventos en la red (fallos, desastres naturales, sabotajes, ...) mediante la integración de comunicaciones y control automático [3] [4]. Con este tipo de redes se pretende dar respuesta a varios de los problemas que la actual red eléctrica presenta incluyendo el creciente consumo demandado, cómo se explica al inicio de [3] la red eléctrica estadounidense p. e. sufrió un incremento de demanda del 2,5% anual durante 20 años; las ya mencionadas necesidades de respuesta rápida ante eventos, apagones, accidentes; o dar mayor robustez al suministro. Junto a estos aparecen otras diversas especificaciones a las que deben hacer frente este tipo de redes y que ya se adelantaban al inicio del capítulo, entre las que mencionar:

- Integración de fuentes de generación distribuida.
- Integración de sistemas de almacenamiento.
- Automatización del mantenimiento y la operación.
- Buscar la reducción de las emisiones de gases de efecto invernadero y de la dependencia de producción eléctrica basada en combustibles fósiles incorporando a la red nuevas fuentes de energía e incrementando el uso de los vehículos eléctricos.

Todo lo anteriormente mencionado va de la mano de una tendencia general en la industria de modularización de los sistemas. Dentro de las *Smart Grids* esta tendencia es cada vez más común en la electrónica de potencia en la que los fabricantes buscan bloques de potencia estandarizados que sean configurables para distintas aplicaciones de forma que los convertidores se forman con celdas básicas de una cierta topología de tal forma que satisfagan las necesidades de una determinada aplicación, estos módulos se conocen como PEBB por las siglas en inglés *Power Electronics Building Blocks*. Dichas celdas por lo general se idean para una serialización/paralelización según para que se destinen añadiendo, también, un cómodo mantenimiento, ya que las averías pueden solventarse cambiando únicamente celdas concretas. Los PEBB pueden ser de muy diversa naturaleza según la función buscada, bien convertidores DC/DC [5], bien convertidores DC con aislamiento galvánico [6] o bien DC/AC [7]; en este último caso tendríamos las estructuras más clásicas de convertidores modulares como serían el convertidor cascada (CHB, *cascaded H-bridge*) conformado por celdas de convertidor puente completo o el MMC donde las celdas más típicas empleadas son convertidores medio puente. Es preciso añadir que esta inclinación a la modularidad y la automatización, lo mismo que la necesidad de estudio y recolección continua de los datos trae consigo una amplia presencia de sistemas y protocolos de comunicación flexibles que aseguren el intercambio de información y la transmisión eficiente para procesos industriales y muy especialmente, destacan los protocolos de tiempo real [8] [9] [10] [11].

## 1.1 Simulación *Hardware-in-the-loop*

Mientras que desde la industria se ha estandarizado el seccionamiento de sistemas de alta complejidad, la ampliación del control y automatización elevando los requerimientos de supervisión y comprobación, todo ello ha forzado un incremento en los desarrollos de dichos sistemas, de sus dispositivos y la concatenación e integración de estos por necesidades de sincronización, operación secuencial, procesos de seguridad, protección del equipamiento y de aquellos que lo manejan, ...

Con todo, las pruebas y test necesarios para comprobar los equipos pueden resultar largas y costosas tanto por disponibilidad de materiales, exigencia de montajes, posibles daños o destrucción del dispositivo de estudio o difíciles procesos de integración. Por ello a lo largo de los años se ha venido desarrollando e implantando técnicas que ayuden al cumplimiento de estas exigencias y en concreto que puedan:

- Realizar baterías masivas de pruebas para el equipamiento.
- Ofrezca seguridad y fiabilidad del *hardware* que se está imitando.
- Permita incluir fallos y su subsanación en el emulado.
- De flexibilidad para adaptar el diseño según se vayan sucediendo los test o surgiendo nuevas obligaciones.

todas estas cuestiones se han atajado mediante técnicas de simulación precisas y más concretamente por la conocida como simulación HIL (de las siglas inglesas *Hardware-in-the-Loop*) [12] [13]. Este tipo de simulación permite el modelado de sistemas variados emulando *hardware* a muy bajo nivel, favoreciendo un análisis de los procesos físicos que tienen lugar en los dispositivos y que típicamente requiere de simuladores y equipo especializado para cumplir las exigencias de tiempo que se demandan a estas simulaciones. Dicha técnica supone un importante ahorro en costes materiales al anticipar no solo comportamientos de los distintos equipos en estudio, también, por lo general, aportan elementos para introducir fallas, bloqueos o imitación del proceso de destrucción de componentes, con lo que da una visión general del funcionamiento esperado del equipo y una anticipación de los fallos que aparecerían o de la degradación general de los distintos elementos.

Es por todo esto que esta técnica ha incrementado su fama e implantación en sectores donde todo lo comentado, y especialmente la necesidad de elevadas pruebas, son comunes tales como la aviación, automoción y la electrónica de potencia [12]. No solo eso, la técnica es ya cotidiana en la investigación donde el testeo masivo es común, además del enorme beneficio que supone para el desarrollo rápido, el estudio de faltas en equipos o el análisis de controladores adecuados para determinados equipos y funciones concretas, así como la unión de este tipo de simulación con otras complementarias como la RCP (Prototipado Rápido de Controladores) un tipo de simulación complementaria a HIL, típicamente los equipos de procesamiento HIL están pensados para realizar ambas funciones; ideada para el diseño acelerado de controladores mediante un equipo genérico dando lugar a sistemas de operación personalizados antes de recurrir al *hardware* específico en que se supone se implementará en prototipos.



## 2 Principios y objetivos del proyecto

---

A continuación se presentará el objetivo principal de desarrollo del presente proyecto técnico y la pormenorización de las tareas para su ejecución. Como ya se ha venido indicando en la introducción previa, la electrónica de potencia resulta uno de los campos de mayor extensión de la modularización por el uso de PEBB y de empleo de las técnicas de simulación HIL, muy especialmente por varios de los usos de los convertidores: FACTS, STATCOM, sistemas BESS, sistemas de vertido de potencia para centrales fotovoltaicas o eólicas todas ellas aplicaciones en las que habitualmente se entroncan distintos módulos independientes que deben conectarse y coordinarse, como ejemplo, en las centrales fotovoltaicas los distintos paneles pueden interconectarse a un bus de tensión continua empleando convertidores DC/DC y estos buses finalizar en un inversor conectado a red o en otro DC/DC para conectarse con otros campos dando un bus mayor.

Por ello, se propone la implementación de un convertidor modular serie incluyendo su control y modulación adecuada. Esto implica cumplir una serie de objetivos a tratar y que desglosarán progresivamente en el documento:

- Buscar una topología de convertidor práctica para la aplicación deseada y analizar el tipo de celda básica a utilizar.
- Determinar una aplicación práctica para el convertidor (conexión a red, PFC, conexión de 2 buses DC,...).
- Implementar la topología en un dispositivo HIL buscando explotar lo máximamente sus capacidades con la aplicación.
- A partir de la topología y aplicación realizar un controlador y un modulador que se adapten debidamente a ellas.
- Preparar y proponer una batería de pruebas que permita delimitar las capacidades del control y la fiabilidad del modelo.

### 2.1 Modelado de un convertidor de potencia

Los convertidores de potencia son dispositivos complejos en los que están presentes semiconductores, condensadores, bobinas, *hardware* especializado para el accionamiento de los semiconductores (*drivers*), ..., además de necesitar de sensores, un sistema completo que permita la concentración, procesamiento de los datos, su representación y toma de decisiones según estos. Esto, junto a las exigencias de la aplicación del convertidor: conexión a red y supervisión de su estado, protecciones, cargas electrónicas y otros dispositivos suponen un importante impedimento a la hora de la construcción y manejo de conversores, no solo eso, estos dispositivos necesitan también de un largo proceso de pruebas que puede, habitualmente, resultar en la destrucción del componentes y hace necesario un proceso elaborado y meticuloso de revisión constante, es por todo ello que previamente a al montaje y en ocasiones durante su operación, resulta útil la simulación HIL para estos dispositivos.

En este tipo de simulaciones se crea un modelo matemático complejo basado en ecuaciones de estados imitando el comportamiento del dispositivo en tiempo real conforme lo haría el equipo en la realidad, emulando, así mismo, los actuadores y sensores (dando acceso a medidas que normalmente no son accesibles obteniendo información más precisa) [13] [14] [15]; de manera que este modelo se ejecuta en dispositivo de simulación en tiempo real que permite la conexión con alguno de los componentes del sistema, muy típicamente la unidad de control (en ese caso suele hablarse de C-HIL o Control-HIL [14]), facilitando la previsión, ajuste y configuración de esta para su uso definitivo con el componente final. Entre algunos ejemplos de esta técnica aplicada a la electrónica de potencia serían la simulación de un PEBB para probar un modulador, implementado en un DSP o FPGA, o un *driver*; la simulación de un convertidor completo probando el controlador; o incluso la simulación de un convertidor y su controlador de forma que se simula para la integración con un sistema mayor.



**Figura 2.1** HIL 404 de Typhoon HIL.



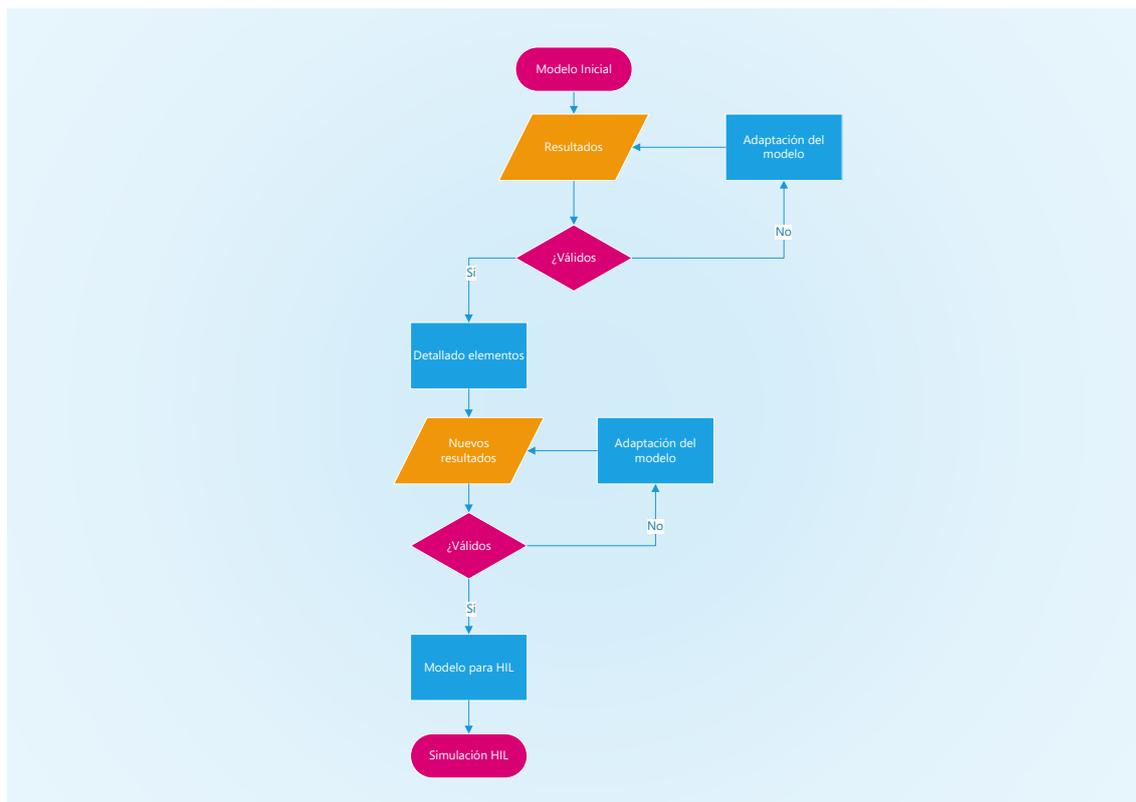
**Figura 2.2** Simulador HIL Speedgoat.

Como se ha hecho hincapié, el modelo de HIL se carga a un instrumento de emulación HIL que típicamente contienen una FPGA, encargada de la reproducción en tiempo real ya que son los únicos dispositivos que alcanzan las frecuencias de operación necesarias para el cálculo de las ecuaciones de estado y su resolución; una serie de CPUs, encargadas de todas las labores de procesamiento, gestión de datos y protocolos integrados y simulación de modelos no de tiempo real; entradas y salidas digitales y analógicas, para la conexión con los controladores, moduladores,

etc.; puertos para protocolos de comunicación en tiempo real específicos o para interconexión con otros equipos. Existen muchos fabricantes de simuladores tales como Speedgoat, National Instruments, Opal-RT, SCALEXIO (de dSPACE), RT Box (de Plexim) o Typhoon HIL. En concreto y por su disponibilidad se realiza el modelado en Typhoon HIL, en los siguientes capítulos se profundizará en el simulador y su funcionamiento y el modelo desarrollado, que, ya se anticipa, se basará en un convertidor serie y trifásico para su debida unión con el equipamiento de la comunicación de tal forma que cada bloque monofásico establecerá comunicación con un control centralizado.

## 2.2 Proceso general de desarrollo simulación HIL

Una vez abordado el concepto genérico de simulación HIL es necesario detallar el proceso general de elaboración de un modelo para HIL. Frecuentemente la simulación HIL es un proceso iterativo ya que requiere de amoldar el esquema a las exigencias del control, de la aplicación, del aparato de simulación o del nivel de detalle al que se quiera profundizar. Como muestra p.e., un convertidor trifásico conectado a una carga es un modelo lo bastante simple como para poder añadir carga de medidas, introducción de pérdidas de potencia, fallos de los conmutadores y en definitiva un gran detallado del equipo mientras que modelos que impliquen la unión de varios convertidores entre sí requieren de menor especificación de los equipos para cumplir la resolución de sus ecuaciones en tiempo. Un modelado de esta clase suele seguir una secuencia cómo la mostrada en el diagrama 2.3.



**Figura 2.3** Diagrama proceso de elaboración una simulación HIL.

Típicamente, se comienza con un modelo MIL, como se elabora en Simulink, en el que se simula tanto el equipo cómo el control bien con diagrama de bloques o directamente con bloques de función C u otro lenguaje, siempre que el control se idee para ese tipo de implementación. En este modelado

no se suele requerir de grandes detalles ni de pasos de simulación muy reducidos, se busca alcanzar un comportamiento global y tener un primer esbozo o comportamiento general del control.

Desde aquí se puede ahondar más en la funcionalidad del modelo y o el control, visto en caso práctico supondría pasar de un modelo mediado de convertidor a uno con detalle de sus conmutadores o introducir técnicas concretas o adaptadas de modulación para la aplicación o con objetivo concretos. Se introduce a partir de entonces más detallado previamente a obtener un modelo para HIL, según el *software* de simulación y los fabricantes se puede requerir una extracción de las ecuaciones del modelo o un paso inmediato a un modelo apto para HIL.

Una vez se tiene el esquema HIL este puede ser o simulado de nuevo en un ordenador de desarrollo para verificación de su comportamiento o pasar directamente al simulador ya conectado al controlador real o aún con uno simulado conforme a las necesidades del proyecto. A partir de entonces pueden asignarse pérdidas térmicas, introducción de fallos y los algoritmos necesarios para solventar estos comenzando el proceso de pruebas continuas. En algunos casos, además, anteriormente al HIL puede realizarse simulación CIL/FIL para ajustar el control o parte de él en el procesador/FPGA para el que está diseñado. Por último, mencionar que de la simulación HIL se deriva la P-HIL dónde normalmente se diseña y simula en el emulador algún componente de la red y se añade un amplificador de potencia como enlace con otros elementos de la red o un modelo escalado de esta a fin de verificar la integración de componentes [16] [17].

## 3 Material y composición

---

En la última sección ya se han adelantado detalles acerca del soporte físico sobre el que se construirá la aplicación, en este capítulo, se profundizará en estos elementos, su estructuración y su funcionamiento si se ve necesario. Como ya se había indicado el simulador HIL empleado será de la línea de Typhoon HIL y concretamente el modelo HIL 606. Mientras que por su disponibilidad y por las características del modelo a desarrollar y su intención, los moduladores se podrán implementar sobre un DSP LAUNCHXL-FS28377S dentro de la línea de microcontroladores C2000 de Texas Instruments (en adelante, TI). También se emplearán otro *hardware* anexo que se especificará más adelante, así como el *software* empleado.

### 3.1 Material de Typhoon HIL

#### 3.1.1 HIL606

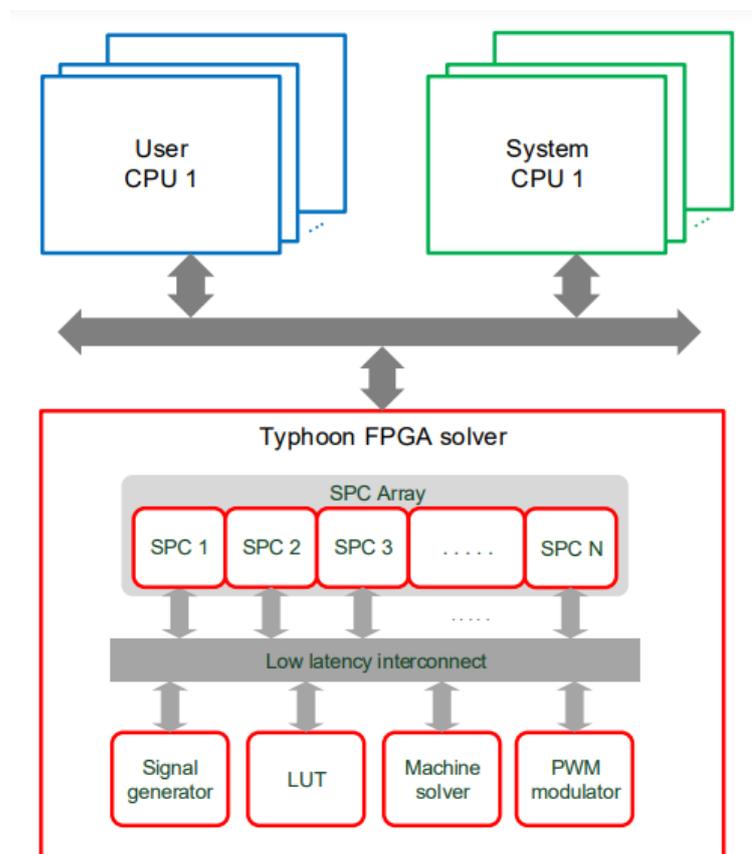
El HIL606 es el producto más avanzado dentro de los emuladores de Typhoon. Se trata de un equipo con procesador ZU9EG Zynq UltraScale+ MPSoC [18] preparado para modelos que requieran de altas velocidades de procesamiento de señales y de elevadas cargas de datos y detalle al emular convertidores. Entre sus principales características pueden citarse [18] [19]:

- Simulación de hasta 200 ns de tiempo de muestreo más sobremuestreo hasta tiempos inferiores a 5 ns.
- 64 canales DI y 64 canales DO con muestreos de hasta 280 msps.
- 64 canales AO y 32 canales AI con resolución de 16 bits y muestreos de hasta 5 msps para las AO y de 1 msps para las AI.
- Elevada potencia de cálculo, siendo la solución más precisa en toda la gama de dispositivos de Typhoon.
- Paralelización entre dispositivos de hasta 16 componentes para simulación conjunta.
- Conectividad para protocolos en tiempo real: RS-232, CAN, OPC, ...

#### 3.1.2 Arquitectura del sistema de Typhoon HIL

Conforme ya se había advertido en la sección 2.1, los aparatos para simulación HIL presentan una arquitectura muy similar, no obstante cada fabricante emplea su propia estructura preparada para las necesidades de la simulación, que sí acostumbra a ser muy distinta según cada producto. Por ello es necesario una introducción básica a esta arquitectura que permita entender bien cómo se gestionan los modelos en el dispositivo pues determina el entender cómo se realizan los muestreos,

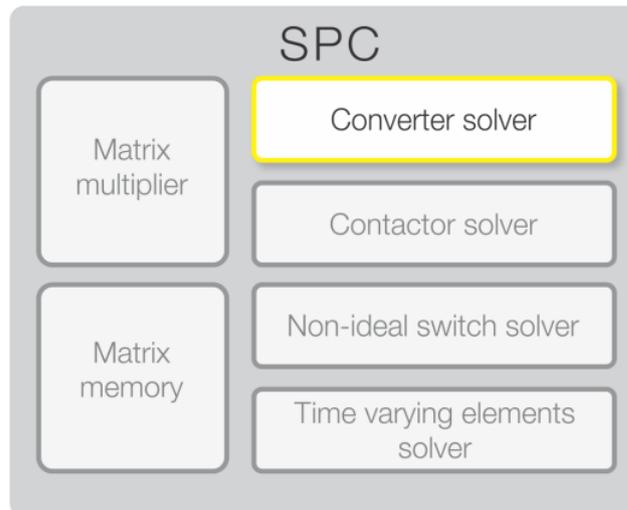
comunicaciones y en definitiva determinar el porqué el modelo se comporta de una u otra manera, o incluso en un momento dado por qué se produce un fallo, especialmente en lo que se refiere al casar tiempos de muestreo de las DI y DO.



**Figura 3.1** Diagrama de bloques de la arquitectura principal de de un simulador HIL de Typhoon. Fuente: [20].

En la imagen adjunta superior, se muestra la arquitectura parcial de todos los equipos de Typhoon que se basan en varios procesadores. En concreto los equipos quedan conformados por el *solver* en FPGA y hasta 4 CPU de varios procesadores cada una [21], más en detalle:

1. **CPU de usuario**, empleada para la ejecución de los elementos de señal del modelo y que administra el usuario; tales como la toma de medidas directas, la representación de estas, cálculos matemáticos, los controladores, funciones escritas en lenguaje C, ... También en esta quedan definidos los tiempos de simulación de dichos componentes que para el HIL606 permite un máximo de 2 tasas de muestreo distintas, que deberán ser la una múltiplo de la otra
2. **CPU del sistema**, que siendo similar a la de usuario trabaja solo con elementos que tienen dinámicas lentas cómo serían las medidas RMS.
3. **CPU de comunicaciones**, encargada unicamente de la gestión de los protocolos de comunicación incluidos en el equipo y de tiempo real.
4. **CPU de mantenimiento**, interna del propio equipo y que se encarga de tareas tales cómo configurarlo, programarlo o comunicarse con el usuario.



**Figura 3.2** Diagrama de bloques del *solver* de FPGA de Typhoon. Fuente: [20].

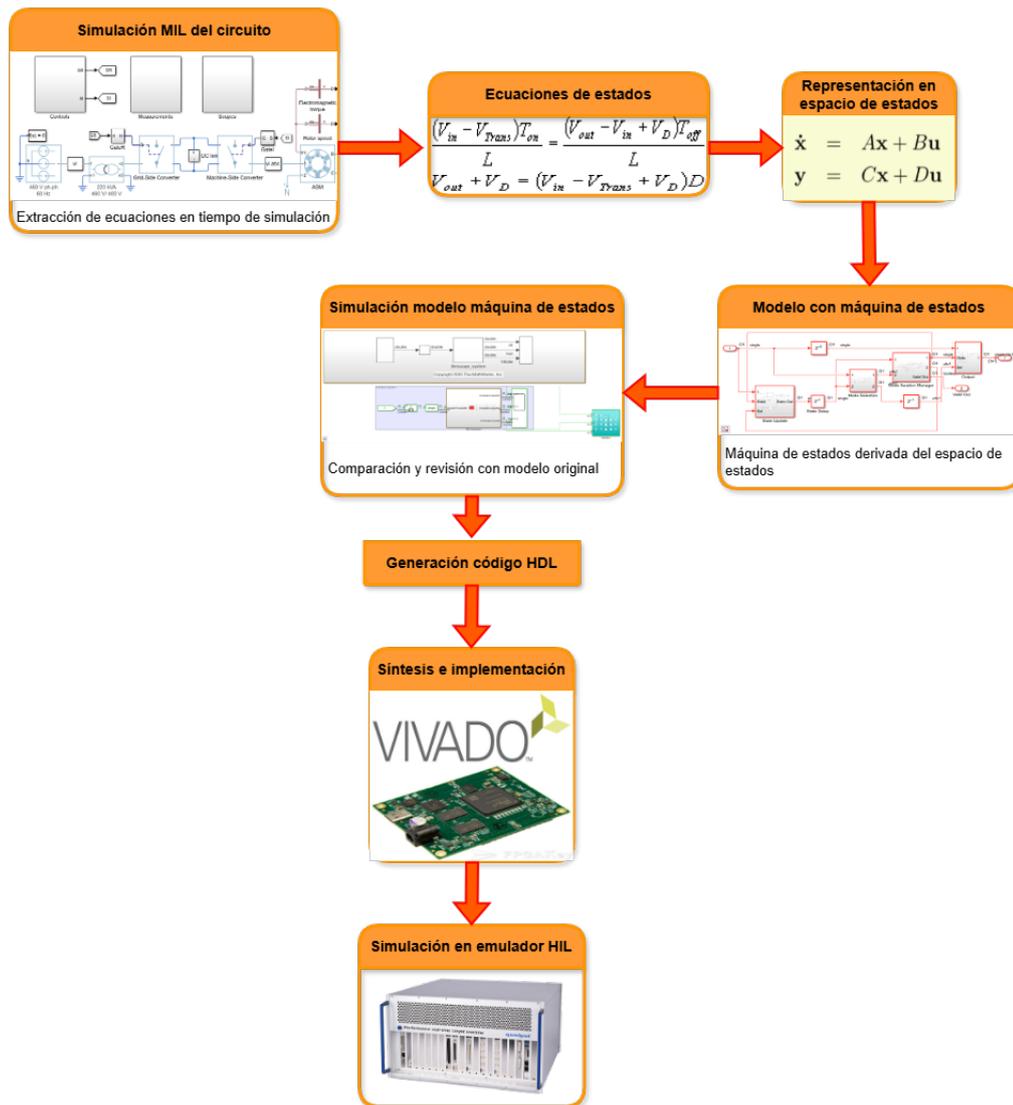
### **Solver FPGA de Typhoon**

El *solver* es el encargado de la ejecución en tiempo real de los modelos eléctricos que se desarrollen teniendo en cuenta las variables de señal e información desde las distintas CPU ya estudiadas. El *solver* por su parte necesita una consideración independiente al resto de la arquitectura. En otros fabricantes tales como en Plexim y Speedgoat, el circuito conmutado o modelo mecánico se simulan con diversas entradas; se extraen de esta simulación las ecuaciones del circuito y se realiza un proceso por el que a partir de las ecuaciones, se obtiene una reinterpretación del modelo como una máquina de estados; dicha máquina se implementa después directamente en la FPGA tras un proceso de generación de código HDL y síntesis como se muestra en la figura 3.3; Typhoon por su parte no realiza esto, sino que, genera sobre su FPGA un sistema de resolución de ecuaciones conmutadas que se encarga realmente de procesar e interpretar el circuito modelado ya que en la cadena de Typhoon los convertidores aparecen como bloques completos ya pre-implementados acelerando enormemente el proceso completo de desarrollo de una simulación HIL al no ser necesaria un proceso completo de síntesis. El *solver* a su vez está compuesto de los elementos visibles en la 3.2 siendo de ellos el más importante los Núcleos de Procesamiento Estándar (SPC).

Estos bloques son los encargados realmente de la resolución de circuitos eléctricos teniendo distintos recursos para ello como puede verse en 3.2. Como puede verse en la imagen, existe entre los recursos un algoritmo para resolver las ecuaciones de los convertidores, encargado de estimar los estados que alcanzarán los convertidores en la simulación (*Converter solver*); otro para los contactores e interruptores independientes (*Contactor solver*); otro para elementos de conmutación no ideales y otro para elementos variables en el tiempo (estos últimos aplicarían para elementos como interruptores no ideales, que presentan un transitorio al cambiar de estado abierto y cerrado; elementos pasivos variables en tiempo real, etc.). Los restantes elementos de los núcleos, la memoria y multiplicador matricial, determinan la capacidad real de dicho procesador para abarcar un esquema determinando el número máximo de componentes, el número máximo de interruptores ideales (parámetro fundamental al simular convertidores) y la máxima frecuencia de muestreo [22] [20].

Con respecto a los otros componentes presentes en el *solver* se encuentran:

- El generador de señales, que permite la generación de señales eléctricas en tiempo real a partir de una tabla.
- LUT, una sección que emplea tablas de correspondencia para imitar elementos no lineales entre ellos los paneles fotovoltaicos o sistemas de baterías.



**Figura 3.3** Diagrama proceso típico para generar un modelo para simulación HIL.

- El *solver* de máquinas, pensado para el cálculo de los modelos electromecánicos de máquinas eléctricas presentes.
- Modulador PWM, que permite la generación múltiple de señales de portadora PWM para operar los convertidores hasta a 500 kHz [23]. Pudiendo operar tanto internamente como externamente por las DO.

Por último, si tenemos en cuenta que el *solver* se monta sobre FPGA, puede ocurrir que ciertos convertidores muy concretos no pudieran llegar a caber en él, bien por tener gran peso computacional al tener muchos estados al presentar muchos interruptores, bien por complejidad, bien porque las restricciones de tiempo son excesivas y el dispositivo sería capaz de calcular nuevos estados lo suficientemente rápido. Por ello Typhoon ofrece varias configuraciones, es decir, distintos tipos de *solver* para adecuarse a cada situación, estos se configuran directamente desde la aplicación propietaria de Typhoon, teniendo además disponible la tabla de especificaciones de estas versiones:

Puede verse entonces, que el HIL606 cuenta con hasta 7 configuraciones distintas cada una con unos módulos distintos en el *solver* y unos núcleos distintos como se ve en el desplegado de la imagen.

Param name \ Configuration	1	2	3	4	5	6	7
Standard Processing Cores	6	8	4	3	4	5	8
SPC peak processing power [GMAcs]	1.12	1.12	1.12	1.12	2.24	0.56	1.12
SPC matrix memory [KWords]	16.0	16.0	16.0	64.0	32.0	32.0	16.0
Max converter weight (ideal switches)	3	3	3	4	4	4	4
Contactors (ideal switches)	6	6	6	6	6	6	6
Non-ideal switches	32	32	32	32	32	32	32
Time varying elements	16	16	16	16	16	16	16
Global GDS oversampling	yes						
Switch-level GDS oversampling	no	no	no	yes	yes	yes	yes
GDS switching delay	yes						
Converter power loss calculation	yes						
Converter forward voltage drop	yes						
Machine solvers	2	1	4	1	1	1	0
DC-DC converter solvers	0	0	0	2	0	0	0
Signal generators	12	12	12	12	12	12	12
Look Up Tables	8	8	8	8	8	8	8
PWM modulators	12	12	12	12	12	12	18
PWM analyzers	4	0	0	0	0	0	0
Parallel DTV detectors	3	3	3	3	3	3	3
Interfaces							

Figura 3.4 Configuraciones para el HIL606.

### 3.1.3 HIL TI uGrid launchpad interface board

Cómo ya se indica en la introducción del capítulo, se emplearán unos DSP de TI por lo que sería necesaria la conexión entre sus pines y las salidas y entradas del HIL606 para el intercambio de información entre ellos. Ante la problemática de conexión que implica esto, Typhoon ofrece unas placas de adaptación desarrolladas conjuntamente con diversas empresas a fin de facilitar la gestión con su plataforma; dentro de las disponibles con TI se selecciona la *HIL TI uGrid launchpad interface*, mostrada en la imagen inferior, ideada precisamente para proyectos con aplicación para red eléctrica dónde pueden llegar a existir al menos 3 controladores o moduladores independientes (1 por fase).

La placa en sí se conecta directamente a los pines del equipo dando cómodo acceso a las E/S analógicas y digitales para hasta 3 DSP distintos de TI, no obstante este reparto no es equitativo, disponiendo el identificado como cómo 1 más recursos a su disposición; con posibilidad de alimentarlos directamente desde el equipo HIL a 3,3 o 5 V, o desde el puerto USB de cada DSP. Para la distribución planteada, esta placa abarcará los 3 DSP destinados a los moduladores mientras que el del maestro permanecerá a parte conectado la fila superior de pines del HIL606. Por último, es necesario remarcar que esta interfaz está prevista para unos microcontroladores concretos, tal como se indica en [24]:

- LAUNCHXL-F28027F.
- LAUNCHXL-F28069M.
- LAUNCHXL-F28379D.
- LAUNCHXL2-TMS57012.
- LAUNCHXL-RM46.

y aunque el DSP elegido no aparece en la lista del fabricante, sí es válido para su uso cómo se explicará en 3.1.

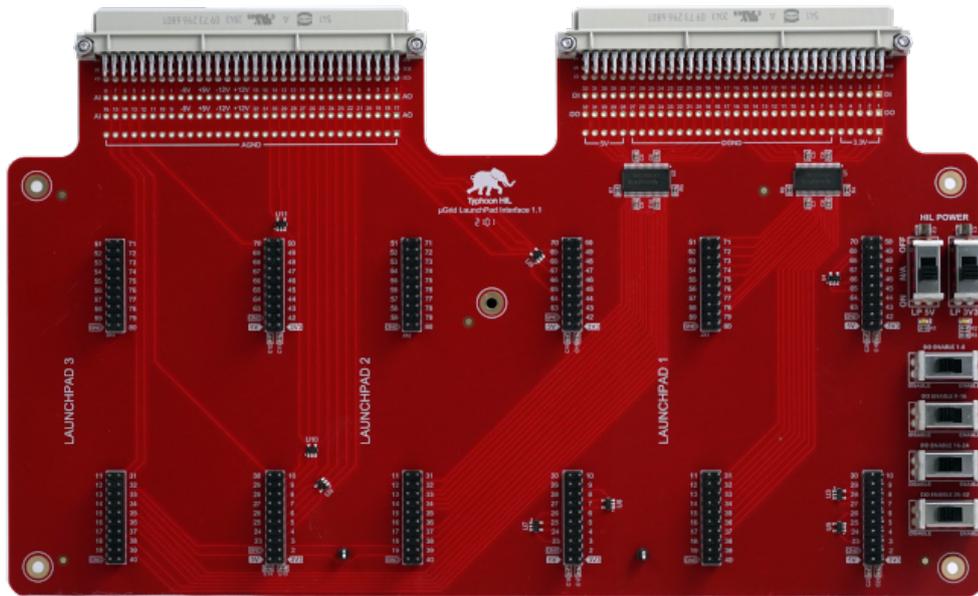


Figura 3.5 Vista superior de la tarjeta *HIL TI uGrid launchpad interface* [24].

### 3.1.4 Typhoon HIL Control Center

Para finalizar, se tratará levemente el principal *software* de Typhoon, el Typhoon HIL Control Center (en adelante THCC) que integra todas las funciones y aplicaciones para poder utilizar el equipamiento de HIL incluyendo simulación previa en el ordenador de usuario, lo que se designa como VHIL o HIL Virtual pues simula con los mismos pasos y tiempos de muestreo que se esperaría del emulador, aunque con claras limitaciones. El escritorio de THCC aparece en la imagen inferior que cómo podemos ver incluye entre otras analizador de señales, generador de formas de onda, gestor de paquetes y de dispositivos HIL en línea y los 2 programas que se destacarán levemente, el Schematic editor y HIL SCADA.

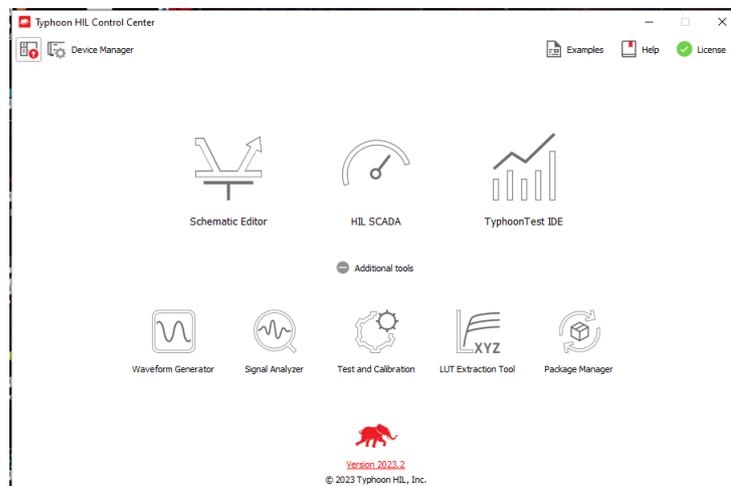


Figura 3.6 Vista principal del Typhoon HIL Control Center.

El Schematic editor es la principal ventana de trabajo, en ella se realiza todo el trabajo de modelado, revisión y compilación. En sí, la aplicación si bien propietaria, es prácticamente igual a Simulink en lo referido a bloques de señal (generadores de señal, operaciones matemáticas o conexionado) lo que permite un sencillo migrado de unos modelos a otros, si bien por su parte los modelos eléctricos y sobre todo los convertidores sí están alejados de Simscape. Una vez se ha compilado un modelo y se ha generado su ejecutable se pasa al HIL SCADA.

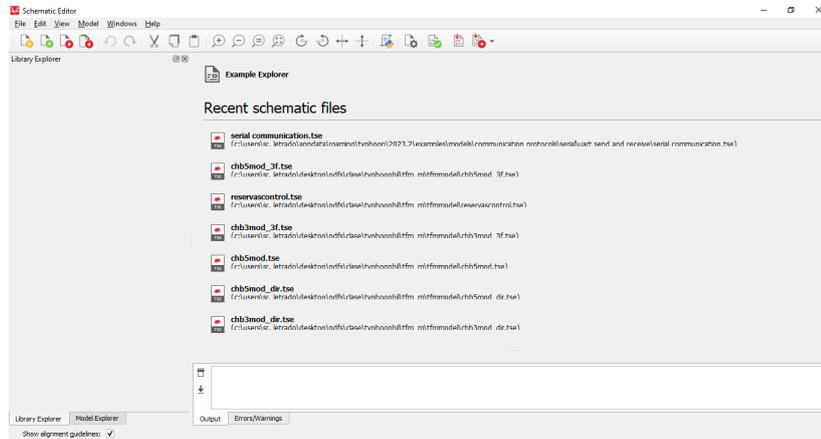


Figura 3.7 Vista Schematic editor.

Este cómo su nombre indica cumple la función de SCADA cumpliendo varias funciones:

- Carga y arranque del modelo en equipo.
- Lectura y representación continua de datos y señales.
- control de entradas al sistema, si así se han especificado en el Schematic editor.
- Bloqueo y control externo de los interruptores (semiconductores) de los convertidores.
- Identificación de errores y fallos en la simulación (procesamiento, cumplimiento de restricciones de tiempo).
- Gestión directa de los protocolos de comunicación incluidos en el dispositivo.

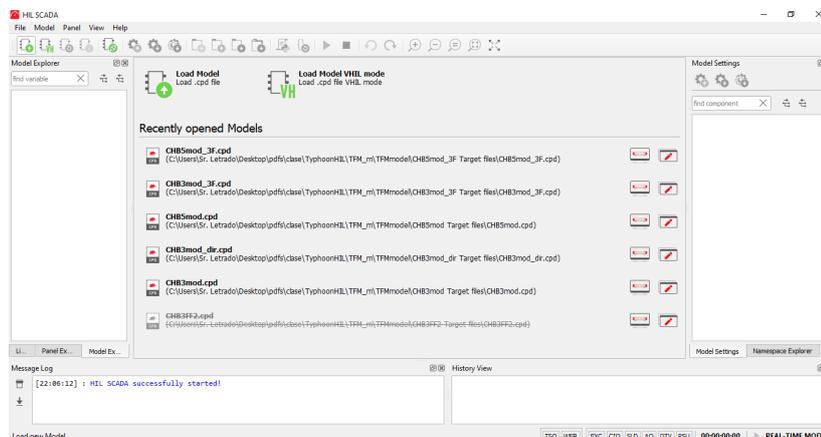
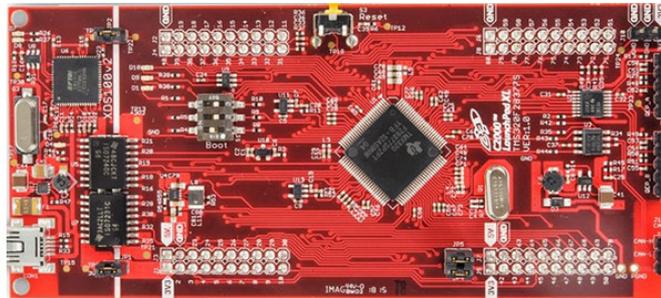


Figura 3.8 Vista HIL SCADA.

## 3.2 DSP FS28377S

El DSP seleccionado es la placa de desarrollo C2000 Delfino LaunchPad LAUNCHXL-F28377S [25] de TI basada en la familia de microcontroladores TMS320F2837xS de 32 bits.



**Figura 3.9** LAUNCHXL-F28377S.

Cómo otros muchos dispositivos similares de TI dentro de la gama de microcontroladores C2000, se trata de un dispositivo de bajo coste de gran portabilidad entre distintas plataformas pensado precisamente para control en tiempo real de sistemas de potencia o motores, así como una elevada variedad de periféricos (I<sup>2</sup>C, SPI, UART). Con todo ello es una de las soluciones ideales para la aplicación propuesta.

Cómo ya se había visto en 3.1.3 este procesador no se encuentra entre aquellos para los que placa de expansión de Typhoon estaría preparada, pese a todo, la FS28377S sí puede emplearse pues como se refleja en las tablas adjuntas de elaboración propia a partir de las hojas de datos [25] y [26] la mayoría de asignaciones de los pines entre una y otra placa coinciden en su aplicación dejando los restantes sin conectar.

**Tabla 3.1** Comparativa pines de los *jumpers* J1 y J3..

FS28379D	FS28377S	Pin J1	Pin J3	FS28377S	FS28379D
+3,3 V	+3,3 V	1	21	+5 V	+5 V
GPIO32	GPIO71	2	22	GND	GND
GPIO19	GPIO90	3	23	ADCIN14	ADCIN14
GPIO18	GPIO89	4	24	ADCINB1	ADCINC3
GPIO67	GPIO41	5	25	ADCINB4	ADCINB3
GPIO111	NC	6	26	ADCINB2	ADCINA3
GPIO60	GPIO60	7	27	ADCINA0	ADCINC2
GPIO22	GPIO61	8	28	ADCINB0	ADCINB2
GPIO105	GPIO43	9	29	ADCINA1	ADCINA2
GPIO104	GPIO42	10	30	NC	ADCINA0

Teniendo en cuenta la idea del proyecto puede afirmarse que los procesadores pueden tomar las medidas y referencias que sean necesarias desde el modelo a través de sus AI, y por otra parte emplearán sus pines DO y AO para enviar al emulador las señales de disparo o la información de la referencia, esto se estudiará en el próximo capítulo durante el planteamiento de la simulación.

**Tabla 3.2** Comparativa pines de los *jumpers* J4 y J2 de los *launchpads*.

FS28379D	FS28377S	Pin J4	Pin J2	FS28377S	FS28379D
GPIO0	GPIO12	40	20	GND	GND
GPIO1	GPIO13	39	19	GPIO4	GPIO61
GPIO2	GPIO14	38	18	GPIO62	GPIO123
GPIO3	GPIO15	37	17	NC	GPIO122
GPIO4	GPIO16	36	16	RESET#	RST
GPIO5	GPIO17	35	15	GPIO58	GPIO58
GPIO24	GPIO20	34	14	GPIO59	GPIO59
GPIO16	GPIO21	33	13	GPIO72	GPIO124
DAC1	DAC1	32	12	GPIO73	GPIO125
DAC2	DAC2	31	11	GPIO78	GPIO29

**Tabla 3.3** Comparativa pines de los *jumpers* J5 y J7.

FS28379D	FS28377S	Pin J1	Pin J3	FS28377S	FS28379D
+3,3 V	+3,3 V	41	61	+5 V	+5 V
GPIO95	NC	42	62	GND	GND
GPIO139	GPIO87	43	63	ADCIN15	ADCIN15
GPIO56	GPIO86	44	64	ADCINA2	ADCINC5
GPIO97	NC	45	65	ADCINA5	ADCINB5
GPIO94	NC	46	66	ADCINB5	ADCINA5
GPIO65	GPIO65	47	67	ADCINA3	ADCINC4
GPIO52	NC	48	68	ADCINB3	ADCINB4
GPIO41	GPIO69	49	69	ADCINA4	ADCINA4
GPIO40	GPIO66	50	70	NC	ADCINA1

**Tabla 3.4** Comparativa pines de los *jumpers* J8 y J6 de los *launchpads*.

FS28379D	FS28377S	Pin J4	Pin J2	FS28377S	FS28379D
GPIO6	GPIO2	80	60	GND	GND
GPIO7	GPIO3	79	59	GPIO91	GPIO66
GPIO8	GPIO10	78	58	NC	GPIO131
GPIO9	GPIO11	77	57	NC	GPIO130
GPIO10	GPIO18	76	56	RESET#	RST
GPIO11	GPIO19	75	55	GPIO63	GPIO63
GPIO14	NC	74	54	GPIO64	GPIO64
GPIO15	NC	73	53	GPIO99	GPIO26
DAC3	DAC3	72	52	GPIO92	GPIO27
DAC4	DAC4	71	51	NC	GPIO25



## 4 Convertidor de potencia elegido y simulación HIL

---

En este capítulo se abarcará el análisis completo de la topología empleada no solamente desde la simulación sino también un estudio teórico previo, conjuntamente con una justificación del montaje elegido de acuerdo a las capacidades del sistema del HIL606.

Seguidamente se mostrarán los resultados prácticos de la simulación realizada para diversos casos de estudio y un examen completo del funcionamiento.

Hay que señalar, antes de nada, que el convertidor seleccionado será uno de los más comunes en la industria y especialmente basado en PEBB, el convertidor cascada.

### 4.1 Principios de simulación y modelado eléctrico en Typhoon

Junto con la ya realizada pormenorización de su arquitectura, también surge cierta necesidad de detallar, ligeramente, algunos de los principios de la simulación de circuitos eléctricos/electromecánicos con Typhoon.

Primero, recordar que los convertidores (a nivel del semiconductor), interruptores, *breakers*, etc. quedan modelados por defecto cómo interruptores ideales, esto es, presentan 2 estados: 0, abierto y 1, cerrado. A mayor cantidad de interruptores, pero especialmente de convertidores y arquitecturas más complejas, la carga computacional se incrementa severamente.

En cuanto a representación interna, los convertidores, se linealizan convirtiéndose en sistemas LTI conmutados, el cambio de los estados da una descripción u otra al LTI de forma que estas descripciones se representan como matrices basadas en modelo de espacio de estados [20].

Cómo ya se ha discutido en 3.1.2 los SPC se encargan de la resolución de circuitos, por tanto de cómo se alternan las matrices de espacio de estados; presentando ciertas limitaciones, tales cómo memoria, n.º de interruptores ideales (que conforman los convertidores) o cantidad de convertidores. Por ello Typhoon establece 2 instrumentos para ajustar los recursos englobando todo el modelo, el peso y el fraccionamiento eléctrico.

El peso es una medida propia del que engloba el coste computacional de una determinada etapa de potencia. Cómo ya es sabido, Typhoon ofrece sus modelos ya pre-implementados lo que combinado con la representación de los semiconductores cómo ideales, permite la elevada optimización de cada topología, de este modo estructuras de 1, 2 o 3 IGBT/MOSFET/Tiristor pueden tener un peso de 1 mientras que topologías mayores cómo el inversor trifásico básico que tiene 6 y un convertidor ANPC de 3 niveles trifásico que tiene 18 [27], ambos tienen un peso de 3. Es claro que la relación entre los elementos de conmutación y el peso no es lineal lo que beneficia la simulación, ya que la mayor parte de SPC independientemente de la topología pueden trabajar con hasta un peso 3 de

convertidores, luego 1 de peso 3 o 3 de peso 1 independientemente de la cantidad del número de conmutadores que esto suponga [28].

Por su parte el fraccionamiento [29] va en relación con el peso, una estructura desarrollada puede tener muchos interruptores distintos o varios convertidores, p. e. un circuito con 2 convertidores espalda contra espalda, un inversor para paneles solares conectado con un elevador o *flyback*, o una red trifásica con varias fuentes diferentes conectadas a ella. Y cómo ya se ha visto los núcleos de procesamiento tienen limitaciones de espacio y computo, el fraccionamiento consiste en situar elementos que conviertan un modelo complejo en varios interconectados pero aislados eléctricamente entre sí mediante unos elementos equivalentes a transformadores ideales (o los propios modelos de transformador de la distribución del THCC), así se asignan los recursos del dispositivo imitador por todo el circuito adaptando bloques según los SPC.

## 4.2 Convertidor cascada

El convertidor cascada [30] [31] se a elegido por ser uno de los inversores multinivel más extendidos en el mercado junto con el NPC (*Neural-Point Clamped*) y el FCC (*Floating Capacitor Converter*), además de por su gran modularidad . El CHB, cómo ya indica su nombre se basa en el convertidor multinivel puente completo o puente-H cómo el que se muestra en la 4.1, este convertidor presenta una estructura simple que necesita de un reducido número de conmutadores (4 en total) y también presenta una operación desde el punto de vista de la modulación cómo se explica a continuación:

- PWM bipolar: se tiene una única portadora triangular, de forma que se accionan  $S_1$  y  $S_4$  simultáneamente y por otra parte  $S_2$  y  $S_3$  (siguiendo la notación de la figura 4.1). Recibe su nombre del hecho de que su tensión de salida oscila entre 2 polos, positivo y negativo respecto al cero. Se muestra en la siguiente tabla los estados que se consiguen con esta modulación y el valor de la salida:

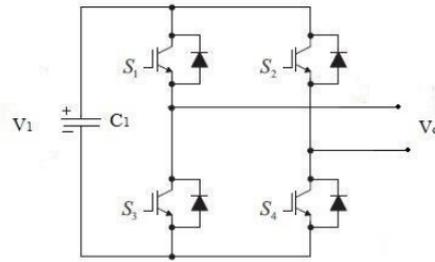
**Tabla 4.1** Estados interruptores y salida para un puente completo con modulación bipolar.

$S_1$	$S_2$	$S_3$	$S_4$	$V_{o4}$
1	0	0	1	$+V_1$
0	1	1	0	$-V_1$

- PWM unipolar: se tienen 2 portadoras desfasadas  $180^\circ$  de forma que cada rama del puente se controla por una de estas. Su nombre deriva, por contra a la bipolar, del hecho de que la tensión de salida oscila entre el 0 y un polo (positivo o negativo según como se conmute). Se muestra a continuación los estados accesibles mediante esta modulación y su salida:

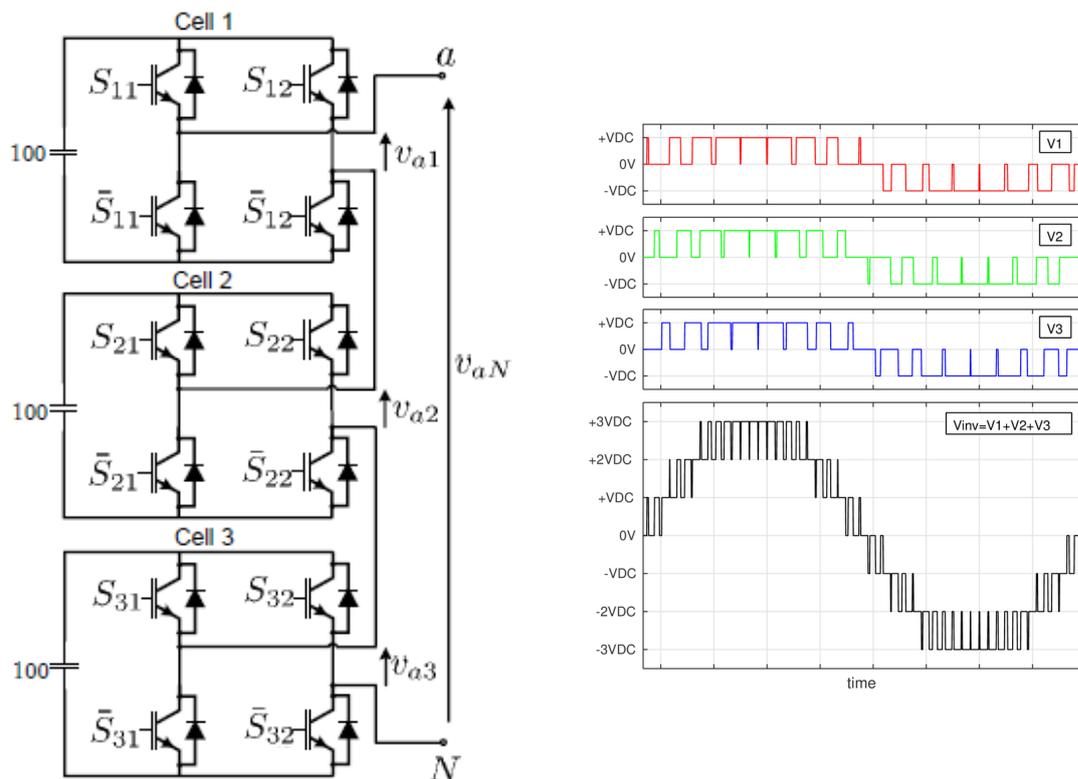
**Tabla 4.2** Estados interruptores y salida para un puente completo con modulación bipolar.

$S_1$	$S_2$	$S_3$	$S_4$	$V_{o4}$
1	0	0	1	$+V_1$
1	1	0	0	0
0	0	1	1	0
0	1	1	0	$-V_1$



**Figura 4.1** Convertidor puente-H o puente completo, fuente: [32].

La modulación unipolar es el método en general más adecuado de operación del puente-H ya que da acceso a 3 niveles de tensión de salida ( $+V_{DC}$ ,  $0$  y  $-V_{DC}$ ) siendo además cómo en general se opera para aplicaciones multinivel. El CHB se conforma por bloques de convertidores puente completo seriados entre sí, obteniendo mayores niveles de tensión con cada bloque en concreto 2, así un CHB de 2 celdas es de 5 niveles, uno de 3 tiene 7 niveles, ... de tal forma que se obtendría una señal de tensión conmutada a la salida similar a un seno cómo en la figura 4.2; dónde puede verse con claridad que los 3 puentes completos están conmutando de tal manera que del solapamiento entre la salida de uno y los demás da cómo resultado los varios niveles de tensión del convertidor completo.



**Figura 4.2** CHB-7 niveles: Diagrama (izq.). Salida en tensión por celda y total (der.), fuente: [33].

La operación anterior necesita de una modulación concreta, la conocida cómo PS-PWM, es decir, PWM con desplazamiento de fase (PS, *Phase Shift*) que es el método típico de operación de esta clase de convertidores[34] [35] y también habitual en otras topologías. Concretamente, el principio

de esta modulación consiste en desfazar la portadora de cada celda respecto a las demás un cierto ángulo, este desfase es tal que al estar los puentes completos conmutando simultáneamente sus salidas se superponen dando como resultado la suma de sus niveles, pero además, el desfase da un desplazamiento entre dichas conmutaciones, así los solapamientos son escalonados y la salida oscila entre todos los posibles niveles de tensión que alcanzaría el CHB mejorando la calidad de la onda (señal más similar a un seno ideal). Este ángulo de desfase entre las portadoras de cada puente-H presenta un óptimo en los convertidores cascada de  $180^\circ/m$  siendo  $m$  el número de convertidores puente-H.

#### 4.2.1 CHB a implementar

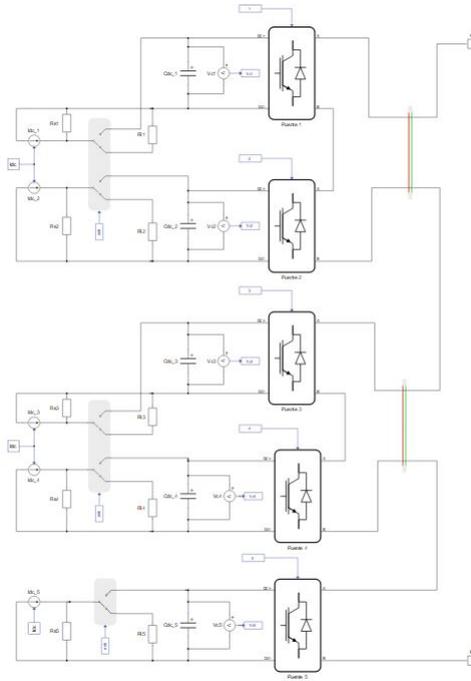
Tomando las ideas previas y las consideraciones de 3.1.2 y 4.1 se desarrollará un ejemplo de convertidor CHB a partir del bloque de convertidor puente ofrecido por Typhoon para una aplicación de conexión a red eléctrica trifásica (como vertido a red para plantas fotovoltaicas, donde la topología es habitual, si bien no se realizará simulación de paneles PV u otra tecnología al no ser objeto de estudio del trabajo) y con el objetivo además de llevar el emulador HIL606 a su límite de funcionamiento, es decir, ensayar sobre sistema que ocupe los máximos recursos de que dispone para conocer con precisión el alcance de sus capacidades. Observando la 3.3 puede verse que la distinción más importante en cada configuración recae en la capacidad de los SPC en cuanto a número de convertidores y tamaño de memoria matricial, se selecciona de entre todas, la configuración 2 que junto con la 7 permiten el mayor número de SPC y convertidores presentes.

Por último, es necesario añadir que se espera por lo menos desarrollar un CHB de hasta 7 niveles, esto descarta el uso de la mayoría de métodos de envío de las señales de disparo a los convertidores de entre los que se dan disponibles ya que se requeriría de ocupar más recursos de los disponibles tanto de las entradas digitales disponibles como de los moduladores PWM, por ello el modelador se desarrollará internamente al esquema mediante bloques de señal dejando a los DSP únicamente las tareas de comunicación.

### 4.3 Convertidor CHB-5 celdas en Typhoon

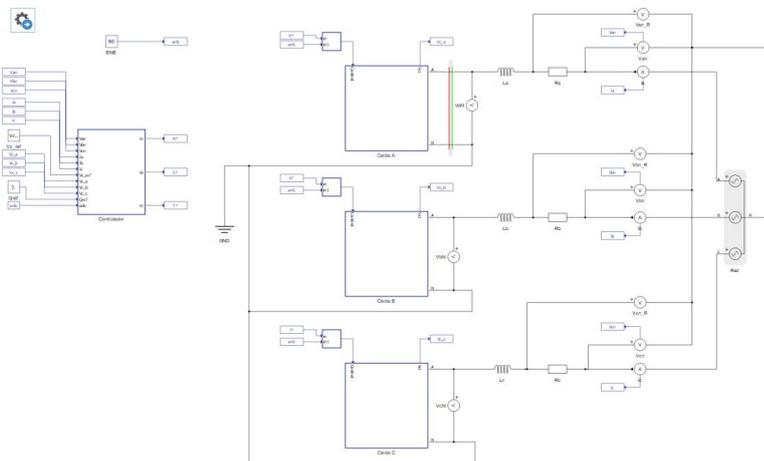
Cómo ya se ha explicado, en el desarrollo del CHB se busca ocupar todos los recursos posibles dentro del HIL606, con todo el caso más extremo que puede lograrse en un convertidor cascada de 11 niveles, esto es, 5 celdas por módulo y al ser trifásico, se alcanzarían un total de 15 convertidores en el modelo completo. Desglosando el modelo de estudio se parte de una sola fase que tendrá el aspecto de la 4.3. Originalmente el modelo contenía los 5 puentes ligados cada uno con un condensador de DC-Link y una fuente de tensión ideal, sin embargo esto se sustituyó por un equivalente de fuentes de corriente y resistencia en paralelo equivalentes a las fuentes de tensión ya que de este modo podía verse mayores disparidades entre los condensadores cosa que puede ocurrir en una aplicación real forzando al equilibrado de tensiones entre ellos. Por cuestiones relativas a la integración que realiza Typhoon se hace necesario, entonces, incluir los interruptores en las entradas DC que en caso de deshabilitar el control del convertidor aislarían los condensadores de las fuentes.

Al realizar una compilación de un modelo básico como este conectado a una red o carga, será necesario aplicar fraccionamiento, en su caso entre salidas de los puente-H. Sin embargo existen muchas formas de establecer esta separación ya que en cada SPC caben hasta 3 convertidores y el pre-compilado de Typhoon tiene un peso de 1. Realizándose simulaciones independientes tanto con esta topología y configuración y con otras configuraciones, se determinó que no puede llegar a demandarse más de 2 convertidores puente-H por SPC en ningún caso, ni siquiera con la configuración 4 (3.3) donde la memoria matricial es la mayor posible; para esto se realizaron varias simulaciones y compilaciones anexas variando la estructura del CHB de estudio y otras opciones más



**Figura 4.3** Vista en el *Schematic Editor* de una rama completa de convertidor CHB (1 fase).

simplificadas concluyéndose que el número de interruptores ideales que implican 3 convertidores puente (12) daría como resultado 4.096 estados ( $2^{12}$  permutaciones posibles), saturando siempre los núcleos de procesamiento. Resumiendo, se fracciona cada CHB en grupos de 2 + 2 + 1 convertidor puente y de la ejecución de cada grupo se encargará un SPC, notesé en la figura 4.3 los bloques de transformador ideal (líneas rojas y verdes) que dividen el esquema.



**Figura 4.4** Convertidor completo CHB-11 niveles trifásico conectado a red.

Partiendo de este primer convertidor monofásico la extensión a múltiples fases es trivial; consiste en emplear un convertidor cascada por fase, cortocircuitar uno de los terminales de salida de todos ellos y ligar el otro a una carga o en este caso a la red. En este sentido se obtiene el modelo completo conforme a la 4.4, dónde cada bloque designado como "Celda X" es una construcción tal y como en la 4.3 que se conecta a un filtro RL y de este a la red. Remarcar 2 pequeños detalles técnicos; primero, se aprovecha el punto común entre ramas monofásicas para establecer el nodo de referencia, de igual manera que ocurre con Simscape en Simulink el esquema necesita de esta para determinar

las ecuaciones del modelo. Y segundo, la fase A presenta un transformador ideal que las otras no. Debido a que si analizamos cómo resulta la distribución de puentes entre fases, el quinto puente de cada fase queda independiente de los demás pero enlazado por el nodo común al de las otras 2 fases recayendo los 3 a un único núcleo, por lo que se fuerza a independizar uno de estos convertidores de todo el resto del modelo.

Para finalizar esta sección se muestra unos recortes de la salida por consola de la compilación del modelo:

```
Memory utilization analysis...
Matrix memory utilization of core0 is    65.04%
Matrix memory utilization of core1 is    65.04%
Matrix memory utilization of core2 is     5.1%
Matrix memory utilization of core3 is    65.04%
Matrix memory utilization of core4 is    65.04%
Matrix memory utilization of core5 is    85.57%
Matrix memory utilization of core6 is    65.04%
Matrix memory utilization of core7 is    65.04%
```

Aquí puede comprobar cómo realiza el compilador la distribución de recursos de memoria según el fraccionamiento establecido, se han ocupado los 8 núcleos disponibles y en su mayoría aprovechando una gran parte de su espacio. Más en detalle:

- Los SPC con una ocupación del 65,04% son los 6 que tienen los primeros 4 PEBB de cada fase 2 a 2.
- El SPC 2 tiene asignado el puente 5 de la fase R que ya se ha explicado queda independizado del resto, de ahí tan reducida carga solo contiene ese puente y los elementos de su bus DC.
- El último núcleo es el 5 que es el más saturado, entendiendo cómo están distribuidas las particiones en el modelo, es claro que en este se abarca lo restante que incluyen los 2 convertidores sobrantes de las fases S y T y toda la parte de filtrado AC y red.

Ahora se muestra el recorte de la ocupación de los SPC más destacables, que aclara la utilización según recurso empleado:

```
Running core0 specific hardware utilization analysis:
Power Electronics Converters utilization: 2 out of 3 66.67%
Contactor utilization:                    1 out of 6 16.67%
TVE solvers utilization:                  0 out of 16 0.0%
SP sources utilization:                   2 out of 16 12.5%
Delayed controlled sources utilization:    0 out of 12 0.0%
Non-ideal switches utilization:           0 out of 32 0.0%
[...]

Running core2 specific hardware utilization analysis:
Power Electronics Converters utilization: 1 out of 3 33.33%
Contactor utilization:                    1 out of 6 16.67%
TVE solvers utilization:                  0 out of 16 0.0%
SP sources utilization:                   1 out of 16 6.25%
Delayed controlled sources utilization:    0 out of 12 0.0%
Non-ideal switches utilization:           0 out of 32 0.0%
[...]
```



```

Vc_sum_B = Vc_i[5] + Vc_i[6] + Vc_i[7] + Vc_i[8] + Vc_i[9];
Vc_sum_C = Vc_i[10] + Vc_i[11] + Vc_i[12] + Vc_i[13] + Vc_i[14];
Vc_avg = (Vc_sum_A + Vc_sum_B + Vc_sum_C)/(3.*Nc);

e_z_k = enable*(Vc_ref*Vc_ref/2. - Vc_avg*Vc_avg/2.);
p_ref_k = Kp_e*(e_z_k - e_z_k_1) + Ki_e*Tsamp*e_z_k_1 + p_ref_k_1;

```

El control está desarrollado en C y se mantiene cómo tal pues Typhoon ofrece un módulo de función en C aunque limitado precisamente para propósitos de control y operaciones concretas. En la figura 4.6 el controlador puede verse claramente a la izquierda y recibe todas las señales medidas por el convertidor, que en la realidad tomarían medidores por le lado de la red y los procesadores encargados de la modulación y para la aplicación serían los DSP de TI conectados a la *uGrid launchpad*.

Un importante detalle que presenta el convertidor cascada cómo se ha mencionado indirectamente en alguna ocasión, es el hecho de que sus entradas de DC son independientes y aisladas entre sí de tal forma que puede en general existir un desbalanceo entre tensiones de condensadores, variando la respuesta a la salida y, en el peor de los casos llevando a fallos de operación. Aun así, las fuentes aisladas también permiten la flexibilidad de la topología, permitiendo emplear PEBB de distintas potencias que puede interesar en aplicaciones de alta potencia. No existe una única solución para equilibrar la tensión en los condensadores [35], [36], [37], [34]. Según diferentes soluciones dicha labor se centra más en una acción desde el controlador o desde el modulador, para la aplicación en desarrollo se prefiere una acción por parte del modulador fundamentada en el método estudiado en [38].

### 4.3.2 Modulador del convertidor

Tal y cómo es conocido el modulador es el elemento encargado de convertir una señal de control analógica en una secuencia de pulsos distribuidos que accionen un convertidor de potencia. Typhoon presenta hasta 4 opciones de modulación de sus modelos, señales digitales externas por cada conmutador, señales digitales externas por rama, generación interna por medio de sus moduladores PWM que ya se han explicado y modelado en señal, proceso análogo a la simulación con Simulink más conocida y que se empleará en el trabajo.

La construcción del modulador no requiere de mucha elaboración, son bloques simples (comparadores, constantes, negadores y operaciones algebraicas) quedando la estructura de un modulador para un puente-H cómo el de la figura 4.6, esta estructura para un convertidor cascada se replica por cada puente completo presente únicamente variando la fase de la portadora de cada celda, se muestra un ejemplo de estas portadoras y la salida para un convertidor cascada y cada celda en la figura 4.7.

De todo esto se resuelve un modulador para el convertidor propuesto conforme al diagrama de la figura 4.8 que es válido para una fase. Conforme ya se había explicado en la instrucción de la sección 4.2, en una fase existen tantas portadoras como puentes se empleen con un desfase óptimo de  $180^\circ/m$  con lo que para esta propuesta tenemos 5 portadoras triangulares con  $36^\circ$  de diferencia entre cada una por cada fase.

El modulador cómo ya se ha indicado al cerrar la sección previa derivará del propuesto en [38] de forma que al disponer de las medidas de tensión de los condensadores se logra un escalado de la señal de control para cada celda independiente. Partiendo del diagrama funcional que se muestra en la figura 4.9 se elabora el *feedforward* o precompensador que permita el balance de los condensadores en torno a una referencia de tensión común.

Antes de finalizar esta sección se hace necesario considerar los tiempos de muestreo de la simulación y su concordancia con lo que serían unas restricciones temporales y de frecuencia propias de la aplicación planificada. En términos generales, los convertidores conectados a red como el

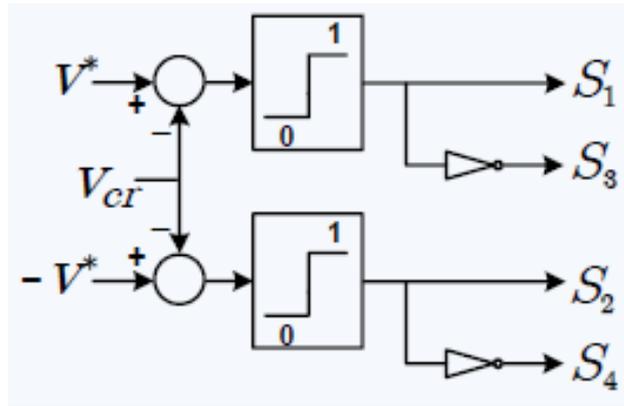


Figura 4.6 Diagrama de bloques de un modulador de convertidor puente-H como en la figura 4.1.

propuesto trabajan a frecuencias de conmutación del entorno de 1 kHz, 20 veces la frecuencia de red en Europa. Por su parte el modelo de control y modulador están en contacto directo con el modelo eléctrico al que le dan sus entradas y por tanto deben alcanzar una frecuencia de muestreo lo bastante alta cómo para no perder resolución. Con todo y teniendo en cuenta que el HIL606 tiene una limitación estricta a 2 frecuencias de muestreo distintas para los elementos de señal cargados sobre la CPU de usuario, se seleccionan  $T_{sc}$  como el tiempo de muestreo del control y que será  $1/f_{sc}$  y por tanto 1 ms y en el que se tomarán los datos y el control los emplee en obtener las nuevas referencias. Por su parte, la otra variable será el tiempo de muestreo del modulador a la que solo se muestrearán los generadores de portadoras y los generadores de señales de pulso y tendrá un valor

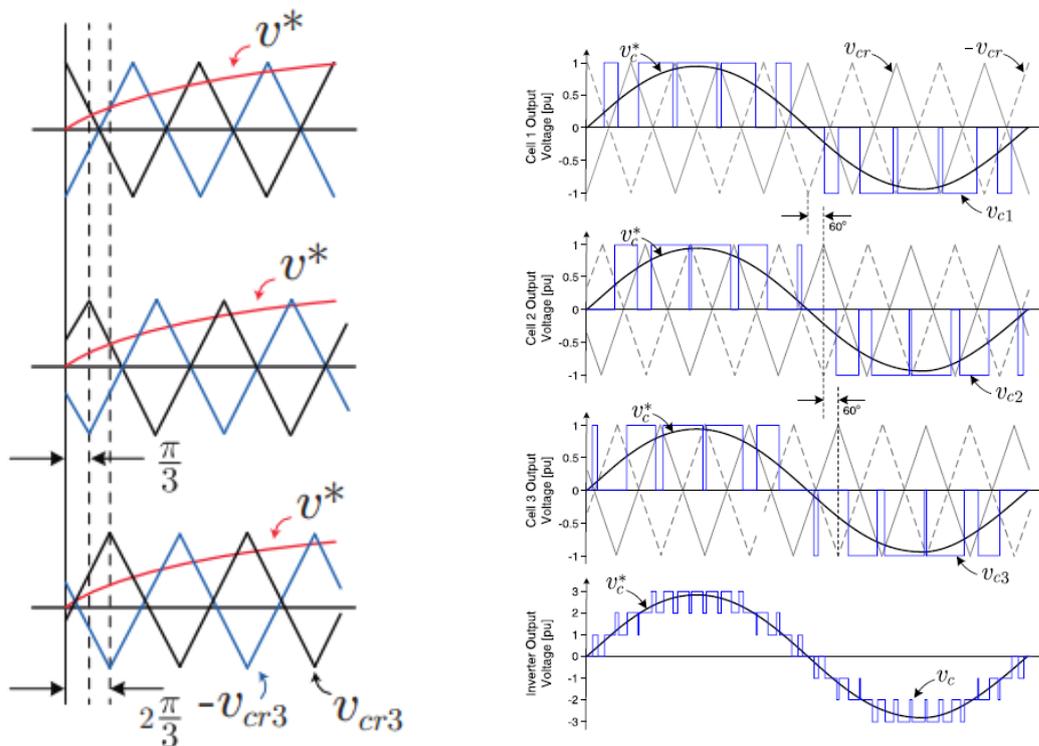


Figura 4.7 CHB-7 niveles: Conjunto de portadoras (izq.), fuente: [34]. Portadoras frente a salida (der.), fuente: [35].

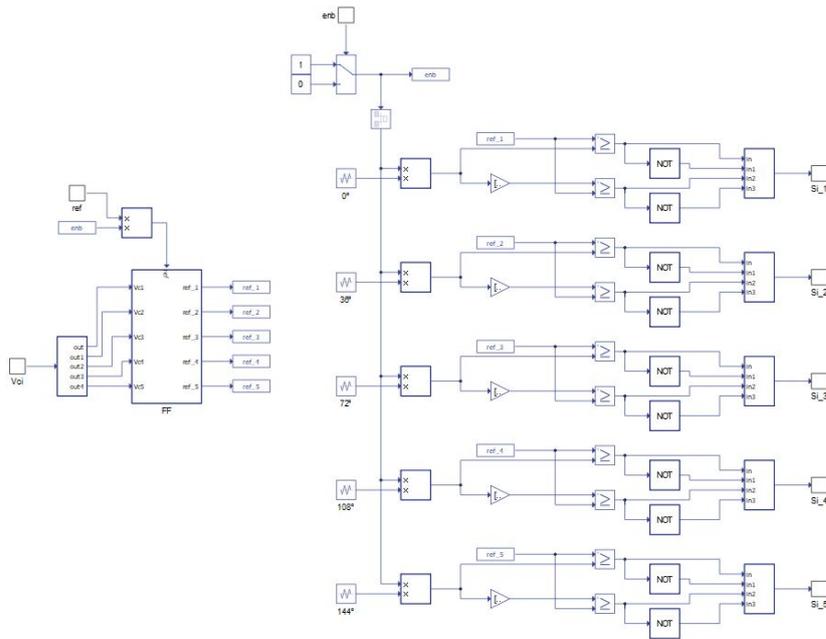


Figura 4.8 Modulador del convertidor cascada diseñado para 1 fase.

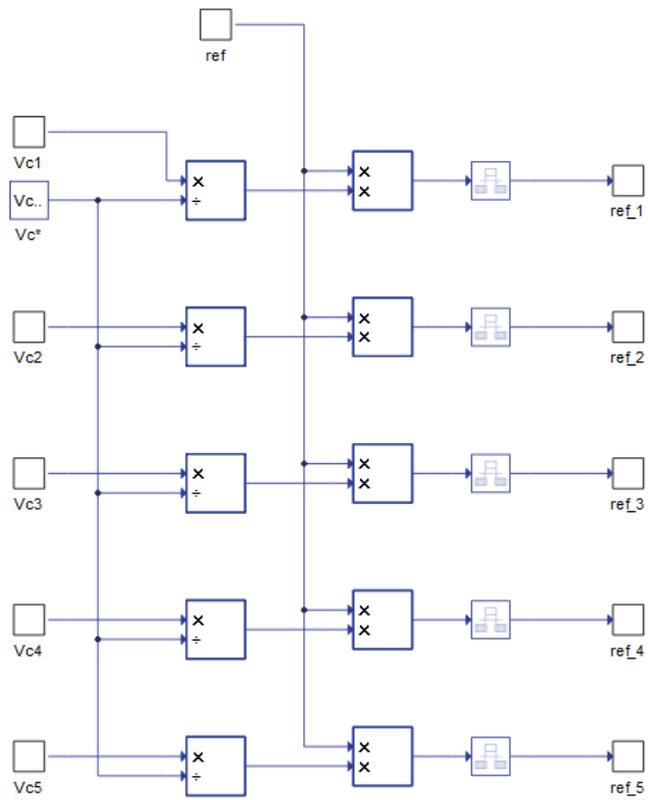


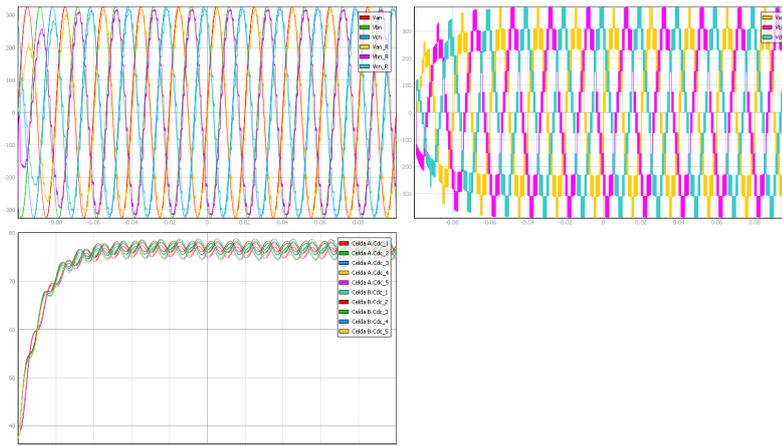
Figura 4.9 Feedforward utilizado para el modulador.

de 5 us, este tiempo es el mínimo que permite la CPU de Typhoon ofreciendo la máxima resolución posible al esquema eléctrico sin que se pierda información por no cumplir restricciones de tiempo.

## 4.4 Resultados y algunos experimentos

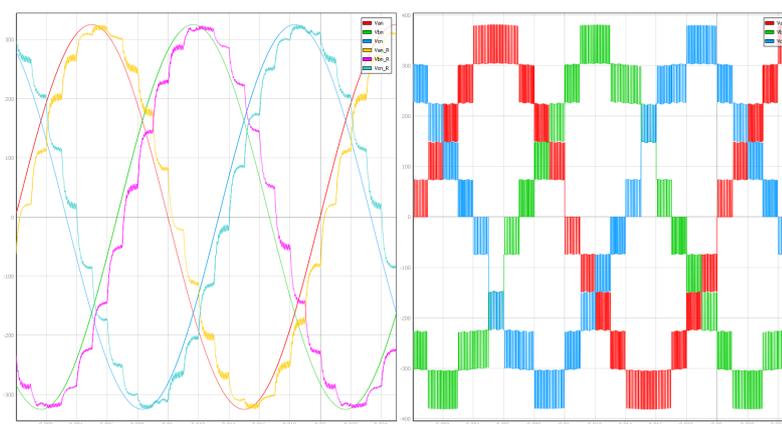
A continuación se mostrarán los resultados directos que se obtienen en la simulación del modelo desde el HIL SCADA y se elaborarán unos experimentos de los que concluir el funcionamiento del convertidor y el alcance del control.

Para el caso planteado, se tiene una red eléctrica alterna trifásica 230/400 V a 50 Hz con una tensión inicial de condensadores de *DC-Link* de 75 V cada uno, con una frecuencia de conmutación de 1 kHz extrayéndose los siguientes resultados:



**Figura 4.10** Vista en HIL Scada de: Salida en tensión filtrada frente a tensión de red, Salida en tensión en bornas de cada CHB, Tensión en los condensadores de las fases A y B.

Observando la simulación en la figura 4.10 y su detalle en 4.11 puede verse que se logran los resultados esperados, en el detalle se muestra un intervalo completo de un aproximadamente un ciclo de red por cada fase permitiendo la distinción clara de los 11 niveles y de los intervalos de conmutación entre distintos estados. El seguimiento a red cómo se ve en la primera gráfica en ambas figuras es adecuado, aunque el filtrado debería mejorarse al aún notarse los niveles más que una señal muy ajustada a un seno ideal.



**Figura 4.11** Detalle de 1 ciclo de red de cada fase a la salida del convertidor.

Centrándose en los condensadores, en la figura 4.10 puede verse un transitorio inicial desde 40 V esperable al haberse tomado el intervalo de captura desde el arranque de la simulación, pero puede verse un claro avance al valor referencial de 75 V, a pesar de todo y si vemos el desglose en la figura

4.12 parece claro que existen diferencias entre los niveles de tensión de cada condensador para una misma rama, siendo esta diferencia consistente entre todas ellas, si bien esta diferencia se encuentra en un rango reducido (en torno a +/- 2 V en torno a la referencia). Teniendo en cuenta esto, el error puede achacarse a una falta de ajuste preciso en el controlador o a una falta de capacidad por parte del modulador. En general puede afirmarse que ambos logran el objetivo de equilibrar las celdas entre sí si bien no logrando el solape total cómo se hubiera esperado. Mirando valores con precisión con ayuda de cursores en el HIL SCADA, el valor RMS (última columna de la figura 4.13) de tensión en los condensadores sí es muy cercano al esperado.

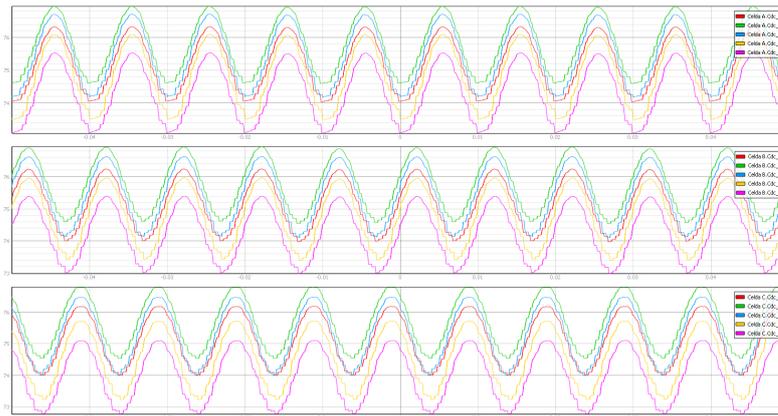


Figura 4.12 Vista tensión en los condensadores desglosada por fases.

Viewport 1	Time	-0.017837s	-0.002865s	0.014972					
Celda A.Cdc_1	74.59447	75.71898	74.03443	76.325134	76.325134	75.370544	75.37459		
Celda A.Cdc_2	75.31659	76.25321	74.59831	76.34412	76.94412	75.97259	75.97682		
Celda A.Cdc_3	75.002715	75.9972	74.16862	76.70209	76.70209	75.67499	75.67932		
Celda A.Cdc_4	74.22428	75.38471	73.481026	76.0835	76.0835	75.026085	75.03125		
Celda A.Cdc_5	73.66017	74.91531	73.0708	75.52597	75.52597	74.50675	74.5114		
Viewport 2	Time	-0.017837s	-0.002865s	0.014972					
Celda B.Cdc_1	76.24063	74.00022	73.97361	76.24063	76.24063	75.10996	75.11394		
Celda B.Cdc_2	76.93395	74.59109	74.54419	76.93395	76.93395	75.71407	75.71843		
Celda B.Cdc_3	76.631744	74.23328	74.098915	76.631744	76.631744	75.38114	75.3851		
Celda B.Cdc_4	75.968	73.417656	73.390045	75.968	75.968	74.72453	74.72954		
Celda B.Cdc_5	75.39409	73.01202	72.98021	75.39409	75.39409	74.214836	74.21934		
Viewport 3	Time	-0.017837s	-0.002865s	0.014972					
Celda C.Cdc_1	74.60641	75.6607	73.98986	76.17845	76.17845	74.91358	74.91733		
Celda C.Cdc_2	75.03746	76.30783	74.53295	76.79296	76.79296	75.490616	75.49458		
Celda C.Cdc_3	74.52574	75.96926	74.00397	76.47556	76.47556	75.078606	75.08327		
Celda C.Cdc_4	73.90645	75.190544	73.2252	75.71594	75.71594	74.29876	74.30357		
Celda C.Cdc_5	73.39764	74.51176	72.77046	75.10328	75.10328	73.75348	73.75771		

Figura 4.13 Análisis detallado para las tensiones de los condensadores.

#### 4.4.1 Experimento 1: Cambio referencia $V_c$ a 85 V

El primer test a tratar será el cambio en la referencia de tensión de los condensadores a un valor más alto que el original, 85 V cada uno obteniéndose:

En las figuras 4.14 y 4.15 se presentan la evolución de la tensión en los condensadores y un periodo de 5 ciclos de red al haberse establecido el valor final de tensión de los condensadores. En base a lo presentado, se logra alcanzar el valor medio deseado de tensión para los condensadores en un lapso de 2 s manteniendo las disparidades de tensión entre las 5 celdas de cada fase que, de nuevo, revisando se mantiene en un rango de  $4 V_{pp}$  en torno al valor medio, estando aún más ajustado en valor RMS.

Los mayores cambios quedan reflejados sobre la salida del convertidor, en este caso el control demanda valores de tensión menores que en el caso a 75 V, teniendo en cuenta esto deja de haber solape en amplitud con la tensión de red; además, esto combinado con la mayor disponibilidad de energía por cada celda al presentarse mayor carga por condensador hace que como se aprecia en la representación derecha de la figura 4.15 no se alcancen los niveles de tensión necesario para accionar

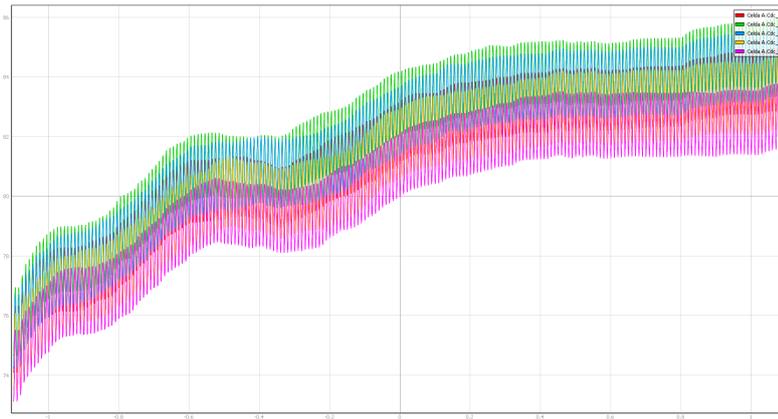


Figura 4.14 Captura, evolución de la tensión de los condensadores en el experimento 1.

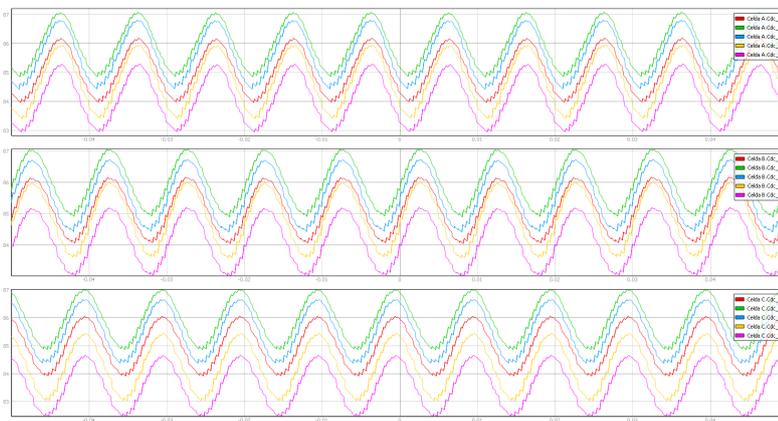


Figura 4.15 Tensión en los condensadores en régimen permanente, desglose por fases experimento 1.

todas las celdas o para que el solape sea lo suficientemente pronunciado para que se alcancen 11 niveles.

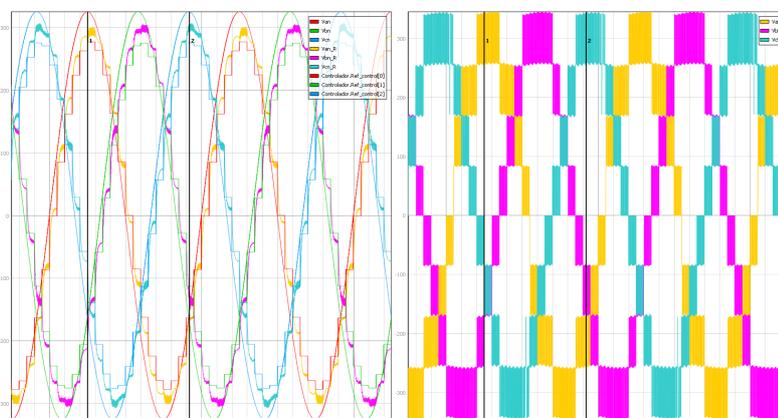
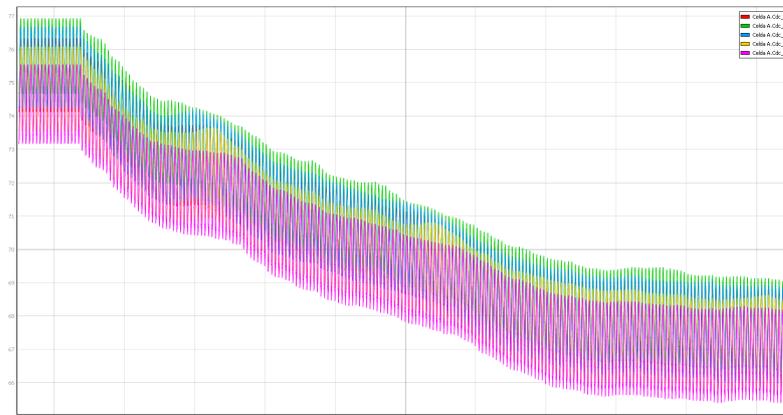


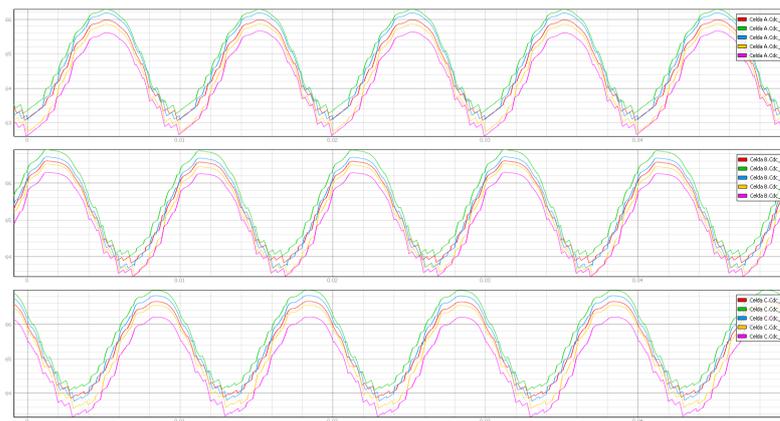
Figura 4.16 Salida en tensión del convertidor, detalle de un ciclo de red por fase, experimento 1.

#### 4.4.2 Experimento 2: Cambio referencia $V_c$ a 65 V

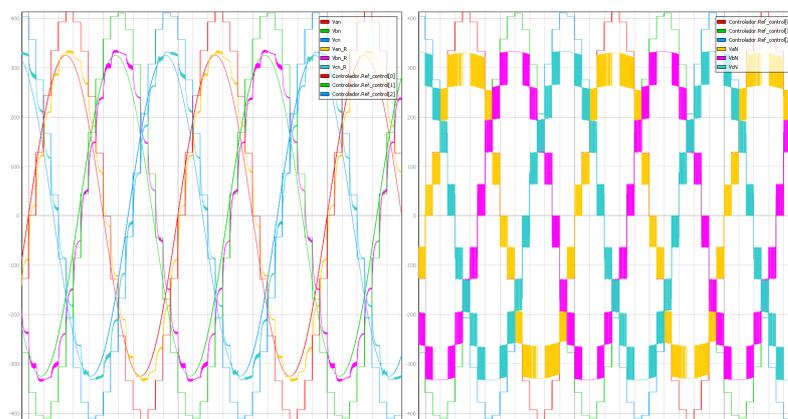
El segundo experimento de forma análoga al anterior, consistirá en el cambio de la referencia de tensión desde 75 V a 65 V por cada condensador:



**Figura 4.17** Captura, evolución de la tensión de los condensadores en el experimento 2.



**Figura 4.18** Tensión en los condensadores en régimen permanente, desglose por fases, exp. 2.



**Figura 4.19** Salida en tensión del convertidor, detalle de un ciclo de red por fase, exp. 2.

Puede verse en el nuevo juego de figuras (4.17, 4.18 y 4.19) que el sistema responde prácticamente

igual que para el primer experimento. En este caso y a la contra de lo que ocurrió para la prueba anterior, el controlador determina una señal de control mucho más elevada, del entorno de los 400-410 V de pico, con esto y con la reducción de tensión de los condensadores, los convertidores no son capaces de cumplir con los las cotas de voltaje solicitadas por lo que entra en saturación, manteniéndose con valor fijo en los estados más extremos. Por comparativa y si se observan los valores detallados RMS para esta simulación, los condensadores están más cercanos al valor referencia que en ningún otro caso.

#### 4.4.3 Experimento 3: Ajuste de las variables de control y resultados

La tercera y última prueba o grupo de pruebas se basa en la repetición del experimento 1 aplicando distintos valores para las constantes del controlador consolidando una visión general de la funcionalidad del modelo. El controlado como ya se ha tratado emplea un control en cascada con un bucle de corriente interno para la inyección desde el convertidor y un bucle externo para la tensión de los condensadores. Para ambos controles, las ctes. integrales,  $K_i$ , se encuentran en valores adecuados y su variación no aporta grandes efectos sobre la actuación por ello se estudia la modificación de las ctes. proporcionales,  $K_p$ .

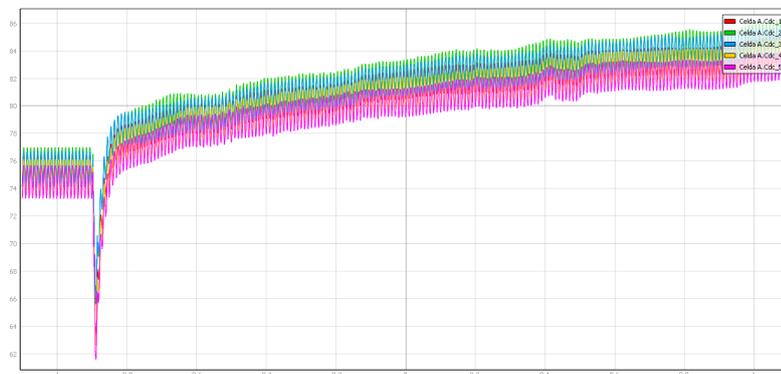


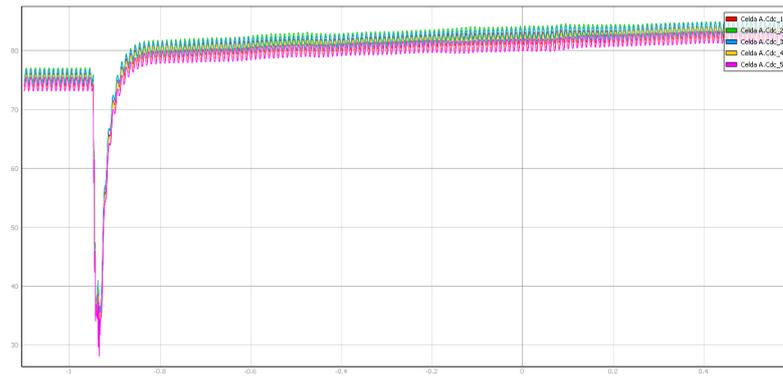
Figura 4.20 Captura, evolución de la tensión de los condensadores con  $K_{p_{ext}} = 20$ .

La modificación de  $K_p$  del bucle interno no se espera tenga un efecto palpable, por ello se modifica  $K_{p_{ext}}$ , dándose resultados para 2 experimentos, a 20 (figura 4.20) y a 50 (figura ??) desde su valor original de 10. Se comprueba que el incremento de esta variable efectivamente hace reaccionar el sistema más bruscamente, introduciendo una caída y recuperación rápida inicial de tensión que al menos para el caso de  $K_{p_{ext}} = 50$  alcanza los 80 V al recuperarse y después se alcanza los 85 V lentamente en un orden de tiempo prácticamente igual a los anteriores casos.

## 4.5 Resumen y conclusiones

Para finalizar se extraen unas conclusiones de cuanto ha podido testearse:

1. Se alcanza el funcionamiento deseado para la simulación controlando el convertidor y obteniendo resultados consistentes.
2. El modulador logra el equilibrado de las celdas pero no consigue el solape total entre condensadores de una misma rama cercándolos a un rango reducido.
3. A pesar de esta disparidad entre celdas, es siempre consistente, manteniéndose durante los cambios de referencia, sin embargo sí se logran realizar efectivamente dichos cambios.



**Figura 4.21** Captura, evolución de la tensión de los condensadores con  $K_{p_{ext}} = 50$ .

4. Se ha diseñado una topología que alcanza un máximo de varios de los recursos del HIL606 como se buscaba, permitiendo ampliaciones aún ampliaciones al modelo.
5. Además, las pruebas arrojan un resultado muy interesante, tanto en los experimentos 1 y 2, el convertidor se acerca a situaciones en las que no se da una utilización equilibrada a los interruptores de potencia. Esto es determinante en aplicaciones reales y es uno de los grandes usos de una simulación HIL pues se pueden realizar simulaciones con pérdidas térmicas que facilitarían el mantenimiento y estimación de vida útil del equipo o del PEBB.

## 5 Conclusiones y vista a futuro

---

**T**ras haber llevado a cabo el estudio completo, pueden obtenerse un número de conclusiones y resumen del presente proyecto:

1. Se ha presentado en profundidad la simulación HIL, sus principios, necesidades, algunos ejemplos de aplicaciones e implantación tanto en industria cómo en investigación.
2. En relación a lo anterior se ha realizado un análisis formal de la simulación y emuladores HIL de Typhoon, desgranando sus particularidades, métodos de simulación, estructura de sus algoritmos de resolución de ecuaciones y capacidades.
3. Se ha elaborado un modelo de convertidor de potencia válido para el estudio propuesto que permitiera la modularidad tanto del modelo eléctrico cómo del controlador y modulador. El convertidor cascada seleccionado permitía una flexible integración de los PEBB que lo componen, así cómo, de integración en la aplicación seleccionada y el escalado sencillo para cubrir las necesidades de tensión y potencia existentes.
4. El control y modulación han quedado orientados a la aplicación, resolviendo las inestabilidades inherentes al convertidor, siendo en este caso las variaciones de tensión del *DC-Link* a partir de un esquema simple de pre-compensación a partir de las propias medidas de tensión del sistema. Si bien queda abierta la posibilidad de modificar cualquiera de los 2 elementos para mejorar resultados o adaptarse a otras necesidades.
5. Cómo se ha mostrado a lo largo del capítulo 4, el modelo desarrollado se ajusta a lo esperado y predicho para su funcionamiento teórico, además se han realizado 3 experimentos para delimitar las capacidades y límites del controlador con resultados variados, pudiéndose afirmar que el control es adecuado para la aplicación lográndose la respuesta inmediata para el bucle de corriente interno del control (variación rápida en la forma de onda de salida) y lenta en el externo (tensión de los condensadores) cómo suele ser propio en el control en cascada y especialmente teniendo en cuenta que se espera el proceso de carga en el bus de DC sea lento.

Para finalizar este documento, quedaría tener en cuenta que del trabajo se pueden proponer varias mejores y extensiones a partir desde el desarrollo ya realizado, por mentar algunas:

1. Modificar el control y/o modulador facilitando la posibilidad de la operación desbalanceada de los distintos PEBB o incluso la operación con bloques de distintos rangos de tensión siendo mucho mayor en unos que en otros.
2. Ajustar el convertidor a otras operaciones tales cómo STATCOM o el control de motores.
3. Incluir fallos y pérdidas térmicas permitiendo el estudio de dispersión de calor y la adaptación del control a eventos y su subsanación.



# Apéndice A

## Código C del controlador

---

Se muestra en este apéndice el código desarrollado para el controlador del inversor CHB trifásico. El código se muestra conforme de desarrolló para la aplicación de Typhoon empleando su elemento *Advanced C function* en la que existen una función de salida, una de inicio y otra de actualización.

### A.1 Función de inicio

Es una función pensada para ejecutarse en el primer instante y solo en el primer instante, siendo ideal para la inicialización de variables como es el caso:

---

**Código A.1** Inicialización de variables globales.

```
1 // Inicializamos a 0
2   theta_k_1 = 0.; omega_k_1 = 0.; Vq_k_1 = 0.;
3   Kp = 2. ; Ki = 100.;
4
5   e_id_k_1 = 0.; e_iq_k_1 = 0.;
6   e_z_k_1 = 0.; p_ref_k_1 = 0.;
7
8   Senal_q_1 = 0.; Senal_d_1 = 0.;
9
10 // Inicializamos cte.
11   Kp_i = 15.; Ki_i = 400.; Kp_e = 50.; Ki_e = 100.;
12   Lred = 5.e-3; w_red = 2*M_PI*50.;
```

### A.2 Función de salida

La función de salida es la sección más similar al funcionamiento habitual de un código en C y en ella de desarrolla realmente el algoritmo de control:

---

**Código A.2** Cálculo de las señales de control.

```
1 #define Tsamp 1.e-3 //1000.e-6
2 #define Nc 5
3
4 // Variables locales
```

```

5  int enable;
6  real omega_k, theta_k;
7  real V_alfa, V_beta, I_alfa, I_beta, Vd, Vq, Id, Iq;
8  real Vrst_a, Vrst_b, Vrn, Vsn, Vtn;
9  real p_k, q_k;
10 real Vc_sum_A, Vc_sum_B, Vc_sum_C, Vc_avg, e_z_k;
11 real p_ref_k;
12 real id_ref, iq_ref, e_id_k, e_iq_k;
13 real ud_k, uq_k, Ud_k, Uq_k;
14
15
16 // Inicialización con enable
17 if (enb == 0) enable = 0.;
18     else enable = 1;
19
20 // Transformada de Clarke
21     V_alfa = sqrt(2./3.)*(1.*Vabc[0] + -0.5*Vabc[1] + -0.5*Vabc[2]);
22     V_beta = sqrt(2./3.)*(0.*Vabc[0] + sqrt(3.)/2.*Vabc[1] + -sqrt
23         (3.)/2.*Vabc[2]);
24     I_alfa = sqrt(2./3.)*(1.*Iabc[0] + -0.5*Iabc[1] + -0.5*Iabc[2]);
25     I_beta = sqrt(2./3.)*(0.*Iabc[0] + sqrt(3.)/2.*Iabc[1] + -sqrt
26         (3.)/2.*Iabc[2]);
27
28 // Transformada de Park
29     Vd = V_alfa*cos(theta_k_1) + V_beta*sin(theta_k_1);
30     Vq = -V_alfa*sin(theta_k_1) + V_beta*cos(theta_k_1);
31     Id = I_alfa*cos(theta_k_1) + I_beta*sin(theta_k_1);
32     Iq = -I_alfa*sin(theta_k_1) + I_beta*cos(theta_k_1);
33
34 // Cálculo potencia instantanea
35     p_k = Vd*Id + Vq*Iq;
36     q_k = Vq*Id - Vd*Iq;
37
38 // Control de red
39     /// Lazo externo
40     Vc_sum_A = Vc_i[0] + Vc_i[1] + Vc_i[2] + Vc_i[3] + Vc_i[4];
41     Vc_sum_B = Vc_i[5] + Vc_i[6] + Vc_i[7] + Vc_i[8] + Vc_i[9];
42     Vc_sum_C = Vc_i[10] + Vc_i[11] + Vc_i[12] + Vc_i[13] + Vc_i[14];
43     Vc_avg = (Vc_sum_A + Vc_sum_B + Vc_sum_C)/(3.*Nc);
44
45     e_z_k = enable*(Vc_ref*Vc_ref/2. - Vc_avg*Vc_avg/2.);
46     p_ref_k = Kp_e*(e_z_k - e_z_k_1) + Ki_e*Tsamp*e_z_k_1 +
47         p_ref_k_1;
48
49     /// Lazo interno
50     id_ref = 1./(Vd*Vd + Vq*Vq)*(Vd*p_ref_k_1 + Vq*Qref);
51     iq_ref = 1./(Vd*Vd + Vq*Vq)*(Vq*p_ref_k_1 - Vd*Qref);

```

```

52
53     e_id_k = enable*(Id - id_ref);
54     e_iq_k = enable*(Iq - iq_ref);
55
56     ud_k = Kp_i*(e_id_k - e_id_k_1) + Ki_i*Tsamp*e_id_k_1;
57     uq_k = Kp_i*(e_iq_k - e_iq_k_1) + Ki_i*Tsamp*e_iq_k_1;
58     Ud_k = enable*((ud_k + Iq*w_red*Lred) + Vd);
59     Uq_k = enable*((uq_k - Id*w_red*Lred) + Vq);
60
61
62     /// Actualización señales de control
63     Vrst_a = Ud_k*cos(theta_k_1) - Uq_k*sin(theta_k_1);
64     Vrst_b = Ud_k*sin(theta_k_1) + Uq_k*cos(theta_k_1);
65     Vrn = sqrt(2./3.)*(1.*Vrst_a + 0.*Vrst_b);
66     Vsn = sqrt(2./3.)*(-0.5*Vrst_a + sqrt(3.)/2.*Vrst_b);
67     Vtn = sqrt(2./3.)*(-0.5*Vrst_a - sqrt(3.)/2.*Vrst_b);
68
69     // PLL
70     omega_k = Kp*Vq + (Ki*Tsamp - Kp)*Vq_k_1 + omega_k_1;
71     theta_k = theta_k_1 + (omega_k_1)*Tsamp;
72
73     if (theta_k >= 2*M_PI){
74         theta_k = theta_k - 2*M_PI;
75     }
76
77     // Actualización valores previos
78     Vq_k_1 = Vq;
79     theta_k_1 = theta_k; omega_k_1 = omega_k;
80     e_id_k_1 = e_id_k; e_iq_k_1 = e_iq_k;
81     e_z_k_1 = e_z_k; p_ref_k_1 = p_ref_k;
82
83
84     // Salidas
85     V_rst[0] = Vrn; V_rst[1] = Vsn; V_rst[2] = Vtn;
86     Vdc[0] = Vc_sum_A; Vdc[1] = Vc_sum_B; Vdc[2] = Vc_sum_C;

```

Cómo detalle aclaratorio, la salida correspondiente a la suma de las tensiones de condensadores por fase, se emplea en el modulador para obtener una referencia normalizada.



# Índice de Figuras

---

1.1	Infografía configuración clásica de la red [1] frente a distribuida [2]	1
2.1	HIL 404 de Typhoon HIL	6
2.2	Simulador HIL Speedgoat	6
2.3	Diagrama proceso de elaboración una simulación HIL	7
3.1	Diagrama de bloques de la arquitectura principal de de un simulador HIL de Typhoon. Fuente: [20]	10
3.2	Diagrama de bloques del <i>solver</i> de FPGA de Typhoon. Fuente: [20]	11
3.3	Diagrama proceso típico para generar un modelo para simulación HIL	12
3.4	Configuraciones para el HIL606	13
3.5	Vista superior de la tarjeta <i>HIL TI uGrid launchpad interface</i> [24]	14
3.6	Vista principal del Typhoon HIL Control Center	14
3.7	Vista Schematic editor	15
3.8	Vista HIL SCADA	15
3.9	LAUNCHXL-F28377S	16
4.1	Convertidor puente-H o puente completo, fuente: [32]	21
4.2	CHB-7 niveles: Diagrama (izq.). Salida en tensión por celda y total (der.), fuente: [33]	21
4.3	Vista en el <i>Schematic Editor</i> de una rama completa de convertidor CHB (1 fase)	23
4.4	Convertidor completo CHB-11 niveles trifásico conectado a red	23
4.5	Control en ejes $dq$ para conexión a red eléctrica	25
4.6	Diagrama de bloques de un modulador de convertidor puente-H como en la figura 4.1	27
4.7	CHB-7 niveles: Conjunto de portadoras (izq.), fuente: [34]. Portadoras frente a salida (der.), fuente: [35]	27
4.8	Modulador del convertidor cascada diseñado para 1 fase	28
4.9	<i>Feedforward</i> utilizado para el modulador	28
4.10	Vista en HIL Scada de: Salida en tensión filtrada frente a tensión de red, Salida en tensión en bornas de cada CHB, Tensión en los condensadores de las fases A y B	29
4.11	Detalle de 1 ciclo de red de cada fase a la salida del convertidor	29
4.12	Vista tensión en los condensadores desglosada por fases	30
4.13	Análisis detallado para las tensiones de los condensadores	30
4.14	Captura, evolución de la tensión de los condensadores en el experimento 1	31
4.15	Tensión en los condensadores en régimen permanente, desglose por fases experimento 1	31
4.16	Salida en tensión del convertidor, detalle de un ciclo de red por fase, experimento 1	31
4.17	Captura, evolución de la tensión de los condensadores en el experimento 2	32
4.18	Tensión en los condensadores en régimen permanente, desglose por fases, exp. 2	32

4.19	Salida en tensión del convertidor, detalle de un ciclo de red por fase, exp. 2	32
4.20	Captura, evolución de la tensión de los condensadores con $K_{p_{ext}} = 20$	33
4.21	Captura, evolución de la tensión de los condensadores con $K_{p_{ext}} = 50$	34

# Índice de Tablas

---

3.1	Comparativa pines de los <i>jumpers</i> J1 y J3.	16
3.2	Comparativa pines de los <i>jumpers</i> J4 y J2 de los <i>launchpads</i>	17
3.3	Comparativa pines de los <i>jumpers</i> J5 y J7	17
3.4	Comparativa pines de los <i>jumpers</i> J8 y J6 de los <i>launchpads</i>	17
4.1	Estados interruptores y salida para un puente completo con modulación bipolar	20
4.2	Estados interruptores y salida para un puente completo con modulación bipolar	20



# Índice de Códigos

---

4.1	Lazo de control externo para condensador	25
A.1	Inicialización de variables globales	37
A.2	Cálculo de las señales de control	37



# Bibliografía

---

- [1] Mungfali. Electric grid diagram, 2023. Consultado el 15 de febrero de 2025.
- [2] New Age Metals. Sustainable electric system, 2023. Consultado el 15 de febrero de 2025.
- [3] Vehbi C Gungor, Dilan Sahin, Taskin Kocak, Salih Ergut, Concettina Buccella, Carlo Cecati, and Gerhard P Hancke. Smart grid technologies: Communication technologies and standards. *IEEE Transactions on Industrial Informatics*, 7:529–539, 2011.
- [4] Xi Fang, Satyajayant Misra, Guoliang Xue, and Dejun Yang. Smart grid — the new and improved power grid: A survey. *IEEE Communications Surveys & Tutorials*, 14:944–980, 2012.
- [5] Carlos Restrepo, Catalina González-Castaño, and Roberto Giral. The versatile buck-boost converter as power electronics building block: Changes, techniques, and applications. *IEEE Industrial Electronics Magazine*, 17(1):36–45, 2023.
- [6] Freddy Flores-Bahamonde, Hugues Renaudineau, Ana M. Llor, Andrii Chub, and Samir Kouro. The dc transformer power electronic building block: Powering next-generation converter design. *IEEE Industrial Electronics Magazine*, 17(1):21–35, 2023.
- [7] Vito G. Monopoli, Abraham Marquez, Jose I. Leon, Marco Liserre, Giampaolo Buticchi, Leopoldo G. Franquelo, and Sergio Vazquez. Applications and modulation methods for modular converters enabling unequal cell power sharing: Carrier variable-angle phase-displacement modulation methods. *IEEE Industrial Electronics Magazine*, 16(1):19–30, 2022.
- [8] PROFIBUS & PROFINET International. Profinet system description. technology and application. [https://us.profinet.com/wp-content/uploads/2012/11/PROFINET\\_SystemDescription\\_ENG\\_2014\\_web.pdf](https://us.profinet.com/wp-content/uploads/2012/11/PROFINET_SystemDescription_ENG_2014_web.pdf), 2014. Accedido el: 21 de enero de 2025.
- [9] Gerald Francis, Rolando Burgos, Fred Wang, and Dushan Boroyevich. A power electronics communication protocol for distributed digital control architectures. In *2008 IEEE Power and Energy Society General Meeting - Conversion and Delivery of Electrical Energy in the 21st Century*, pages 1–8, 2008.
- [10] Antonello Monti, Marija Stevic, Steffen Vogel, Rik W. De Doncker, Ettore Bompard, Abouzar Estebarsari, Francesco Profumo, Rob Hovsopian, Manish Mohanpurkar, Jack David Flicker, Vahan Gevorgian, Siddharth Suryanarayanan, Anurag K. Srivastava, and Andrea Benigni. A global real-time superlab: Enabling high penetration of power electronics in the electric grid. *IEEE Power Electronics Magazine*, 5(3):35–44, 2018.

- [11] Martin Wollschlaeger, Thilo Sauter, and Juergen Jasperneite. The future of industrial communication: Automation networks in the era of the internet of things and industry 4.0. *IEEE Industrial Electronics Magazine*, 11:17–27, 2017.
- [12] Franc Mihalič, Mitja Truntič, and Alenka Hren. Hardware-in-the-loop simulations: A historical overview of engineering challenges. *Electronics*, 11(15), 2022.
- [13] National Instruments corp. ¿qué es el hardware-in-the-loop (hil)? <https://www.ni.com/es/solutions/transportation/hardware-in-the-loop/what-is-hardware-in-the-loop-.html>, 2024. Accedido el: 21 de enero de 2025.
- [14] Debora Santo Caio Osorio. What is controller hardware-in-the-loop simulation, or c-hil? <https://www.typhoon-hil.com/blog/what-is-controller-hardware-in-the-loop-c-hil-simulation/>, 2024. Accedido el: 21 de enero de 2025.
- [15] Inc The MathWorks. Hardware in the loop testing. <https://www.youtube.com/watch?v=8vbf9MZMOCY&t=173s>, 2021. Accedido el: 21 de enero de 2025.
- [16] MathWorks. What are mil, sil, pil, and hil and how do they integrate with the model-based design approach?, 2023. Accessed: 2025-02-16.
- [17] Typhoon HIL. Supplier integration p-hil simulation, 2023. Accessed: 2025-02-16.
- [18] Typhoon HIL Inc. Typhoon-hil606-brochure-2024.12-updated-tables. <https://www.typhoon-hil.com/wp-content/uploads/2024/12/Typhoon-HIL606-Brochure-2024.12-Updated-tables.pdf>, 2024. Accedido el: 21 de enero de 2025.
- [19] Typhoon HIL, Inc. Hil606 hardware user guide. [https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/hil606\\_user\\_guide/topics/hil606\\_abstract.html](https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/hil606_user_guide/topics/hil606_abstract.html), 5 2024. Accedido el: 21 de enero de 2025.
- [20] Typhoon HIL Inc. Typhoon hil academy - model mapping and the compiler console. <https://hil.academy/topic/3-1-model-mapping-and-the-compiler-console/>, 2021. Accedido el: 25 de enero de 2025.
- [21] Inc. Typhoon HIL. Typhoon hil - system architecture basics. [https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/concepts/system\\_architecture\\_basics.html](https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/concepts/system_architecture_basics.html), 2025. Accedido el: 25 de enero de 2025.
- [22] Typhoon HIL Inc. Typhoon hil - electrical domain modeling: Principles and constraints. [https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/concepts/electrical\\_domain\\_modeling\\_principles\\_and\\_constraints.html](https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/concepts/electrical_domain_modeling_principles_and_constraints.html), 2025. Accedido el: 25 de enero de 2025.
- [23] Typhoon HIL Inc. Typhoon hil - pwm modulator. [https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/References/pwm\\_modulator.html](https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/References/pwm_modulator.html), 2025. Accedido el: 25 de enero de 2025.
- [24] Typhoon HIL Inc. Hil ti ugrid launchpad interface. [https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/hil\\_ti\\_ugrid\\_launchpad\\_interface/topics/abstract.html](https://www.typhoon-hil.com/documentation/typhoon-hil-hardware-manual/hil_ti_ugrid_launchpad_interface/topics/abstract.html), 8 2021. Accedido el: 21 de enero de 2025.
- [25] Texas Instruments Inc. Texas instruments user's guide. launchxl-f28377s overview. <https://www.ti.com/lit/ug/sprui25d/sprui25d.pdf>, 2024. Accedido el: 20 de enero de 2025.

- [26] Texas Instruments Inc. Texas instruments user's guide. launchxl-f28379d overview. <https://www.ti.com/lit/ug/sprui77c/sprui77c.pdf>, 2024. Accedido el: 26 de enero de 2025.
- [27] Typhoon HIL, Inc. Converters, 2023. Documentación en línea, última fecha de acceso: 26 de enero de 2025.
- [28] Typhoon HIL, Inc. 1. converter models, 2021. Última fecha de acceso: 26 de enero de 2025.
- [29] Typhoon HIL, Inc. Circuit partitioning, 2023. Documentación en línea, última fecha de acceso: 26 de enero de 2025.
- [30] Pascal M. Lingom, Joseph Song-Manguelle, Jean Maurice Nyobe-Yome, and Mamadou L. Doumbia. A comprehensive review of compensation control techniques suitable for cascaded h-bridge multilevel inverter operation with unequal dc sources or faulty cells. *Energies*, 17(3), 2024.
- [31] Muhammad Kamran. Chapter 4 - power electronics for smart grids. In Muhammad Kamran, editor, *Fundamentals of Smart Grid Systems*, pages 133–218. Academic Press, 2023.
- [32] Arvind Yadav and Jagdish Kumar. Harmonic reduction in cascaded multilevel inverter. *International Journal of Recent Technology and Engineering*, ISSN:2277–3878, 05 2013.
- [33] Wilson Cesar Sant'Ana, Camila Paes Salomon, Germano Lambert-Torres, Erik Leandro Bonaldi, Carlos Eduardo Teixeira, Mateus Mendes Campos, Bruno Reno Gama, Luiz Eduardo Borges-da Silva, and Rafael Bartholomeu Bernardo Carvalho. Achieving zero steady state error on voltage source inverters with sinusoidal references using a rst polynomial controller. In *2019 20th International Conference on Intelligent System Application to Power Systems (ISAP)*, pages 1–6, 2019.
- [34] Abraham Marquez, Jose I. Leon, Sergio Vazquez, Ramon Portillo, Leopoldo G. Franquelo, Emilio Freire, and Samir Kouro. Variable-angle phase-shifted pwm for multilevel three-cell cascaded h-bridge converters. *IEEE Transactions on Industrial Electronics*, 64(5):3619–3628, 2017.
- [35] Samir Kouro, Bin Wu, Álvaro Moya, Elena Villanueva, Pablo Correa, and José Rodríguez. Control of a cascaded h-bridge multilevel converter for grid connection of photovoltaic systems. In *2009 35th Annual Conference of IEEE Industrial Electronics*, pages 3976–3982, 2009.
- [36] S. Rivera, S. Kouro, B. Wu, J. I. Leon, J. Rodríguez, and L. G. Franquelo. Cascaded h-bridge multilevel converter multistring topology for large scale photovoltaic systems. In *2011 IEEE International Symposium on Industrial Electronics*, pages 1837–1844, 2011.
- [37] S. Kouro, C. Fuentes, M. Perez, and J. Rodriguez. Single dc-link cascaded h-bridge multilevel multistring photovoltaic energy conversion system with inherent balanced operation. In *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*, pages 4998–5005, 2012.
- [38] Samir Kouro, Pablo Lezana, Mauricio Angulo, and José Rodríguez. Multicarrier pwm with dc-link ripple feedforward compensation for multilevel inverters. *IEEE Transactions on Power Electronics*, 23(1):52–59, 2008.

