

1.1 El controlador de memoria externa EMC

POLICOM permite conectar memoria externa en diferentes configuraciones gracias a que incorpora un controlador integrado de memoria externa.

El controlador de memoria externa es programable por el usuario según los requisitos impuestos por la memoria que se quiera conectar fuera.

El controlador permite conectar externamente un rango amplio de tipos de memoria comerciales, lo que garantizará la total cobertura de sus necesidades.

1.1.1 Prestaciones

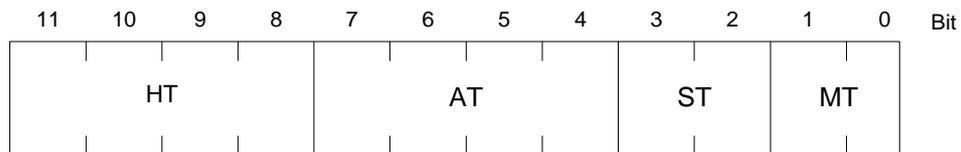
- Memorias soportadas por el controlador: EPROM, FLASH, SRAM.
- Gestiona dos bloques diferenciados e independientes. Cada bloque puede ser configurado de forma independiente. En una aplicación típica existirá un bloque de RAM y otro de ROM, si bien es posible todas las combinaciones.
- Capacidad máxima: 1Mbyte por bloque.
- Topología de bloque configurable: 1 banco de 8 bits (por defecto), dos de 8 bits, uno de 16 bits.
- Tiempos de acceso configurables por bloque en el intervalo: 41.6 nsec a 655.6 nsec (por defecto).

1.1.2 Programación

El controlador de memoria externa contiene los siguientes registros de configuración:

Dirección	Nombre	Descripción	Acceso	Bits	Ini.
0x40_0000	emc_ROMCF	Registro de configuración del bloque de ROM externa. Bloque 0	R/W	12	0xFFC
0x40_0004	emc_RAMCF	Registro de configuración del bloque de RAM externa. Bloque 1.	R/W	12	0xFFC

El contenido de los registros de configuración es el siguiente:



- MT: indica la topología empleada en la memoria externa para cada bloque según la tabla:

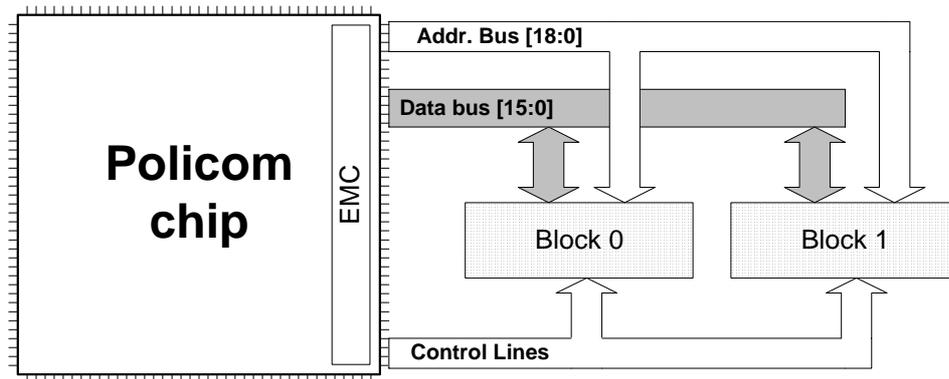
MT	Topología
00	un banco de 8 bits de ancho
01	dos bancos de bits de ancho
10	un banco de 16 bits de ancho

- ST: tiempo de establecimiento en ciclos de reloj ASB (41.6nsec por muestra).
- AT: tiempo de acceso en ciclos de reloj ASB (41.6nsec por muestra).
- HT: tiempo de mantenimiento en ciclos de reloj ASB (41.6nsec por muestra).

1.1.3 Modo de operación

La figura muestra diagrama de bloques de POLICOM en presencia de memoria externa.

Como se ha dicho anteriormente en las prestaciones del controlador EMC, este puede gestionar de forma independiente dos bloques llamados 0 y 1. La programación de sus configuraciones es independiente, si bien lo normal es que uno se configure como ROM y otro como RAM.



Los bloques de memoria van conectados al chip por:

- bus de direcciones externo (ABE[19:0]).
- bus de datos externo, con un ancho máximo de 16 bits (DME[15:0]).
- líneas de control: OE (output enable), WE (write enable) y CE[1:0] (chip enable).

1.1.3.1 Topologías posibles de bloque

Existen tres posibles topologías configurables en el registro de configuración de bloque:

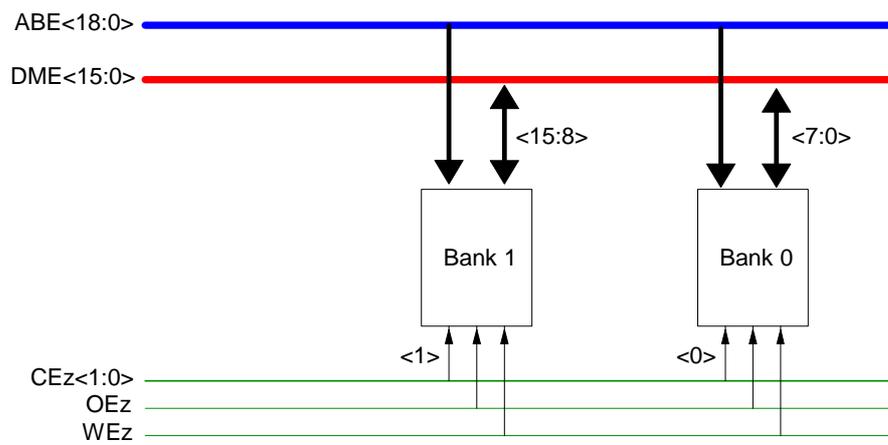
- 1 banco de 8 bits de ancho.
- 2 bancos de 8 bits de ancho.
- 1 banco de 16 bits de ancho.

Cada topología queda especificada en los siguientes diagramas.

Topología 1 bloques de 8 bits.



Topología 2 bloque de 8 bits.



Topología 1 bloque de 16 bits.



1.1.3.2 Consideraciones de tiempo de ejecución en relación a la topología

El programador debe tener en cuenta los siguientes puntos relacionados con la topología de configuración de la memoria externa:

- (a) Debido a que el ancho máximo del bus de datos externo es de 16 bits, siempre será más eficiente que en código ejecutable residente en las memorias externas sea código THUMB (arquitectura ARMv4T). Este código será el más rápido de ejecución independientemente de la topología elegida en cada bloque.
- (b) La configuración de un solo banco de 8 bits por banco es la más lenta para contener código ejecutable, ya que la carga de una instrucción THUMB tardaría 2 ciclos de lectura, y 4 en caso de instrucción ARM. Esta configuración sí puede ser óptima para el caso de RAM donde se albergarían datos.
- (c) La configuración de un solo banco de 16 bits es la configuración más ineficiente para RAM, ya que muchos de los datos leídos o escritos

pueden ser del tamaño byte, por los que se estaría desaprovechando la mitad de la capacidad del banco de memoria.

- (d) Las prestaciones de la memoria externa son menores en cuanto a velocidad, de lo que pueden deducirse que el tiempo de ejecución de un código en memoria externa puede tardar hasta 100 (dependiendo siempre de la memoria) veces más en ejecutarse. Esto es necesario tener en cuenta para rutina cuyo tiempo de ejecución sea especialmente crítico: IRQ_EH, etc.