

El estándar para sistemas empotrados AMBA

Introducción

AMBA (Advanced Microcontroller Bus Architecture Specification) establece un conjunto de especificaciones para las comunicaciones internas de los sistemas empotrados que incluyen microprocesadores de 32 ó 16 bits. Este capítulo pretende realizar un acercamiento a este estándar al cual POLICOM se ha adaptado.

AMBA define dos buses de características diferentes:

- ASB (Advanced System Bus) orientado a bloques del sistema que requieran una conectividad de altas prestaciones. Concretamente, ASB está pensado para soportar la conexión del procesador, memorias (tanto internas al chip como externas), DMA, etc.
- APB (Advanced Peripheral Bus) : se trata de un bus mucho más simple, de bajo consumo y reducida complejidad, orientado a la conexión de dispositivos periféricos.

La especificación AMBA han sido diseñadas buscando cumplir los siguientes objetivos:

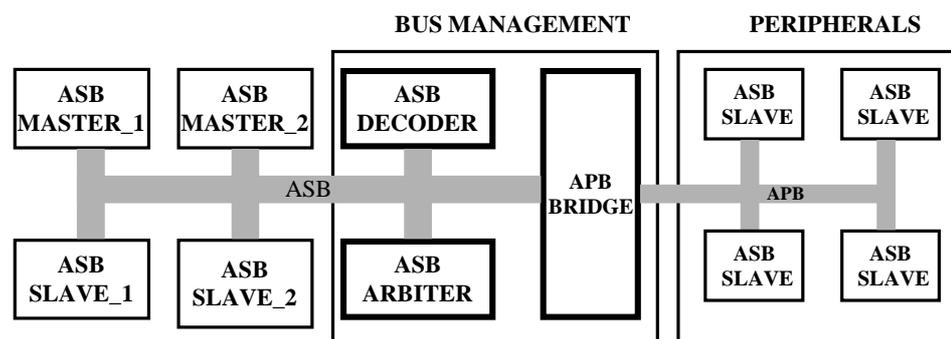
- facilitar el desarrollo de sistemas empotrados, especialmente aquellos que incorporan uno o más microprocesadores y procesadores de señal.
- Minimizar la infraestructura de silicio requerida para soportar las comunicaciones dentro y fuera del chip, tanto en operación normal como en test.
- Asegurar la compatibilidad de conexionado entre distintos dispositivos, de tal manera que se permita la migración de macroceldas y periféricos, potenciando así su reutilización.
- Propiciar en diseño modular de los sistemas integrados, lo cual implica que cada celda es independiente del resto del sistema, pero en su interacción con el sistema debe cumplir esta norma.

La jerarquía de buses AMBA

La figura muestra el modelo de un sistema compatible AMBA. Está formado, por un lado, por un bus principal (ASB) de altas prestaciones en cuando a conectividad y velocidad se refiere. A dicho bus, también denominado bus del sistema, se conectan aquellos dispositivos que está involucrados en la mayoría de las transferencias, esto es, los procesadores, controladores de DMA, memorias internas y externas, etc.

Por otro lado, AMBA define otro bus, APB, que permite una comunicación básica entre los diversos periféricos, menos exigentes en cuanto a requerimientos de velocidad y capacidad de conectividad se refiere. Típicamente a las líneas del bus APB irán conectados todos los periféricos del sistema.

Entre los dos buses que define la norma AMBA, esto es, APB y ASB, existe un elemento conectado a ambos buses cuya función principal es garantizar la interconexión de ambos subsistemas, adaptando las señales de uno al otro y viceversa.



Generalmente esta distinción entre un subsistema basado en el bus APB y otro basado en el ASB, está justificado por las siguientes circunstancias:

- En sistemas cuyo número de periféricos es significativo, lo cual supone que hacer llegar un bus de altas prestaciones a todos los elementos que forman el sistema supondría un coste considerable en potencia disipada y área de silicio.
- En sistemas que integren elementos cuyos tiempos de respuesta sean significativamente mayores, esto es, los denominados periféricos lentos. en sistemas que incorporen periféricos muy simples, que sólo requieran ser seleccionados y accesos de escritura o lectura a baja velocidad.
- Generalmente los elementos que forman un sistema empujado trabajan con diferentes velocidades de acceso, es decir, habrá celdas que trabajen a velocidades de reloj altas, como pueden ser los controladores de memoria o el propio procesador; en cambio, existen otras celdas que no requieren velocidades de trabajo tan altas (un interfaz serie, un ADC, etc) . Esto justifica todavía más la división de bus jerárquica que realiza AMBA.

Como regla general, la interfaz ASB se recomienda que se emplee para:

- Maestro del bus, esto es, aquellos elementos que pueden iniciar una transferencia: procesadores, controladores DMA, DSP, etc.
- Bloques de memoria interna.
- Interfaz de memoria externa.
- Interfaz con periféricos de altas prestaciones (FIFO's, ...)
- Esclavos DMA

En cambio, se recomienda incluir los siguientes bloques en la parte APB del sistema:

- Dispositivos esclavos de interfaz del tipo registros mapeados.
- Interfaz de baja potencia donde el reloj del sistema no será rutado.
- Grupo de periféricos que pudieran suponer un cuello de botella al bus principal.

Descripción de las señales definidas en Amba

Esta sección contiene una breve descripción de las señales asociadas a los sistemas basados en AMBA. Para descripción en más detalle (timings, etc.) véase la documentación a la que se hace referencia en el Anexo I.

La notación empleada para nombrar las señales contiene una primera letra que hace referencia a la conectividad de la señal en cuestión:

- A → Indica que se trata de una señal unidireccional entre el Maestro del ASB y el Arbitro de bus.
- B → Señal del bus ASB.
- D → Señal unidireccional proporcionada por el Decodificador.
- P → Señal del bus APB

Nombre	Descripción
AGNTx	Señal proveniente del árbitro de bus que indica al maestro 'x' que le es cedido el uso del bus ASB.
AREQx	Señal del maestro 'x' para solicitar la utilización del bus ASB.
BA [31:0]	Bus de direcciones
BCLK	Reloj del Bus ASB. La norma autoriza que tanto el flanco de subida como el de bajada pueda emplearse para controlar las transferencias. Por regla general no serán necesarias todas las líneas de direcciones.
BD[31:0]	Bus de datos bidireccional. Este bus es escrito por el maestro durante los ciclos de escritura, y leído por él durante los ciclos de lectura. Cabe la posibilidad de emplear dos buses unidireccionales multiplexados para evitar los problemas tecnológicos que surgen de la utilización de un único bus bidireccional. (tiempos de establecimiento, etc)
BERROR	El esclavo emplea esta señal para indicar error ('1') o éxito ('0') en la transferencia. Si no hay esclavo seleccionado es el decodificador el responsable de señalar el resultado de la transferencia.
BLAST	Empleada por los esclavos para indicar si la

	transferencia en curso es la última de la secuencia de transferencia requeridas. BLAST va a permitir realizar accesos de posiciones contiguas de memoria sin necesidad de decodificar la dirección en cada transferencia, minimizando el tiempo de transferencias.
BLOK	Esta señal la fija el maestro que actualmente se encuentre realizando la transferencia para indicar al árbitro de bus que la transferencia actual y la siguiente son atómicas, esto es, ningún otro maestro debe acceder al bus.
BnRES	Reset del sistema. Activa por nivel bajo.
BPROT [1:0]	Las señales de protección aportan información adicional sobre la transferencia. Generalmente esa información es el modo en que el procesador(maestro) accede a un sistema de protección de memoria.
BSIZE [1:0]	Indica el tamaño de la transferencia. Se definen tres tipos de tamaños: word (32 bits), Halfword (16 bits) y byte (8bits). Adicionalmente las halfwords pueden ser superiores o inferiores.
BTRAN [1:0]	Indica el tipo de transferencia siguiente. Se definen tres tipos de transferencias: Sólo dirección → no hay transferencia de datos. No secuencial → acceso a datos no consecutivos. Secuencial → la transferencia próxima es consecutiva a la anterior. Estas señales son activadas desde el maestro y agilizan la decodificación, ahorrando tiempo en los accesos.
BWAIT	Señal que gestiona el esclavo seleccionado en ese momento indicando que necesita otro ciclo de reloj para completar la transferencia que se encuentra realizando.
BWRITE	Escritura o lectura.
DSELx	Señal de selección de esclavos del Bus ASB. Porporcionada por el decodificador de direcciones.

PA[31:0]	Bus de direcciones para el bus de periféricos.
PD[31:0]	Bus de datos para el bus de datos.
PSELx	Señales de selección de periféricos del bus APB. Proporcionado por la interfaz APB-ASB (APB Bridge).
PSTB	Temporiza los accesos al bus APB.
PWRITE	Escritura o lectura.

Las señales descritas en la tabla anterior son las definidas en la interfaz AMBA, lo cual implica que contienen toda la funcionalidad necesaria para que sirvan de referencia para la implementación de cualquier sistema empujado. Ahora bien, estas señales pueden ser completadas por otras dependiendo del diseño concreto que lleve a cabo, o para adaptarlas a las necesidades concretas de cada diseño. Es el caso del bus de datos del bus de sistema (BD[32:0]), definido en AMBA como bidireccional, pero que en la realización de Policom se ha sustituido por dos buses unidireccionales multiplexados. Esta decisión, justificada técnicamente, implica la utilización de señales adicionales que no se encuentran explícitamente definidas en la interfaz AMBA pero que sí contribuyen funcionalmente a la compatibilidad AMBA.

Igualmente, no toda la funcionalidad expuesta en la norma se ha realizado en Policom (BLOK, etc.).

Descripción funcional de los bloques AMBA

Dentro de un sistema AMBA podemos distinguir dos categorías de elementos: los conectados al bus ASB y al APB.

Por un lado los elementos que conforman el subsistema ASB:

- Decodificador
- Arbitro
- Maestros
- Esclavos ASB

Y por otro lado el subsistema APB estará formado por:

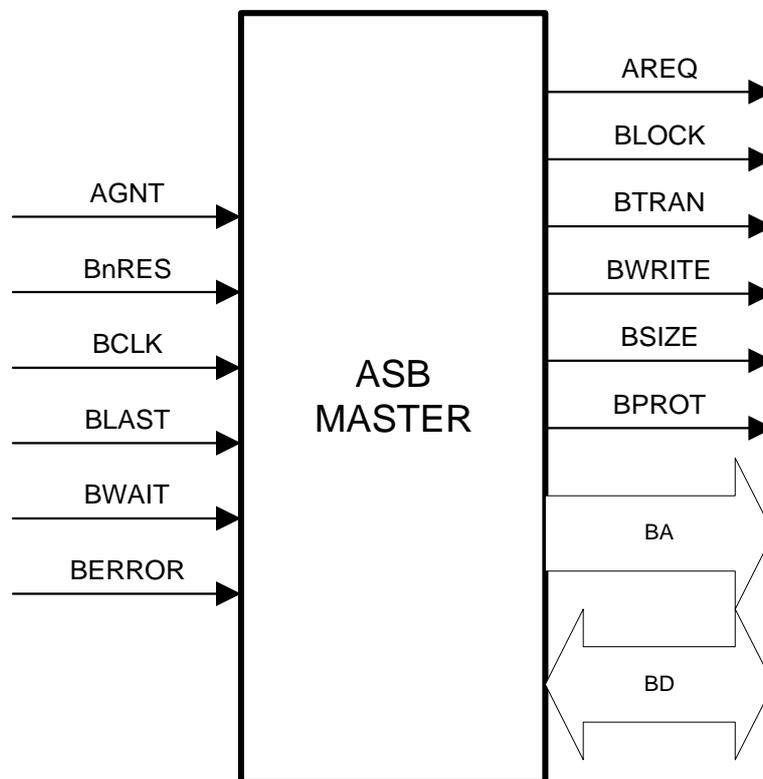
- Esclavos APB
- APB Bridge.

Componentes ASB

Maestro ASB

Se define maestro como aquel bloque que puede iniciar una operación de lectura y/o escritura. Sólo un maestro puede hacer uso del bus en cada momento.

Típicamente un sistema contiene como mínimo un maestro que suele ser el procesador. Otros bloques que pueden ser calificados como maestros son los controladores de DMA y los DSP.



Esclavo ASB

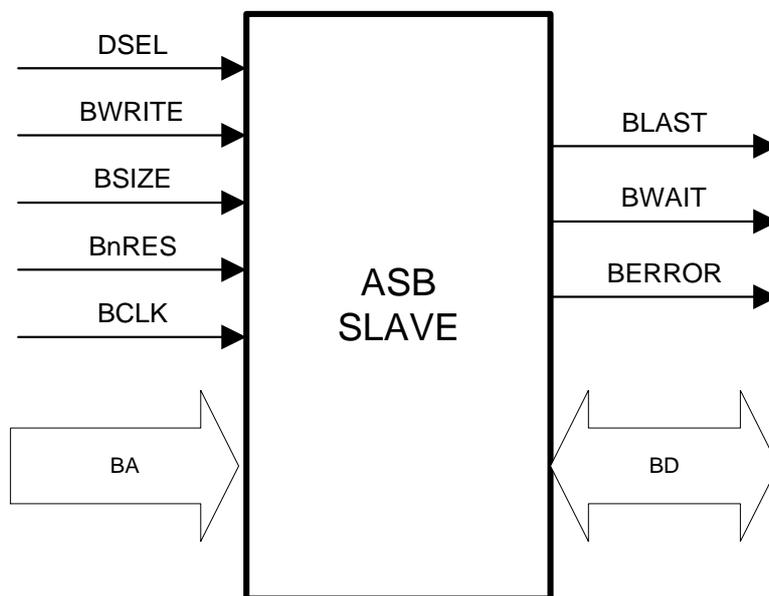
Un esclavo en un sistema ASB es aquel bloque que responde a las operaciones de lectura y/o escritura iniciado por el maestro, respondiendo con las señales de control definidas. Algunos esclavos ASB son: memoria interna, interfaz con memoria externa y el APB Bridge.

Los esclavos quedan unívocamente diferenciados por su espacio de direcciones, que es interpretado por el Decodificador para generar la señal de selección DSEL específica de cada dispositivo.

Ante el inicio de una transferencia por parte de un Maestro, el esclavo deberá responder según la norma AMBA con:

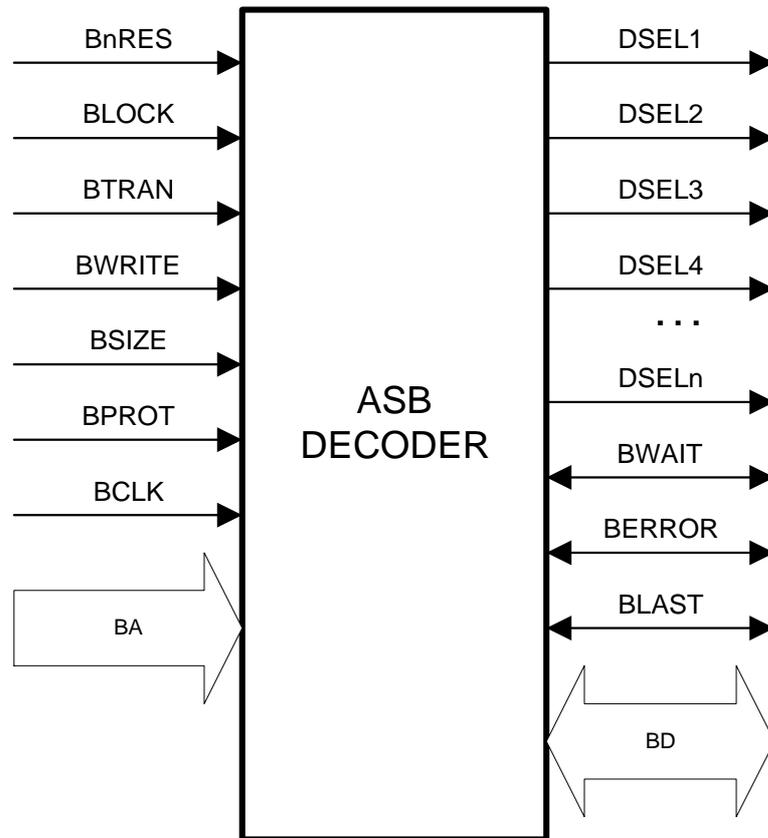
- WAIT → la transferencia debe ser alargada.
- DONE → la transferencia se ha completado con éxito.
- LAST → la transferencia ha finalizado con éxito pero el esclavo no puede aceptar otra a continuación.
- ERROR → la transferencia no ha terminado con éxito.
- RETRACT → la transferencia no ha terminado por completo por lo que el Maestro deberá iniciar de nuevo la transferencia.

A continuación puede verse un diagrama funcional en el que se especifican cuáles deben ser la señales que el esclavo debe implementar.



Decodificador ASB

El decodificador ASB es el responsable de seleccionar cada uno de los esclavos. Esta función se lleva a cabo de manera centralizada.

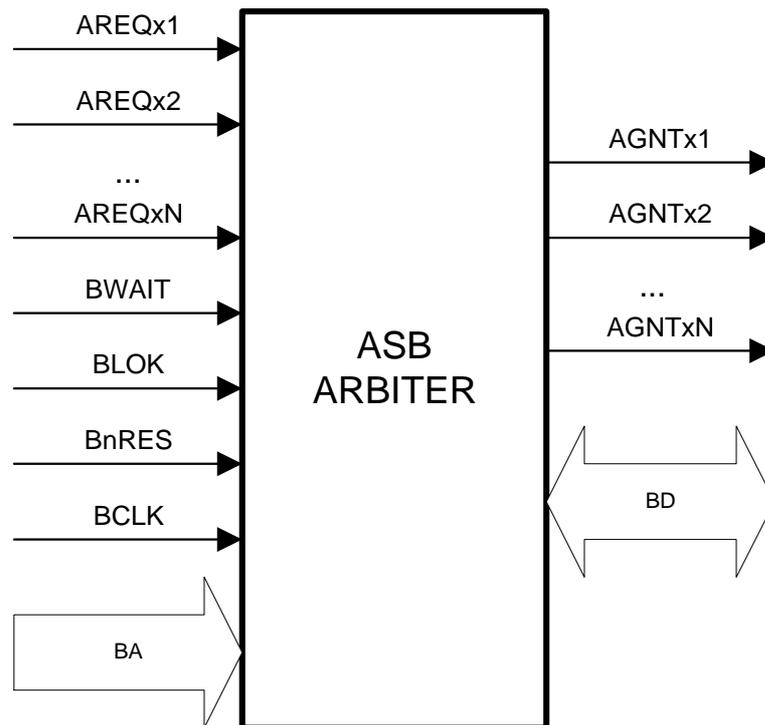


Árbitro ASB

El árbitro de bus asegura que en cada momento sólo un maestro acceda al bus para iniciar una transferencia.

Si en el sistema sólo hay un maestro, no se requiere la existencia de este bloque. Este es el caso de POLICOM.

Su interfaz queda definida a continuación:



Componentes APB

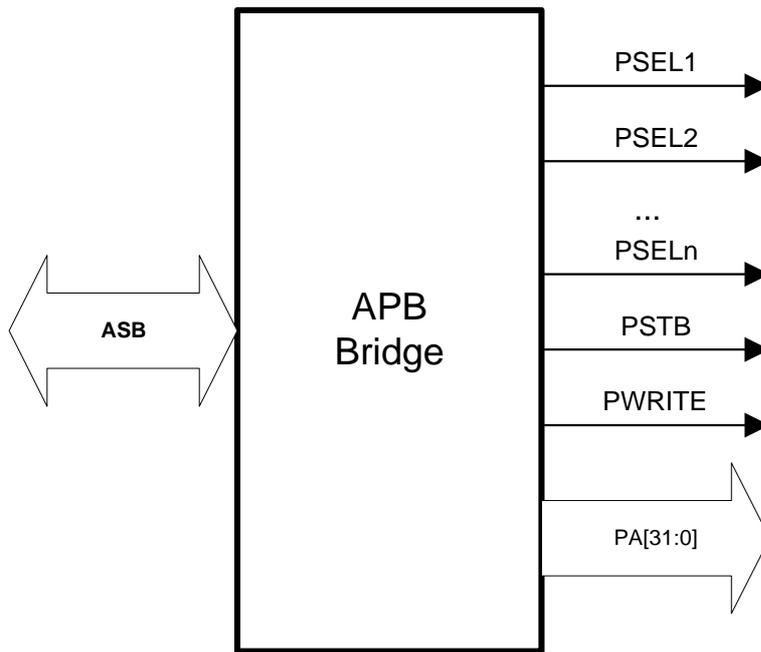
APB Bridge

El APB Bridge tiene como función principal convertir las transferencias del tipo ASB en un formato adecuado para los dispositivos conectados al subsistema APB. Esto implica que funciona como maestro para el bus APB y como esclavo en el bus ASB.

Las funciones que lleva asociado el APB Bridge son las siguientes:

- Garantizar la temporización adecuada en las transferencias.
- Conversión del ancho de datos que se transfiera.
- Decodificación de los periféricos.

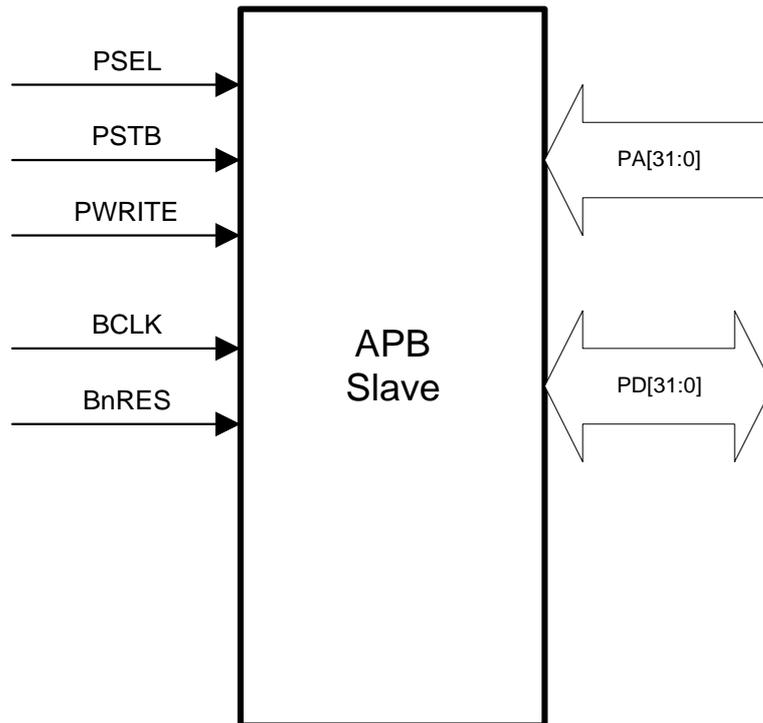
El diagrama siguiente muestra la interface con las señales de ambos buses.



Esclavos APB

Forman parte de esta categoría todos los dispositivos periféricos que no requieran las prestaciones del bus ASB.

La interfaz es queda definida a continuación:



Conclusiones

Las secciones anteriores han acercado al lector a la normalización AMBA de sistemas empotrados. Una información más detallada puede encontrarse en el documento ARM-IHI-0001D.