

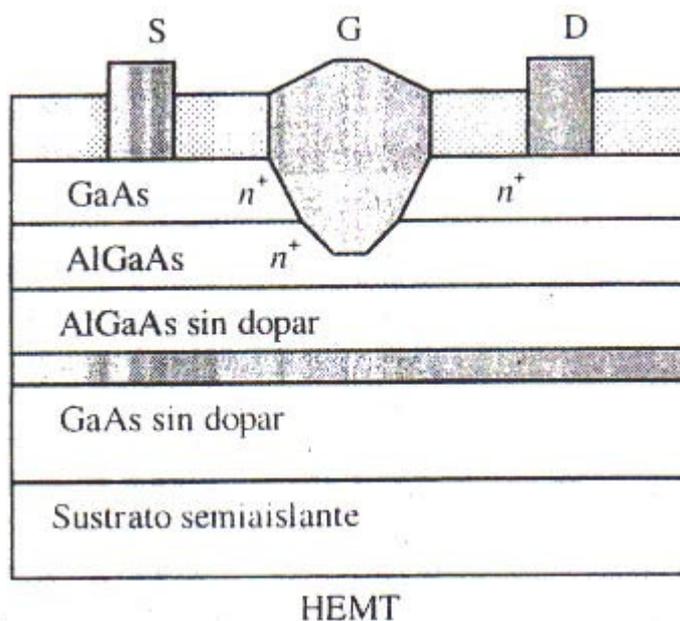
TRANSISTORES  
HEMT

### 3. TRANSISTORES HEMT

Durante muchos años el transistor de efecto de campo de GaAs (MESFET) ha sido la principal herramienta de trabajo de la industria de las microondas durante muchos años. Sin embargo, otros dispositivos se han desarrollado como sustitutos del MESFET al mejorar su comportamiento en muchas aplicaciones, como el HEMT, transistor de alta movilidad electrónica.

#### 3.1. DESCRIPCIÓN DEL HEMT

El transistor de alta movilidad electrónica es un dispositivo de efecto de campo con heteroestructura. Se le denomina de esa manera porque su estructura aprovecha las propiedades de transporte superiores (alta movilidad y velocidad) de los electrones respecto a los que emplean como material semiconductor ligeramente dopado [3].

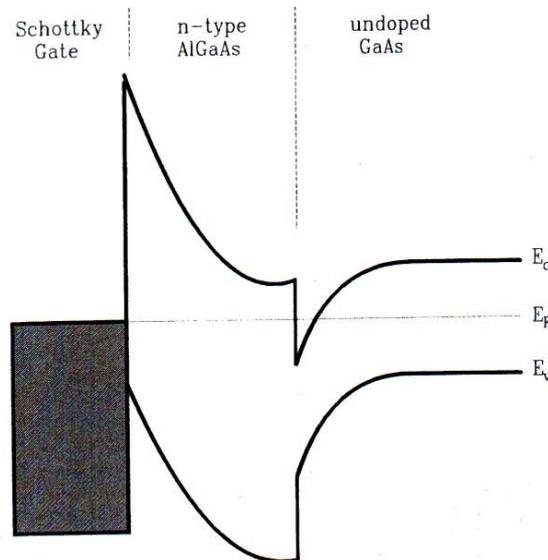


**Figura 13: Estructura típica de un HEMT**

En la figura 13 se presenta una sección de la estructura convencional del HEMT. Se trata de dispositivos de tres terminales (fuente, puerta y drenador) formados por la combinación de diferentes materiales con distinto salto de banda prohibida (gap band). Tanto la fuente como el drenador son contactos óhmicos, mientras que la puerta es una barrera de Schottky. Las heteroestructuras que se utilizan suelen ser bastante complejas, usando compuestos de GaAs-AlGaAs. Esto supone dificultades de fabricación, costes añadidos y menores rendimientos. Las motivaciones iniciales que propulsaron esta estructura son las mejoras significativas en la figura de ruido del dispositivo así como mejor comportamiento a altas frecuencias.

La dimensión más importante para caracterizar la estructura física del HEMT es la longitud de la puerta, denominada "L", parámetro crítico para determinar los límites máximos de frecuencia de funcionamiento del transistor. La anchura de la puerta y otras dimensiones geométricas de la superficie también afectan al comportamiento del dispositivo.

Los principios de operación del HEMT se basan en el uso de una estructura simplificada con una capa de material semiconductor con dopado de tipo n y gran anchura de la banda prohibida sobre una capa de material sin dopar con banda prohibida estrecha. La primera de estas capas está diseñada de forma que su grosor y densidad de dopado hagan que esté completamente agotada de electrones libres bajo condiciones de operación normales. Aunque el grosor de la segunda capa no es tan crítico, si es importante que la calidad del material sea alta.



**Figura 14: Diagrama de bandas correspondiente a una estructura simplificada de HEMT**

El diagrama de banda para esta estructura bajo condiciones de polarización cero se muestra en la figura 14. Se produce una depresión profunda en el borde de la banda de conducción en el cambio entre los dos materiales. Esto provoca una alta concentración de portadores en una región estrecha a lo largo de la cara de la capa de GaAs de la heterounión. La elevada concentración de electrones libres ocurre en una región tan fina que se considera como un gas electrónico bidimensional cuantificado en términos de densidad de portadores. Los electrones que viajan por esta región no encuentran partículas donadoras ionizadas porque el GaAs está sin dopar. Los contactos con este gas electrónico se realizan a través de la fuente y drenador, de material de baja resistencia y fuertemente dopados. Para valores bajos de polarización de drenador a fuente, una corriente fluye desde el drenador a la fuente a través del

gas electrónico, siendo proporcional a la tensión aplicada entre drenador y fuente. A medida que ésta se incrementa, la velocidad del electrón y los niveles de corriente saturan. El nivel de la corriente de saturación depende de la densidad de portadores, dependiente a su vez de la polarización de la puerta.

## 3.2. MODELOS DE PEQUEÑA Y GRAN SEÑAL

### 3.2.1. MODELO DE PEQUEÑA SEÑAL

Este modelo es extremadamente importante para el trabajo con circuitos de microondas, proporcionando un enlace vital entre los parámetros S medidos y los procesos electrónicos que ocurren en el interior del dispositivo. Cada uno de los elementos del circuito equivalente proporcionan una aproximación en forma de elemento concentrado de algún aspecto físico.

Una topología considerada estándar para circuito equivalente tanto de transistor HEMT como de MESFET se representa en la figura 15. Aunque se han planteado otras topologías diferentes que incluyen elementos adicionales, esta configuración ha demostrado conseguir una adaptación excelente a los parámetros S hasta los 26 GHz, con la ventaja adicional de que sus elementos pueden extraídos de forma unívoca, como se muestra en el apartado 3.3.

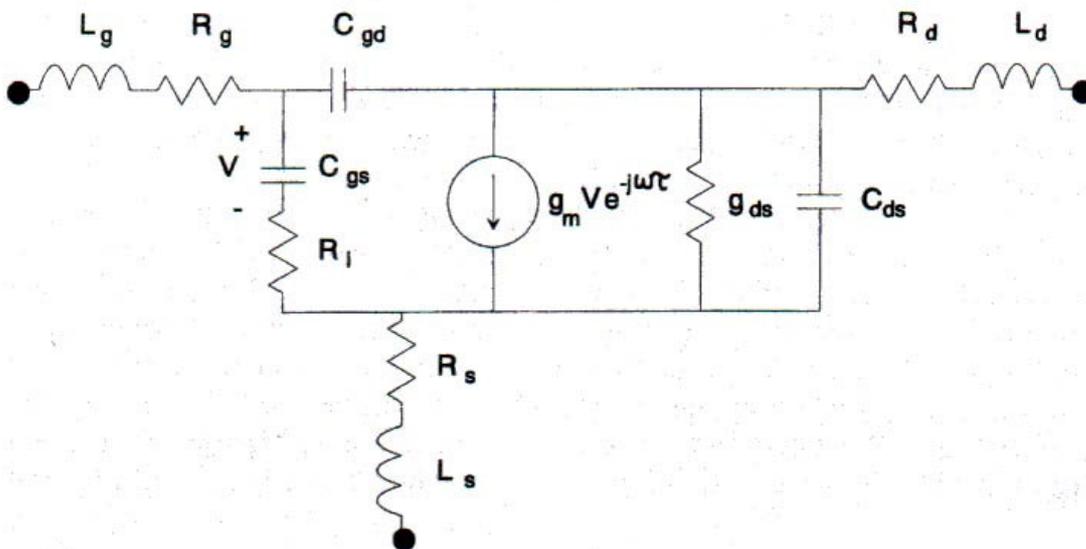


Figura 15: Modelo de pequeña señal de un HEMT

El circuito equivalente está compuesto por tres inductancias parásitas,  $L_s$ ,  $L_d$  y  $L_g$ ; tres resistencias parásitas,  $R_s$ ,  $R_d$  y  $R_g$ ; las capacidades  $C_{gs}$ ,  $C_{gd}$  y  $C_{ds}$ ; la transconductancia  $g_m$ ; la conductancia de salida  $g_{ds}$ ; el retraso de la transconductancia  $\tau$  y la resistencia de carga  $R_i$ .

### 3.2.2. MODELOS DE GRAN SEÑAL

Varios investigadores han desarrollado con éxito modelos empíricos para describir las características de funcionamiento de estos transistores. Para un dispositivo y una aplicación dada, la elección óptima del modelo depende de muchas consideraciones, como la disponibilidad del modelo o la eficiencia computacional.

Los modelos de gran señal aproximan las propiedades no lineales del dispositivo usando un conjunto único de ecuaciones analíticas. Estas no linealidades se asocian a elementos del circuito equivalente [3].

- **Modelo de Materka-Kacprzak**

Basándose en el modelo del FET, se realizan modificaciones para tener en cuenta la dependencia en la corriente entre drenador y fuente:

$$I_{ds} = I_{dss} \left(1 - \frac{V_{gs}}{V_T}\right)^2 \tanh\left[\frac{\alpha V_{ds}}{V_{gs} - V_T}\right] \quad (3.1)$$

$$V_T = V_{T0} + \mathcal{W}_{ds}$$

El parámetro  $I_{dss}$  representa la corriente de saturación si la tensión entre la puerta y la fuente del transistor es nula.

- **Modelo de Curtice-Ettenberg**

Estos dos investigadores modificaron el modelo propuesto inicialmente por uno de ellos, Curtice, para ajustar la relación de la corriente entre drenador y fuente como función de la tensión entre la puerta y la fuente, realizando una aproximación cúbica.

$$I_{ds} = (A_0 + A_1 v_1 + A_2 v_1^2 + A_3 v_1^3) \tanh(\mathcal{W}_{ds}) \quad (3.2)$$

$$v_1 = V_{gs} [1 + \beta(V_{ds0} - V_{ds})]$$

Los coeficientes  $A_i$  son evaluados a la tensión drenador-fuente  $V_{ds0}$ .

- **Modelo de Angelov**

Esta forma de modelar al transistor en gran señal es la más reciente de las aquí expuestas. Las ecuaciones que describen el comportamiento del transistor son:

$$I_{ds} = I_{pk0} \cdot [1 + \tanh(\psi)] \cdot \tanh(\alpha \cdot V_{ds}) \cdot (1 + \lambda V_{ds}) \quad (3.3)$$

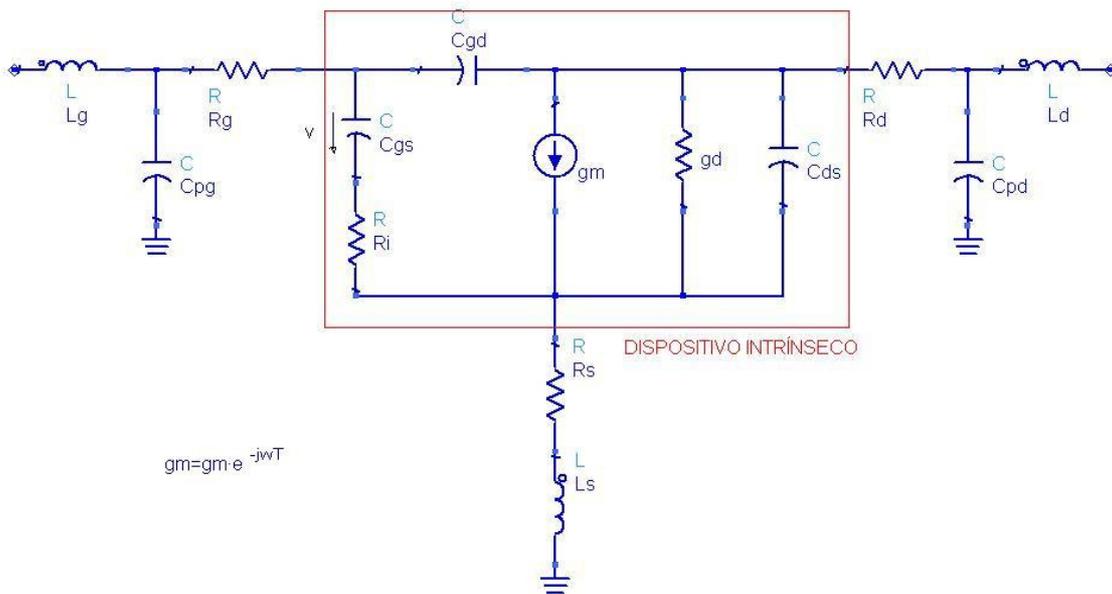
$$\psi = P_1 \cdot (V_{gs} - V_{pk}) + P_2 \cdot (V_{gs} - V_{pk})^2 + P_3 \cdot (V_{gs} - V_{pk})^3$$

Los valores  $P_i$  son los coeficientes polinómicos de la corriente del canal.

### **3.3. OBTENCIÓN DEL MODELO DE PEQUEÑA SEÑAL DE UN TRANSISTOR A PARTIR DE LOS PARÁMETROS S**

En muchas ocasiones los parámetros S son los únicos datos que conocemos de un determinado dispositivo. Para el desarrollo de circuitos, disponer de un modelo exacto es una herramienta muy valiosa. Existen programas disponibles comercialmente que optimizan algunos e incluso todos los parámetros a los que es reducido un FET, y aunque los parámetros S sean bastante exactos, los valores resultantes de los elementos dependen de los valores iniciales y pueden diferir bastante de los valores físicos.

Para superar estas dificultades, en 1988 se desarrolló un nuevo método para determinar el circuito equivalente de pequeña señal [1] que funcionaba bien hasta frecuencias de 5GHz. Para eliminar los errores de este método a altas frecuencias, en 1990 se mejoró para determinar los parámetros internos de un FET sin limitaciones de frecuencia [2].



**Figura 16: Circuito equivalente de pequeña señal de un FET**

El circuito equivalente de pequeña señal de un FET se muestra en la figura 16. Este circuito está dividido en los elementos parásitos externos y el dispositivo intrínseco, que contiene siete elementos desconocidos. El procedimiento a seguir es:

1. Cálculo de los parámetros extrínsecos.
2. Determinación de la matriz de admitancia intrínseca.
3. A partir de ella, cálculo de los parámetros intrínsecos.

En total son quince parámetros independientes de la frecuencia que determinan el circuito de pequeña señal.

### 3.3.1. CÁLCULO DE LOS PARÁMETROS EXTRÍNSECOS

Todos los elementos son directamente deducidos de medidas realizadas bajo la condición  $V_{ds}=0$ . Para cualquier condición de alimentación de la puerta del transistor, las impedancias extrínsecas del dispositivo pueden expresarse como [1]:

$$\begin{aligned} Z_{11} &= R_s + R_g + \frac{R_c}{3} + \frac{nkT}{qI_g} + j\omega(L_s + L_g) \\ Z_{12} = Z_{21} &= R_s + \frac{R_c}{2} + j\omega L_s \\ Z_{22} &= R_s + R_d + R_c + j\omega(L_s + L_d) \end{aligned} \quad (3.4)$$

donde  $R_c$  es la resistencia del canal bajo la puerta. Como puede apreciarse, se trabaja con las impedancias extrínsecas del dispositivo. Para obtener éstas, se parte de los parámetros S medidos, y se hace la traslación a impedancias con las expresiones [3]:

$$\begin{aligned} Z_{11} &= Z_0 \frac{(1 + s_{11})(1 - s_{22}) + s_{12}s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12}s_{21}} \\ Z_{12} &= Z_0 \frac{2s_{12}}{(1 - s_{11})(1 - s_{22}) - s_{12}s_{21}} \\ Z_{21} &= Z_0 \frac{2s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12}s_{21}} \\ Z_{22} &= Z_0 \frac{(1 - s_{11})(1 + s_{22}) + s_{12}s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12}s_{21}} \end{aligned} \quad (3.5)$$

Una vez conseguidas estas expresiones, a partir de las anteriores se pueden obtener directamente los valores de las inductancias:

$$\begin{aligned} L_s &= \text{Im}(Z_{12}) \\ L_g &= \text{Im}(Z_{11}) - \omega L_s \\ L_d &= \text{Im}(Z_{22}) - \omega L_s \end{aligned} \quad (3.6)$$

La obtención de los valores de las resistencias parásitas puede realizarse a partir de las partes reales de las ecuaciones de las impedancias extrínsecas, pero es necesaria una condición adicional al ser cuatro incógnitas ( $R_c$ ,  $R_g$ ,  $R_d$ ,  $R_s$ ) y tres ecuaciones. Esta relación adicional puede obtenerse determinando el valor de  $R_c$  si se conocen los parámetros tecnológicos del canal; calculando el valor de la suma de  $R_s + R_d$  con el analizador de red usando la parte real de  $Z_{22}$ ; o calcular  $R_s$  y  $R_d$  mediante medidas DC.

Si escogemos el método basado en medidas en DC, éstas pueden realizarse siguiendo el procedimiento descrito en [3]. Hay que realizar medidas de  $I_g$  como función de  $V_g$  en la configuración del dispositivo en dc. Las medidas se realizarán bajo tres condiciones:

1. Fuente cortocircuitada y drenador a circuito abierto. El valor de la resistencia serie que se obtiene es  $R_a=R_g+R_s$ .
2. Fuente a circuito abierto y el drenador a tierra:  $R_b=R_g+R_d$ .
3. Fuente y drenador a tierra:  $R_c=R_g+(R_d/R_s)=R_g+R_d \cdot R_s/(R_d+R_s)$ .

De esas tres medidas experimentales de las resistencias  $R_a$ ,  $R_b$  y  $R_c$  obtenemos los valores de los parámetros buscados:

$$\begin{aligned} R_g &= R_c - \sqrt{R_c^2 - R_c(R_a + R_b) + R_a R_b} \\ R_d &= R_b - R_g \\ R_s &= R_a - R_g \end{aligned} \quad (3.7)$$

Los últimos dos parámetros extrínsecos que faltan son  $C_{pd}$  y  $C_{pg}$ . Si medimos los parámetros S bajo las condiciones  $V_{ds}=0$  y  $V_{gs}<V_p$ , y los transformamos en parámetros de admitancia con las expresiones [24], obtenemos la matriz de admitancia:

$$\begin{aligned} Y_{11} &= Y_0 \frac{(1-s_{11})(1+s_{22})+s_{12}s_{21}}{(1+s_{11})(1+s_{22})-s_{12}s_{21}} \\ Y_{12} &= Y_0 \frac{-2s_{12}}{(1+s_{11})(1+s_{22})-s_{12}s_{21}} \\ Y_{21} &= Y_0 \frac{-2s_{21}}{(1+s_{11})(1+s_{22})-s_{12}s_{21}} \\ Y_{22} &= Y_0 \frac{(1+s_{11})(1-s_{22})+s_{12}s_{21}}{(1+s_{11})(1+s_{22})-s_{12}s_{21}} \end{aligned} \quad (3.8)$$

Bajo esas condiciones de alimentación del transistor, el circuito equivalente en pequeña señal del FET [1] se muestra en la figura 17.

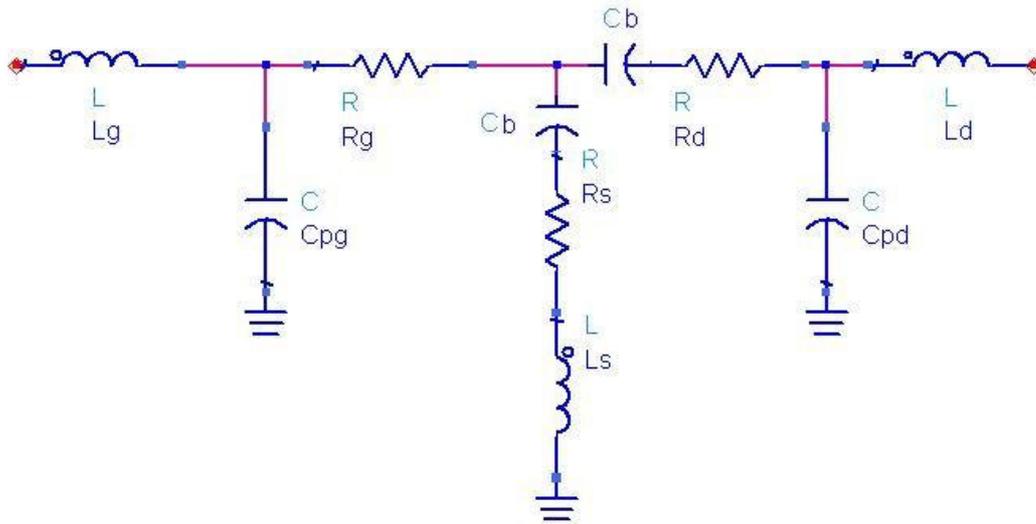


Figura 17: Circuito equivalente de pequeña señal de un FET con  $V_{ds}=0$  y  $V_g < V_p$

En esta figura,  $C_b$  representa la capacidad marginal debida a la extensión de la capa de transición a cada lado de la puerta. Para frecuencias altas, del orden de GHz, las resistencias e inductancias no tienen influencia en la parte imaginaria de los parámetros de admitancia, que pueden escribirse así:

$$\begin{aligned} \text{Im}(Y_{11}) &= j\omega(C_{pg} + 2C_b) \\ \text{Im}(Y_{12}) = \text{Im}(Y_{21}) &= -j\omega C_b \\ \text{Im}(Y_{22}) &= j\omega(C_b + C_{pd}) \end{aligned} \quad (3.9)$$

Con todos estos pasos ya se han determinado los parámetros extrínsecos. Con ellos puede determinarse la matriz de admitancia intrínseca, y posteriormente, los parámetros intrínsecos.

### 3.3.2. CÁLCULO DE LA MATRIZ DE ADMITANCIA INTRÍNSECA

Partimos de los parámetros S del dispositivo completo e iremos eliminando los dispositivos extrínsecos hasta conseguir los parámetros de admitancia del dispositivo intrínseco [1]. La situación de partida se muestra en la figura 18.

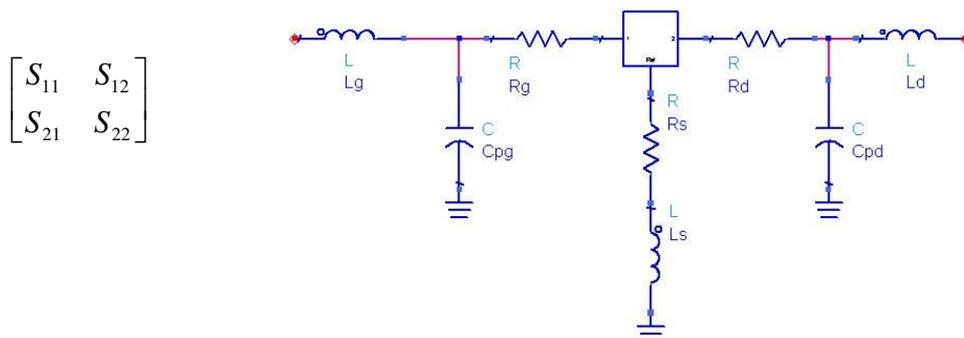
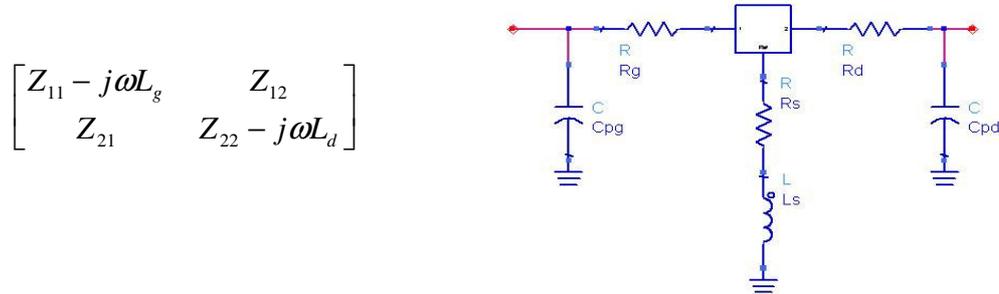


Figura 18: Método de extracción de matriz Y intrínseca - Paso 1

A continuación transformamos los parámetros S a parámetros de impedancia (Z) y substraemos los elementos en serie más externos,  $L_g$  y  $L_d$ . Usamos las expresiones de [24] para las transformaciones, quedando la matriz de impedancia como se ve en la figura 19.



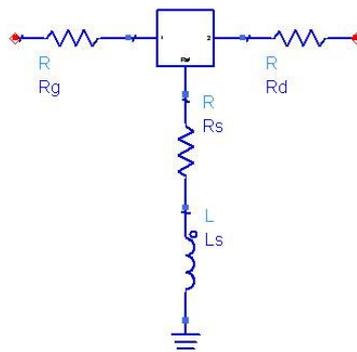
$$\begin{bmatrix} Z_{11} - j\omega L_g & Z_{12} \\ Z_{21} & Z_{22} - j\omega L_d \end{bmatrix}$$

**Figura 19: Método de extracción de matriz Y intrínseca - Paso 2**

El tercer paso consiste en la transformación de parámetros Z a parámetros Y, haciendo posteriormente la sustracción de  $C_{pg}$  y  $C_{pd}$ , que están en paralelo. La matriz de admitancia resultante es:

$$\begin{bmatrix} Y_{11} - j\omega C_{pg} & Y_{12} \\ Y_{21} & Y_{22} - j\omega C_{pd} \end{bmatrix} = \begin{bmatrix} \frac{Z_{22} - j\omega C_{pg}}{|Z|} & \frac{-Z_{12}}{|Z|} \\ \frac{-Z_{21}}{|Z|} & \frac{Z_{11}}{|Z|} - j\omega C_{pd} \end{bmatrix} \quad (3.10)$$

En este punto esta matriz representa al circuito de la figura 20. Los parámetros  $Z_{ij}$  usados se corresponden a los de la última matriz calculada, y de la misma manera para las admitancias  $Y_{ij}$  que se usarán.



**Figura 20: Método de extracción de matriz Y intrínseca - Paso 3**

Transformando de nuevo los parámetros de admitancia en impedancia y eliminando de la matriz los elementos  $R_g$ ,  $R_s$ ,  $R_d$  y  $L_s$  que están en serie, la matriz resultante es la matriz de impedancia del circuito intrínseco:

$$\begin{bmatrix} Z_{11} - R_s - R_g - j\omega L_s & Z_{12} - R_s - j\omega L_s \\ Z_{21} - R_s - j\omega L_s & Z_{22} - R_s - R_d - j\omega L_s \end{bmatrix} = \begin{bmatrix} \frac{Y_{22}}{|Y|} - R_s - R_g - j\omega L_s & \frac{-Y_{12}}{|Y|} - R_s - j\omega L_s \\ \frac{-Y_{21}}{|Y|} - R_s - j\omega L_s & \frac{Y_{11}}{|Y|} - R_s - R_d - j\omega L_s \end{bmatrix} \quad (3.11)$$

El último paso consiste en convertir esos parámetros de impedancia a parámetros Y, ya que a partir de éstos se calculan los valores de los elementos intrínsecos. Por lo tanto, la matriz final será:

$$Y_{\text{int}} = \begin{bmatrix} \frac{Z_{22}}{|Z|} & \frac{-Z_{12}}{|Z|} \\ \frac{-Z_{21}}{|Z|} & \frac{Z_{11}}{|Z|} \end{bmatrix}$$

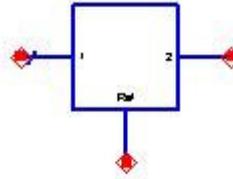


Figura 21: Método de extracción de matriz Y intrínseca - Paso 4

### 3.3.3. CÁLCULO DE LOS PARÁMETROS INTRÍNSECOS

Caracterizamos los componentes intrínsecos del dispositivo, en total siete, mediante los parámetros de admitancia recién calculados. Además de estas admitancias obtenidas a partir de los parámetros S, se calcula las admitancias  $Y_{ij}$  analizando directamente el circuito equivalente del dispositivo intrínseco [2]:

$$\begin{aligned} Y_{11} &= \frac{R_i C_{gs}^2 \omega^2}{D} + j\omega \left( \frac{C_{gs}}{D} + C_{gd} \right) \\ Y_{12} &= -j\omega C_{gd} \\ Y_{21} &= \frac{g_m e^{-j\omega\tau}}{1 + j\omega R_i C_{gs}} - j\omega C_{gd} \\ Y_{22} &= g_{ds} + j\omega (C_{ds} + C_{gd}) \\ \text{con } D &= 1 + \omega^2 C_{gs}^2 R_i^2 \end{aligned} \quad (3.11)$$

Separando parte real de la imaginaria se pueden extraer los valores de los siete parámetros intrínsecos. Los más sencillos de obtener son  $C_{gd}$ ,  $C_{ds}$  y  $g_{ds}$  al no ser necesario apenas operaciones:

$$C_{gd} = \frac{-\text{Im}(Y_{12})}{\omega} \quad g_{ds} = \text{Re}(Y_{22}) \quad C_{ds} = \frac{\text{Im}(Y_{22})}{\omega} - C_{gd} \quad (3.12)$$

Para deducir la expresión de los parámetros  $R_i$  y  $C_{gs}$  es necesario realizar operaciones con  $Y_{11}$ , tanto con la parte real como con la imaginaria:

$$R_i = \frac{\operatorname{Re}(Y_{11})}{\operatorname{Re}(Y_{11})^2 + [\operatorname{Im}(Y_{11}) - \omega C_{gd}]^2} \quad C_{gs} = \frac{\operatorname{Im}(Y_{11}) - \omega C_{gd}}{\omega} \left( 1 + \frac{\operatorname{Re}(Y_{11})^2}{[\operatorname{Im}(Y_{11}) - \omega C_{gd}]^2} \right) \quad (3.13)$$

Para poder calcular los otros dos parámetros que quedan,  $g_m$  y  $\tau$ , hay que hacer bastantes operaciones a partir de  $Y_{21}$  [2], aplicando Euler y desarrollando relaciones trigonométricas. El resultado final es:

$$g_m = \sqrt{[\operatorname{Re}(Y_{21})^2 + (\operatorname{Im}(Y_{21}) + \omega C_{gd})^2] \left[ 1 + \omega^2 C_{gs}^2 R_i^2 \right]} \quad (3.14)$$

$$\tau = \frac{1}{\omega} \operatorname{arcsen} \left[ \frac{-\operatorname{Im}(Y_{21}) - \omega C_{gd} - \operatorname{Re}(Y_{21}) \omega C_{gs} R_i}{g_m} \right]$$

Con estos cálculos de los parámetros intrínsecos y los realizados para los parámetros extrínsecos ya estaría completamente definido el modelo de pequeña señal equivalente del transistor FET (figura 16).