

**CONTRIBUCIONES Y
RESULTADOS**

5. CONTRIBUCIONES Y RESULTADOS

A continuación se van a detallar las contribuciones aportadas mediante el trabajo realizado a través de todas las simulaciones efectuadas. De cada una de ellas se presentarán los circuitos usados en el ADS, comentando para cada uno de ellos los elementos más destacados. Los resultados obtenidos, en la hoja de resultados, se representan en gráficas y tablas de contenidos, realizando posteriormente una discusión de estos datos.

La metodología seguida para la elaboración de estas simulaciones consta de los siguientes pasos:

- Obtención de los valores de los elementos del modelo de pequeña señal: se realiza una comparación de los parámetros S del transistor proporcionados por el fabricante con los que se obtienen usando el modelo de pequeña señal con los valores también proporcionados por éste. Posteriormente, para disminuir la diferencia entre esos parámetros, se realiza una optimización de los valores de los elementos que componen el circuito de pequeña señal para que se ajusten mejor en un entorno de la frecuencia de trabajo, 5.25 GHz, contrastando de nuevo los parámetros S. Se efectúa sobre dos circuitos distintos:
 - Modelo simple: circuito equivalente del transistor sin considerar el encapsulado.
 - Modelo completo: circuito equivalente del transistor incluyendo el encapsulado.
- El segundo bloque de simulaciones se centra en hacer el diseño del amplificador de microondas aprovechando las herramientas que proporciona el ADS, como la guía de diseño de amplificadores. Por ese motivo, se detallarán todos los intentos de encontrar el diseño óptimo, incluyendo los que no proporcionaron una solución, para así mostrar la forma de seguir esa técnica de diseño si otro transistor lo permitiera. Los pasos seguidos son:
 - Estudio de los parámetros generales de estabilidad
 - Elección del punto de trabajo para conseguir:
 - Adaptación conjugada.
 - Figura de ruido mínima.
 - Adaptación en un único puerto.

- Desadaptación controlada en ambos puertos.
- Coeficientes de reflexión óptimos para VSWR mínimos.
- Mejorar la estabilidad añadiendo un circuito de estabilización del transistor.
- Caracterización del sustrato
- Elaboración de las redes de adaptación de impedancias de entrada y de salida para dos puntos de trabajo que definen dos posibles soluciones: la que proporciona VSWR mínimos y la que incluye la red de estabilización del transistor.
- Creación de la red de polarización del circuito, calculando previamente el punto de trabajo en DC mediante la caracterización del transistor con las curvas I-V usando el modelo de Curtice-3
- Simulaciones de parámetros S finales para las dos soluciones bajo estudio.
- Elección del mejor diseño
- Estudio de su comportamiento mediante las simulaciones de balance armónico, que nos proporcionan datos como la ganancia de compresión o la intermodulación, usando el modelo que incluye efectos no lineales, el de Curtice-3, para la representación del transistor
 - Simulaciones de balance armónico de un tono.
 - Simulaciones de balance armónico de dos tonos.
 - Simulaciones balance armónico de uno y dos tonos para la representación de los contornos de Load-Pull.
- Caracterización de un dispositivo, en este caso un transistor, mediante un elemento SDD: dispositivo simbólicamente definido. En este método es el usuario el que determina cuál será la respuesta del dispositivo ya que le asigna las ecuaciones que desee, creando su propio modelo

5.1. OBTENCIÓN DE LOS VALORES DE LOS ELEMENTOS DEL MODELO DE PEQUEÑA SEÑAL

El objetivo final es calcular los parámetros intrínsecos y extrínsecos del modelo de pequeña señal del transistor FET. Para ello, el fabricante del dispositivo proporciona la lista de los parámetros S en función de la frecuencia en un determinado

punto de polarización del transistor. La hoja de catálogo completa del transistor EPB018A5-70 de Excelics se recoge en el Anexo 7.1.

El diseño del circuito a realizar debe ser tal que permita la optimización de los parámetros del FET para que los parámetros S medidos sean lo más similares posibles a los aportados por el fabricante del dispositivo, centrándonos en un rango alrededor de la frecuencia de trabajo, 5.25GHz. Se mostrarán los resultados antes de optimizar los elementos y también después de haber hecho este proceso, para que puedan compararse y así comprobar la mejora introducida.

5.1.1. MODELO SIMPLE

En primer lugar es necesario conocer cuál es el circuito equivalente del transistor de efecto de campo empleado por el programa de simulación a utilizar, Advanced Design System (ADS). Recurriendo a sus referencias [5], se obtiene el modelo con los parámetros intrínsecos:

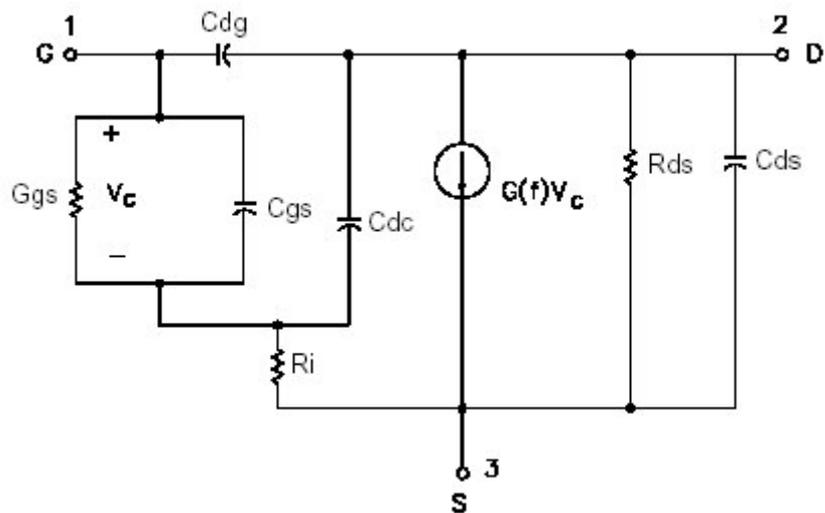


Figura 24: Modelo equivalente del FET en ADS

donde:

- G: magnitud de la transconductancia en dc. Las unidades posibles son pS, nS, uS, mS.
- T: tiempo de retraso asociado con la transconductancia. Las unidades posibles son fsec, psec, nsec, usec, msec.
- F: frecuencia de atenuación de la transconductancia. Las unidades posibles son Hz, kHz, MHz, GHz.

- Cgs: capacidad entre puerta y fuente. Las unidades posibles son fF, pF, nF, uF, mF.
- Ggs: conductancia entre puerta y fuente. Las unidades posibles son pS, nS, uS, mS.
- Ri: resistencia de canal. Las unidades posibles son mOhm, Ohm, kOhm, MOhm, GOhm.
- Cdg: capacidad entre drenador y puerta. Las unidades posibles son fF, pF, nF, uF, mF.
- Cdc: capacidad de la capa del dipolo. Las unidades posibles son fF, pF, nF, uF, mF.
- Cds: capacidad entre drenador y fuente. Las unidades posibles son fF, pF, nF, uF, mF.
- Rds: resistencia entre drenador y fuente. Las unidades posibles son mOhm, Ohm, kOhm, MOhm, GOhm.

Se define la transconductancia, en función de la frecuencia, como:

$$G(f) = G \times \left(\frac{e^{-j2\pi fT}}{1 + j \frac{f}{T}} \right) \leftrightarrow F > 0 \quad (5.1)$$

$$G(f) = G \times e^{-j2\pi fT} \leftrightarrow F = 0$$

donde f es la frecuencia de simulación en Hz, y F es la frecuencia de referencia, también en Hz. Estableciendo $F=0$ se consigue que la magnitud de la transconductancia sea constante respecto a la frecuencia.

Para realizar las simulaciones se tomarán los valores $F=0$, $Ggs=0$ y $Cdc=0$. Con estos dos últimos datos los correspondientes elementos quedan en circuito abierto, siendo igual al modelo usado por Berroth, Bosch y Dambrine [1 y 2]. Por tanto el circuito equivalente del transistor, intrínsecamente, es el de la figura 25:

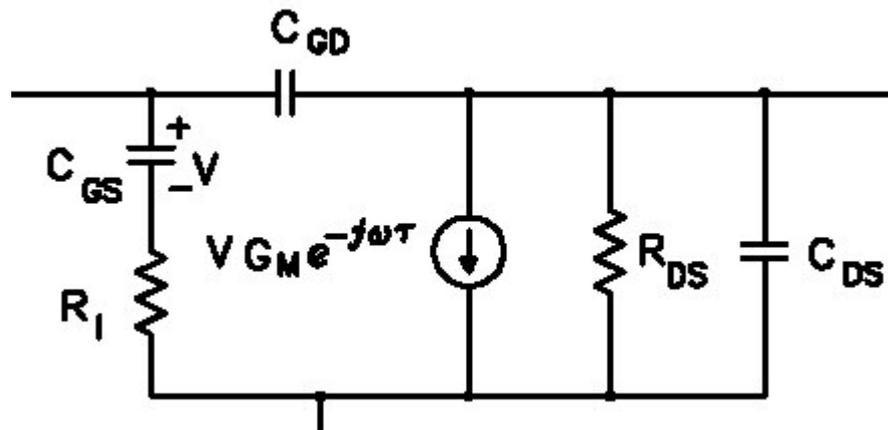


Figura 25: Modelo de pequeña señal

donde los parámetros intrínsecos son G , T , F , C_{gs} , G_{gs} , R_i , C_{dg} , C_{dc} , C_{ds} , R_{ds} y los extrínsecos son L_g , R_g , L_s , R_s , L_d y R_d . En el esquemático los primeros aparecen representados por el símbolo de un transistor FET de la figura 26.

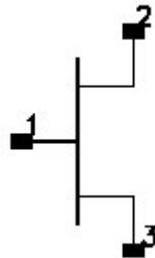


Figura 26: Símbolo del FET

y los segundos están representados explícitamente por bobinas y resistencias.

5.1.1.1. Antes de optimizar

En este circuito no se van a incluir los elementos que hacen posible la optimización. Únicamente constará del transistor, los puertos y los objetos básicos para hacer la simulación de parámetros S . A cada uno de los elementos del transistor se le asigna el valor establecido por el fabricante para el funcionamiento en todo el rango de frecuencia, de 1 a 26 GHz. Posteriormente se calcularán los valores adecuados para un rango mas estrecho centrado en la frecuencia de trabajo.

El esquema empleado es:

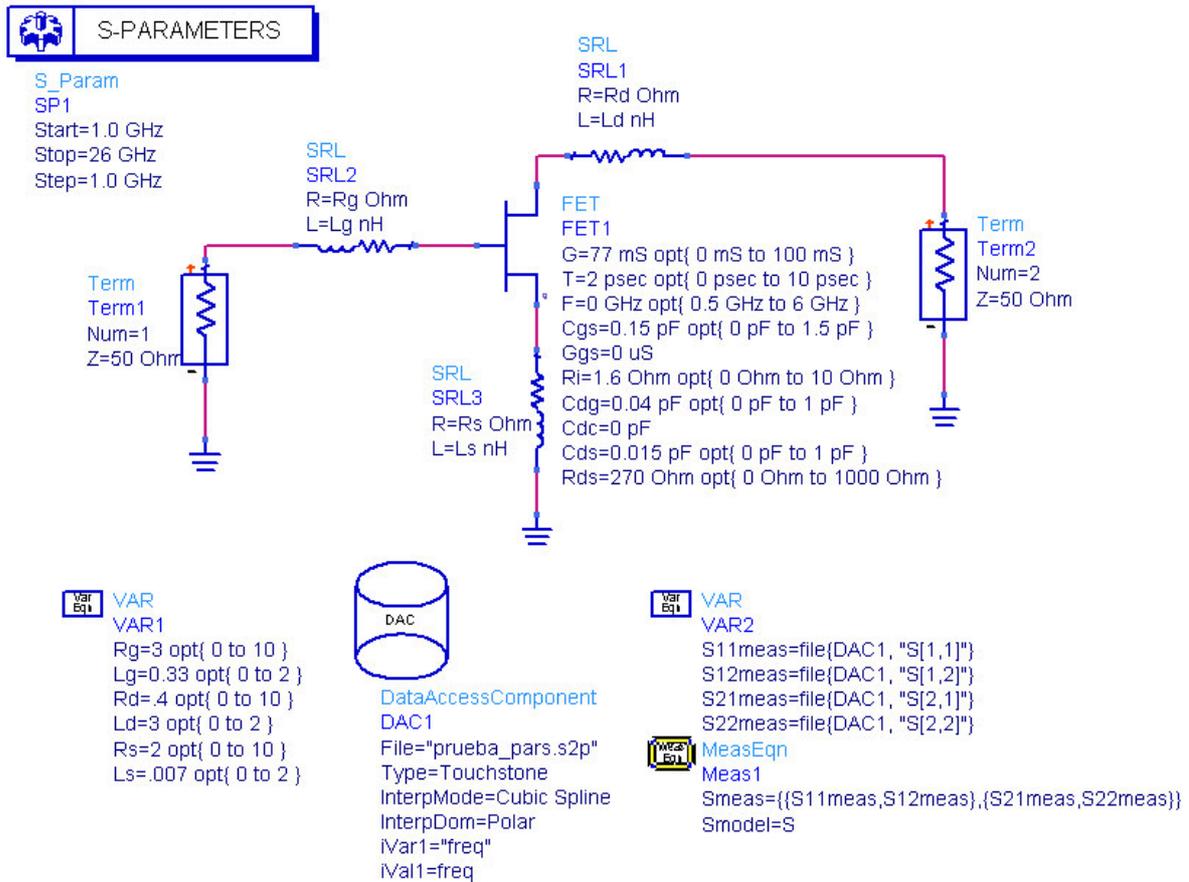


Figura 27: Circuito antes de optimizar

Tras realizar la simulación y calcular los parámetros S, llamados "Smodel" en los resultados obtenidos por pantalla se representa la diferencia entre éstos y los valores dados por el fabricante, "Smeas".

Comparación de parámetros S antes de optimización

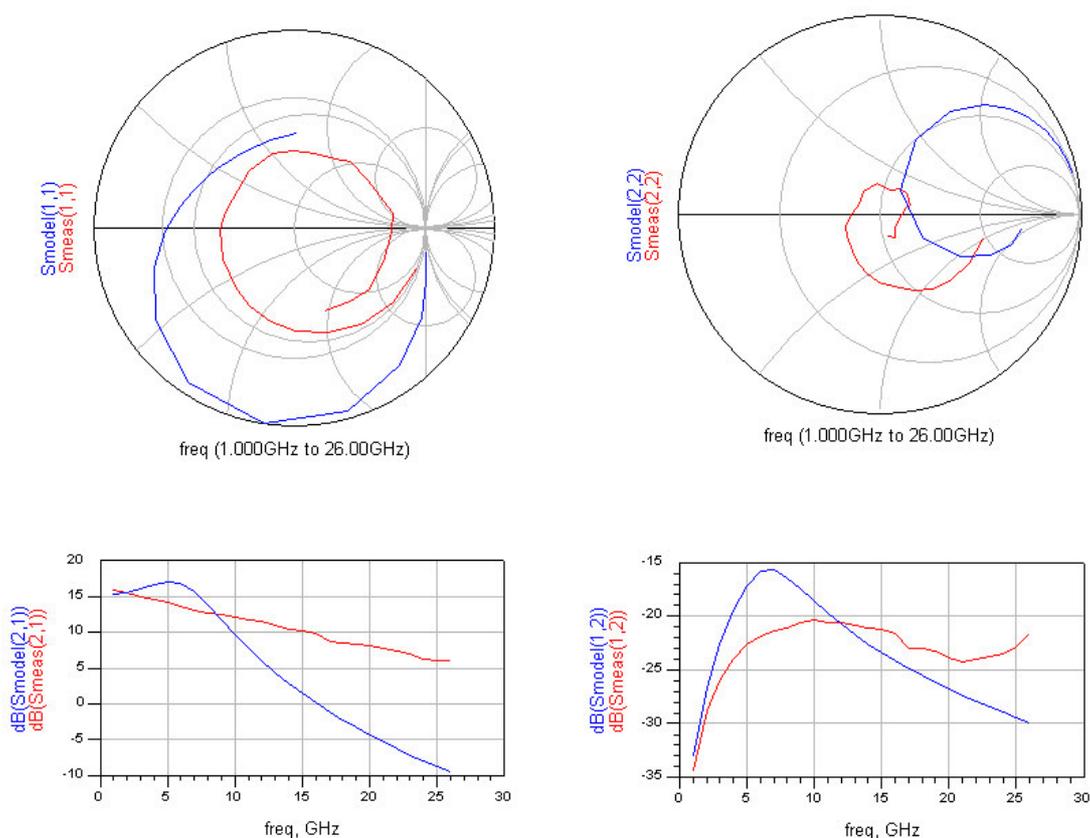


Figura 28: Resultados antes de optimizar

Se puede apreciar como hay bastante diferencia entre ambos. En torno a los 5GHz la separación es de 3dB para s_{21} o de 6dB para s_{12} . Los otros dos parámetros están representados en forma polar, no pudiéndose establecer de forma directa su diferencia en dB, pero sí es clara la separación entre las gráficas. Esto se debe a que los parámetros del circuito equivalente facilitados por el fabricante intentan representar lo mejor posible el comportamiento general del dispositivo, en toda la banda de frecuencia para la que es útil. Por lo tanto, a algunas frecuencias esta caracterización será más o menos adecuada. Esto nos lleva a la necesidad de buscar unos elementos para el circuito equivalente del transistor que se ajusten mejor a los parámetros S en el rango de frecuencias para el que vamos a usar el dispositivo, mucho menor que el de funcionamiento del transistor que debe considerar el fabricante.

5.1.1.2. Optimización

El circuito usado para la caracterización del modelo de pequeña señal se muestra en la figura 29. Aunque se compararán los parámetros S en el rango comprendido entre 1 y 26 GHz, la optimización de los valores de los elementos se

realizará sólo en el entorno de la frecuencia de interés, entre 4 y 6 GHz, para que así el ajuste en la frecuencia de trabajo, 5.25 GHz, sea lo mejor posible. Estos datos pueden comprobarse en los elementos que determinan los objetivos de la optimización, "Goal", de la figura 29.

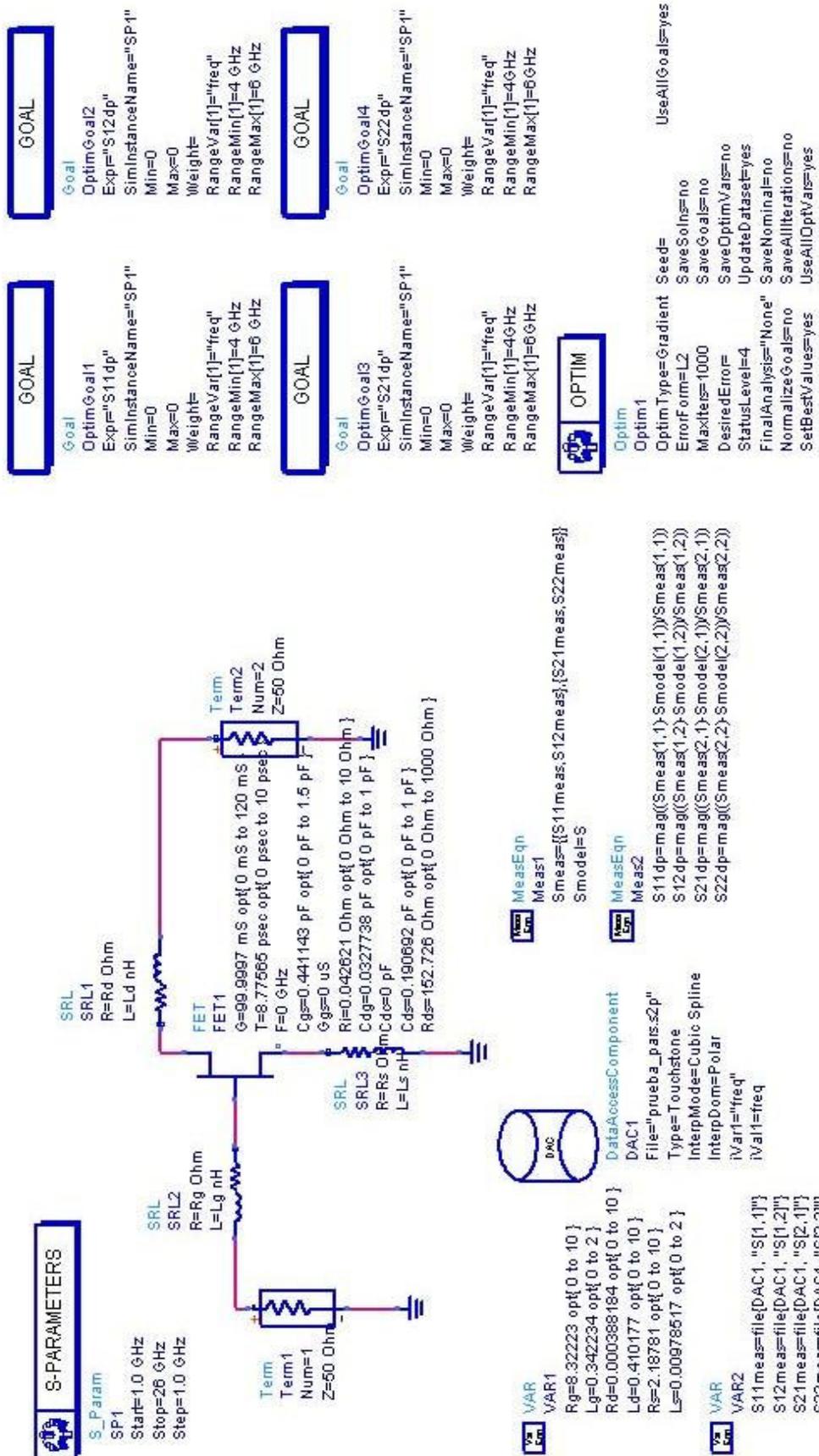


Figura 29: Circuito para optimizar

Los valores óptimos de todos los parámetros se obtienen mediante la minimización de la diferencia entre los parámetros S dados por el fabricante y los obtenidos del circuito bajo simulación. Los primeros son llamados “Smeas” y a través de un componente de acceso de datos (Data Access Component, DAC) son asignados a las variables los datos contenidos en un fichero tipo s2p.

5.1.1.2.1. Archivos “.s2p”

Los archivos de datos “SnP”, también conocidos como Touchstone, son archivos de texto en los que los datos aparecen línea a línea, una para cada punto de datos, en orden creciente de frecuencia [6]. Cada línea de datos consiste en un valor de frecuencia y en uno o más pares de valores para la magnitud y fase de cada parámetro S a esa frecuencia. El orden en el que deben aparecer es S11, S21, S12, S22. Los valores pueden ir separados por uno o más espacios o tabuladores. Los comentarios van precedidos de un símbolo de exclamación “!”.

Existe una línea especial, llamada línea de opción, que precede a las líneas de datos y especifica las unidades de frecuencia, formato de los datos y valor de la impedancia normalizada:

#<unidad de frecuencia> <parámetro> <formato> <Rn>

Cada elemento puede valer:

- Unidad: GHZ, MHz, KHz, Hz.
- Parámetro: S (Scattering), Y (admitancia), Z (impedancia).
- Formato: en el que están expresados los datos. Puede ser DB (magnitud en dB y ángulo), MA (magnitud y ángulo) o RI (parte real e imaginaria).
- Rn: valor de la resistencia de referencia en Ohmios, donde n debe ser un número positivo. Es el valor real de la impedancia respecto a la cual los parámetros están normalizados.

Se ha utilizado la siguiente configuración para la línea de opción: # GHZ S MA R 50. Por consiguiente, las líneas de datos tienen la expresión:

f |S11| <S11 |S21| <S21 |S12| <S12 |S22| <S22

A la hora de nombrar a los archivos hay que darles extensión “.snp”, donde la n indica el número de puertos; en este caso son dos, por lo que será “.s2p”. El contenido exacto del fichero puede observarse en el Anexo 7.2.

5.1.1.2.2. Data Access Component

También llamado DAC [7], es un bloque que puede ser usado para extraer o extrapolar variables dependientes multidimensionales a partir de otras independientes. En este caso, el uso que se le da es muy sencillo, ya que los parámetros S serán leídos directamente de un archivo Touchstone, poniendo su nombre y tipo en los campos “File” y “Type” respectivamente.



Figura 30: Data Access Component

Además de “Smeas”, mediante el componente de simulación de parámetros S del circuito se obtienen los valores de “Smodel”, que se corresponden con los resultados tras haber optimizado y asignado unos valores a los componentes del modelo.

Mediante componentes MeasEqn se establecen las ecuaciones a minimizar: S11dp, S12dp, S21dp, S22dp. Con las expresiones usadas, las diferencias de magnitud y fase entre los correspondientes parámetros S se establecerán como objetos de la minimización:

$$\begin{aligned}
 S11dp &= \text{mag} \left(\frac{Smeas(1,1) - Smodel(1,1)}{Smeas(1,1)} \right) \\
 S12dp &= \text{mag} \left(\frac{Smeas(1,2) - Smodel(1,2)}{Smeas(1,2)} \right) \\
 S21dp &= \text{mag} \left(\frac{Smeas(2,1) - Smodel(2,1)}{Smeas(2,1)} \right) \\
 S22dp &= \text{mag} \left(\frac{Smeas(2,2) - Smodel(2,2)}{Smeas(2,2)} \right)
 \end{aligned} \tag{5.2}$$

Posteriormente hay que establecer los objetivos, es decir, a que valor queremos llegar como óptimo y en que rango de frecuencia ha de conseguirse. Para hacer que los parámetros S sean lo más similares posibles a la frecuencia de trabajo, se intenta conseguir que Sijdp sea 0 entre 4 y 6 GHz.

Para conseguir la optimización se utiliza el componente “Optim” [8]. Entre todas las posibilidades de configuración posibles, tras varias pruebas, se ha elegido la opción que mejores resultados proporciona. Cabe destacar el tipo de optimizador

usado, "Gradient", con la forma de error L2. Los optimizadores que usan el método de búsqueda con gradientes calculan el gradiente de la función de error del circuito. Normalmente progresan más rápido hacia un punto donde la función de error está minimizada. Al calcular el gradiente de la función de error están determinando la dirección en la que moverse para establecer valores de los parámetros que reduzcan la función de error, hasta que ésta sea minimizada. Entonces el gradiente es evaluado nuevamente y se repite el proceso. Como una iteración usando este proceso requiere la evaluación de muchas funciones, es un método de búsqueda que lleva bastante más tiempo que otro tipo de métodos de búsqueda, como el "Random". Sin embargo, un diseño optimizado con "Gradient" tiene la menor sensibilidad (es más estable) a las ligeras variaciones en los valores de sus parámetros.

La función empleada para calcular el error es la de los mínimos cuadrados (abreviadamente llamada en ADS L2, de Least-Squares). Evalúa el error para cada objetivo especificado en cada punto de frecuencia individualmente. Luego eleva al cuadrado las magnitudes de esos errores, que son promediadas en frecuencia y/o potencia.

Los resultados obtenidos se representan en la figura 31. En ella se observan los parámetros S del fabricante y del circuito optimizado para poder compararlos. Tanto S11 como S22 se representan en la Carta de Smith, mientras que de S21 y S12 se presentan su magnitud en decibelios (dB). A la frecuencia de trabajo, 5.25GHz, se puede comprobar como ambas gráficas coinciden para todos los parámetros S, tal y como era el objetivo del circuito.

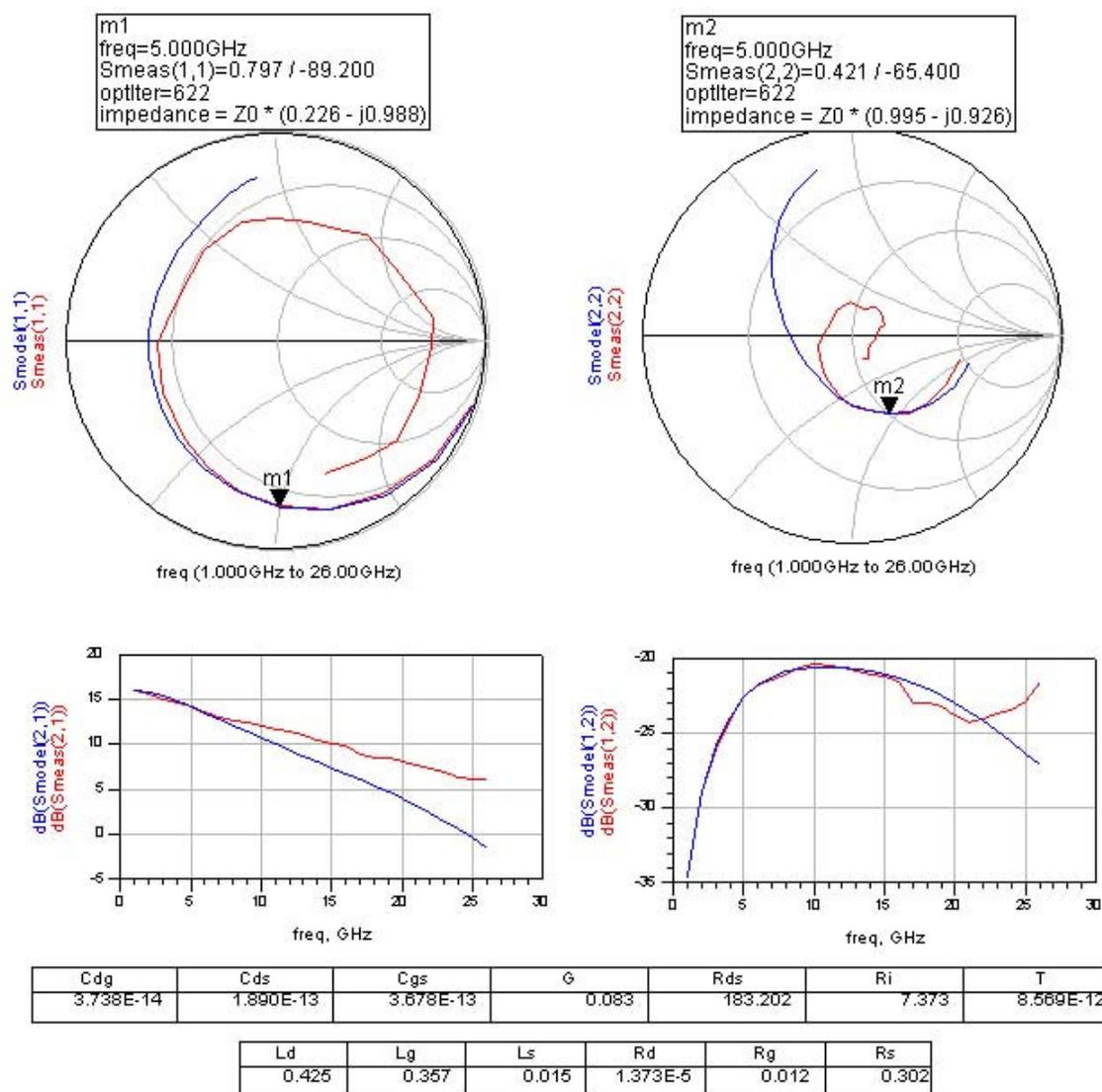


Figura 31: Resultados tras optimizar

Finalmente en las tablas inferiores de la pantalla de resultados se listan los valores de los elementos del modelo de pequeña señal, tanto intrínsecos como extrínsecos, una vez completada la optimización.

5.1.2. MODELO COMPLETO

Hasta ahora se ha usado un modelo equivalente de pequeña señal para el transistor bastante sencillo, ya que, por simplificación inicial, no se han tenido en cuenta algunos componentes. Pueden destacarse, por ejemplo, los derivados de la presentación del FET en un encapsulado, que añade ciertas capacidades y bobinas que unen los terminales del transistor.

5.1.2.2. Encapsulado

En el transistor EPB018A5-70, se caracteriza por ser no hermético, de cerámica de bajo coste y de 70 milímetros. Cuando el transistor viene recubierto con un encapsulado es necesario considerar nuevas relaciones entre los terminales, lo que se transforma en la aparición de nuevos elementos a considerar en el modelo de pequeña señal. En la figura 33 se muestra el modelo a usar cuando se considera el transistor encapsulado, según recomienda el fabricante:

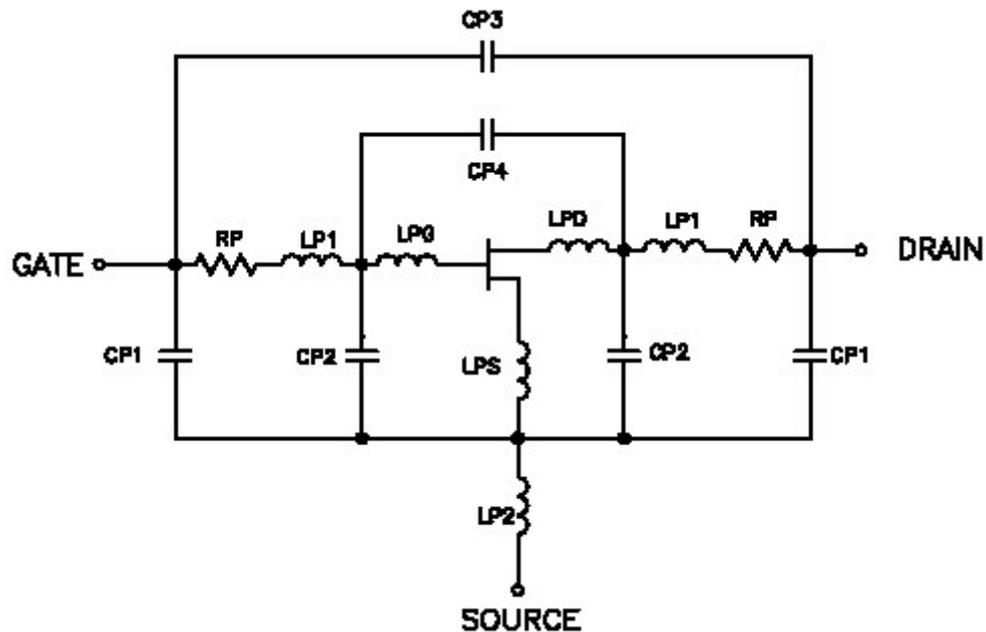


Figura 33: Modelo del encapsulado

En él puede sustituirse el FET del esquemático tanto por el modelo de pequeña señal como el de gran señal para el dispositivo. Los valores de los elementos mostrados pueden verse en la siguiente tabla, donde se clasifican según las características del encapsulado. En el caso particular del EPB018A5-70, las últimas cifras son las que especifican las dimensiones del encapsulado, determinando la columna de la tabla a considerar:

Parameter	Units	SOT-89	70 mil	100 mil flange	180 mil flange	CP083
CP1	pF	0.28	0.038	0.05	0.78	0.52
CP2	pF	0.39	0.13	0.2	0.57	0
LP1	nH	1.2	0.25	0.5	0.61	0.56
RP	ohm	0	0.7	0.8	0	0
CP3	pF	0	0.006	0	0	0
CP4	pF	0.3	0	0	0	0
LPG	nH	0	0.3	0.14	0.34	0.06
LPD	nH	0	0.2	0.1	0.2	0.2
LPS	nH	0.009	0.028	0	0.017	0.018
LP2	nH	0	0.065	0.03	0	0

Figura 34: Valores de los elementos del encapsulado

5.1.2.3. Modelo usado

Si tenemos en cuenta las dos características comentadas anteriormente y las añadimos al modelo de pequeña señal inicialmente considerado, se obtiene el modelo de pequeña señal más apropiado para el dispositivo en estudio.

Gráficamente puede verse cuál sería el aspecto final del circuito equivalente al transistor en pequeña señal:

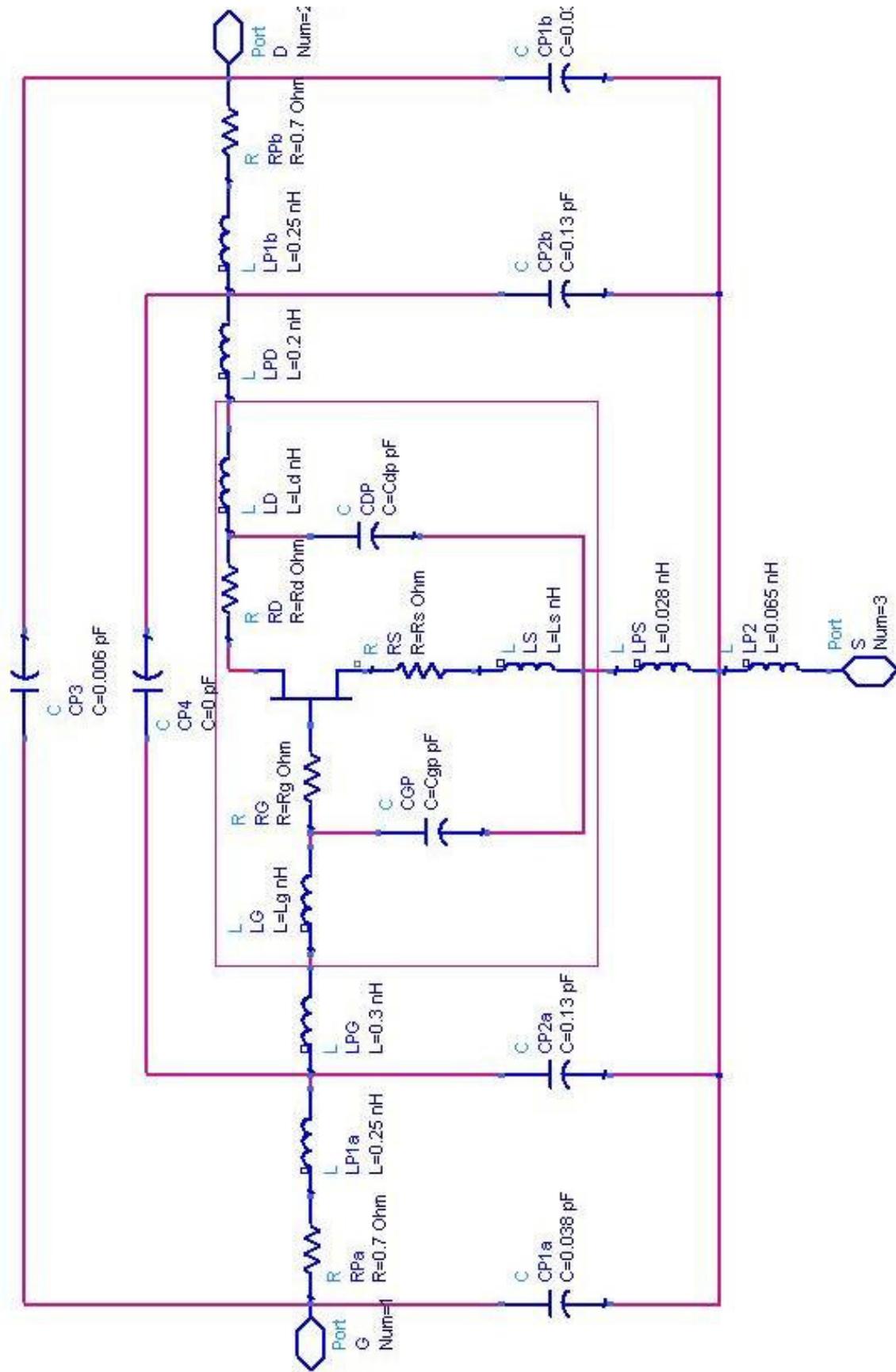


Figura 35: Modelo de pequeña señal completo

5.1.2.4. Antes de optimizar

Una vez definido completamente el modelo de pequeña señal a usar se procede a realizar un estudio de los resultados que se obtendrían con los valores nominales establecidos por el fabricante. Para ello, una vez introducidos e inicializados los elementos, se realiza una simulación mediante el ADS de los parámetros S que resultarían. El circuito empleado para llevar a cabo esa tarea es:

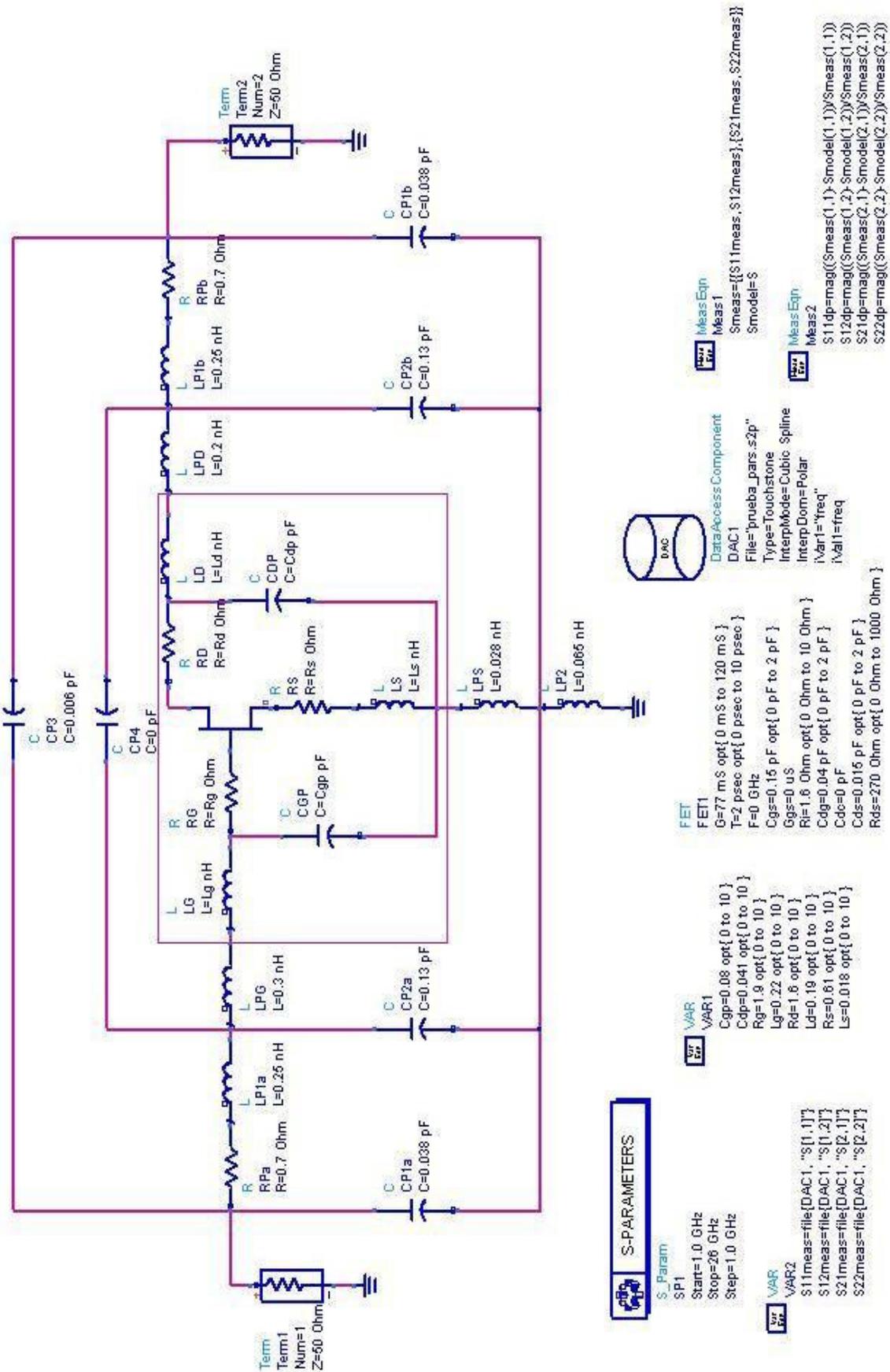


Figura 36: Circuito para comparar parámetros S

Al igual que con el modelo simple para el transistor anteriormente propuesto, se comparan los resultados de los valores de los parámetros del diseño, llamados “Smodel”, con los proporcionados por el fabricante, referidos como “Smeas”. Los resultados son los siguientes:

Comparación de parámetros S antes de optimización

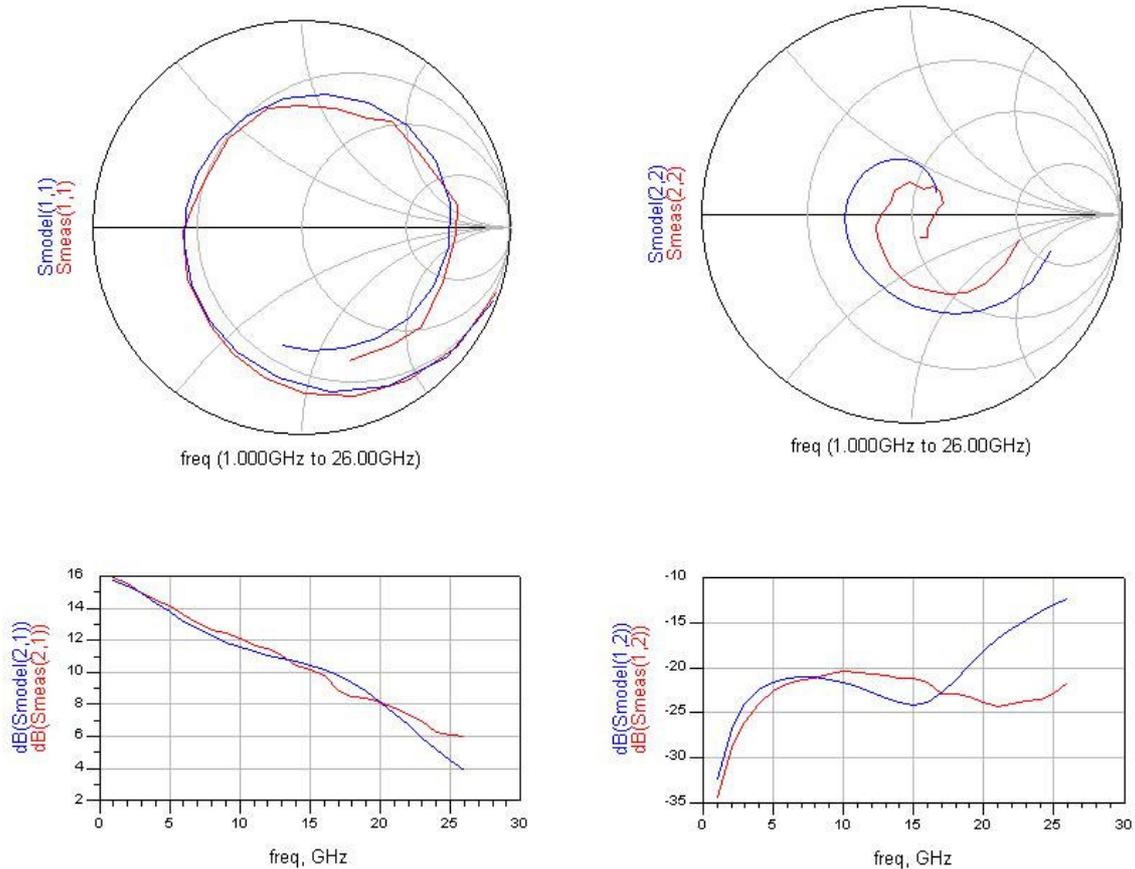


Figura 37: Comparación parámetros S de modelo de pequeña señal completo con valores fabricante

Como puede observarse, con los valores nominales de los componentes establecidos a los ofrecidos por el fabricante ambas curvas están próximas, pero mantienen cierta distancia a algunas frecuencias, ya que esos datos deben ser válidos para todo el rango posible de funcionamiento del transistor. Al ser bastante amplio, desde 1GHz a 26GHz, es prácticamente imposible obtener una parametrización perfecta de los elementos equivalentes al transistor.

5.1.2.5. Optimización

Dado que de todo el rango de trabajo interesa especialmente la frecuencia 5.25GHz, se va a proceder a calcular unos valores más ajustados de los elementos del modelo de pequeña señal para que en torno a esa frecuencia los parámetros S sean lo

más parecidos posible. Con ese fin, se ha añadido al circuito anterior elementos de optimización y sus correspondientes objetivos, tal y como se hizo con el modelo sencillo anteriormente. No se han optimizado los elementos correspondientes al encapsulado, ya que estos valores hay que utilizarlos tanto en pequeña señal como en gran señal, y así permanecen invariantes para ambos casos. Por lo tanto, son quince los parámetros a ajustar en la simulación. El circuito usado para ello se detalla en la figura 38.

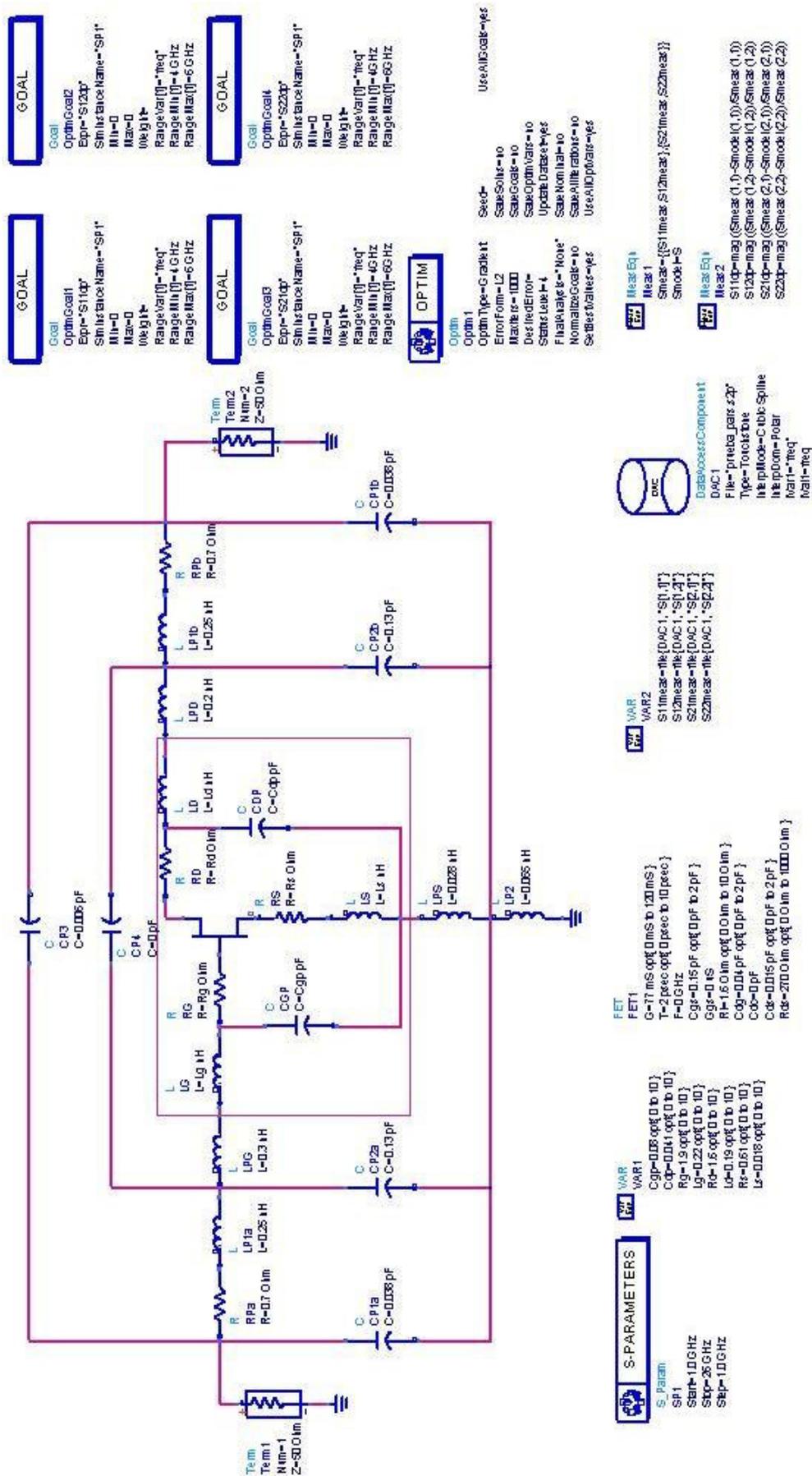


Figura 38: Circuito de optimización para el modelo completo

Como resultado de la simulación se han obtenido varias gráficas comparativas de los parámetros S y además una tabla donde se recogen los valores de los parámetros que mejor satisfacen las restricciones en un rango alrededor de la frecuencia de interés:

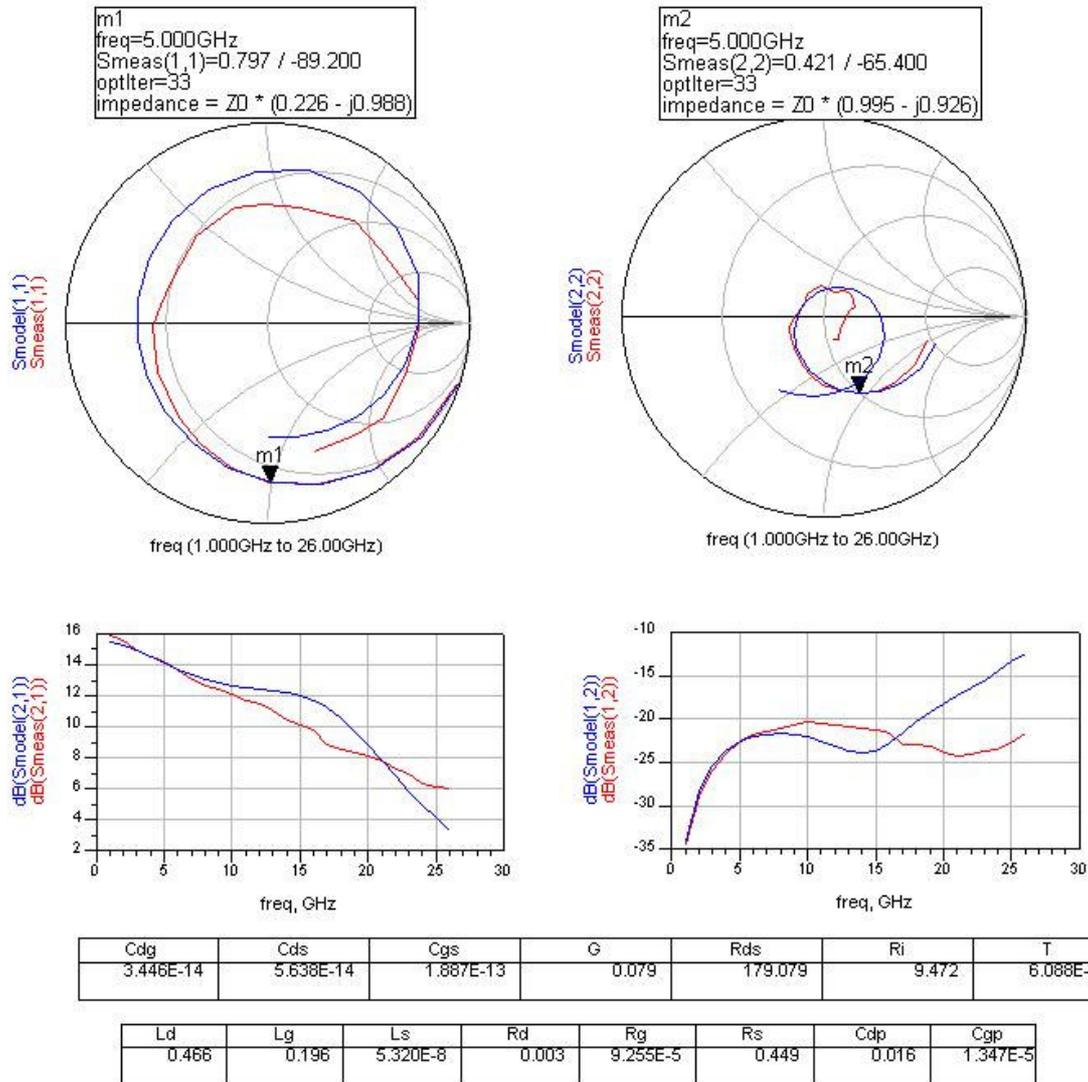


Figura 39: Resultado con los parámetros óptimos para el modelo de pequeña señal completo

Si se presta especial atención a las gráficas en 5GHz puede verse como éstas prácticamente coinciden para los cuatro parámetros. Por lo tanto, y tras comparar con los resultados antes de llevar a cabo la optimización, se ha conseguido una mejor caracterización del transistor en la zona de frecuencia de interés.

5.1.2.6. Tras optimizar

Una vez completado el proceso, es necesario colocar los valores obtenidos en los componentes correspondientes. Por lo tanto, el modelo que finalmente se utilizará para estudiar el comportamiento en pequeña señal de transistor será el de la figura 40:

Como puede apreciarse, se han incluidos puertos en los terminales del modelo y se ha establecido una asignación numérica de los mismos. De esta forma, el puerto número 1 se corresponde con el terminal G (Gate= Puerta), el 2 con el terminal D (Drain= Drenador) y el 3 con el terminal S (Source= Fuente).

A partir de este circuito se ha establecido un diseño jerárquico en el ADS [9]. Así, pueden definirse esquemáticos de distintos niveles y usar unos dentro de otros. Lo que se consigue es simplificar gráficamente la estructura de los circuitos haciendo subcircuitos, que serán representados por un solo elemento de bloque y que serán considerados como otro componente accesible a través de la librería en la que se haya guardado. En este caso, este modelo vendrá representado como el bloque de tres terminales de la figura 41.

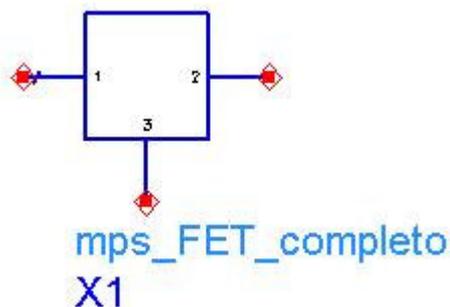


Figura 41: Símbolo del modelo completo del transistor

Por lo tanto, tras realizar varios procesos de optimización, se concluye que el bloque de la figura 41 que representa al circuito de la figura 40 es el modelo de pequeña señal más apropiado para utilizarlo como sustituto del transistor en un rango de frecuencias entre 4 y 6 GHz, que son los valores para los que ha sido optimizado. De esta manera, la respuesta de este circuito equivalente ante una simulación de parámetros S es prácticamente idéntica a los datos de los parámetros S proporcionados por el fabricante, siempre que nos mantengamos dentro del rango de optimización usado.

5.2. DISEÑO DEL AMPLIFICADOR

Tras haber comentado en el apartado 4 como se lleva a cabo el diseño de amplificadores, se va a proceder a realizarlo con ayuda del ADS. La estructura de un amplificador de microondas puede simplificarse en la siguiente representación:

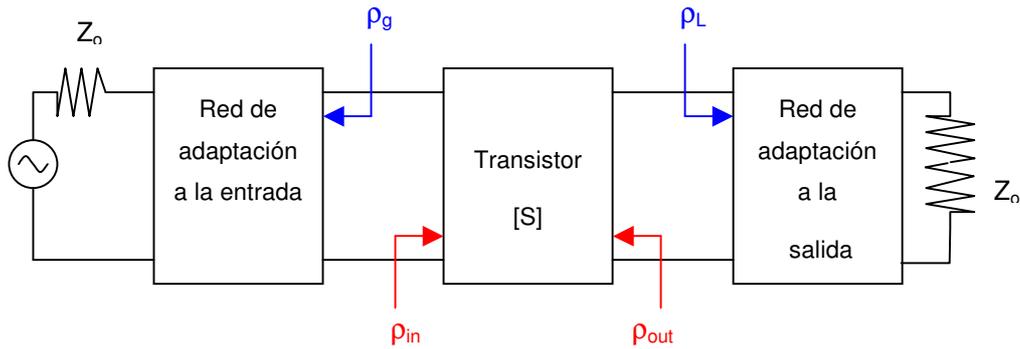


Figura 42: Estructura de un amplificador

La realización del amplificador comenzará con la caracterización del transistor por sus parámetros S. A partir de ellos se hará un estudio de la estabilidad del amplificador construido con ese transistor, así como los posibles puntos de funcionamiento. Una vez obtenido los valores más óptimos para los coeficientes de reflexión, se procede al cálculo de las redes de adaptación de impedancias. Es necesario colocar una red de adaptación a la entrada del transistor y otra a la salida para así igualar la impedancia que éste ofrece con las del generador y carga. Así se transfiere la máxima potencia en ambos puertos.

Una vez realizados estos pasos, se procede a establecer la red de polarización del amplificador. A lo largo de estos pasos se va realizando una simulación de la respuesta del amplificador.

5.2.1. PARÁMETROS GENERALES DE ESTABILIDAD

Calculamos los parámetros del amplificador que determinan la estabilidad para la frecuencia de trabajo usando las expresiones vistas en el apartado 4:

$$|\Delta| = |s_{11} \cdot s_{22} - s_{12} \cdot s_{21}| = 0.4239 < 1$$

$$K = \frac{1 - |s_{11}|^2 - |s_{22}|^2 + |\Delta|^2}{2 \cdot |s_{12} \cdot s_{21}|} = 0.5214 < 1 \quad (5.3)$$

Debido al valor de K , el amplificador es condicionalmente estable. Será necesario, por tanto, calcular los valores de las impedancias que determinan la estabilidad. Para ayudarnos, se realiza la representación de los círculos de estabilidad, tanto del generador como de la carga. El programa ADS dispone de una utilidad específica para la representación de esos círculos, "StbCir", disponible dentro de los componentes de simulación de parámetros S. De todas formas, los cálculos necesarios para poder representarlos se describen a continuación.

- **Círculo de estabilidad de la carga:** determina el lugar geométrico de los puntos del plano ρ_L que hacen $|\rho_m| = 1$. Se calcula su centro y radio a partir de las expresiones [10]:

$$C_L = \frac{s_{11} \cdot \Delta^* - s_{22}^*}{|\Delta|^2 - |s_{22}|^2} = 28.7651 \angle -61.2525^\circ$$

$$r_L = \frac{|s_{12} \cdot s_{21}|}{\left| |\Delta|^2 - |s_{22}|^2 \right|} = 29.2739$$
(5.4)

La representación en la carta de Smith se muestra en la figura 43. Para simular estos círculos en el ADS se hace uso de la función “l_stab_circle(parS, npoints)”, que representa con un número de puntos igual a “npoints” el círculo de estabilidad de la carga del dispositivo caracterizado por la matriz de Scattering de la red de dos puertos “parS”. El segundo parámetro de la función es optativo, y por defecto toma el valor 51.

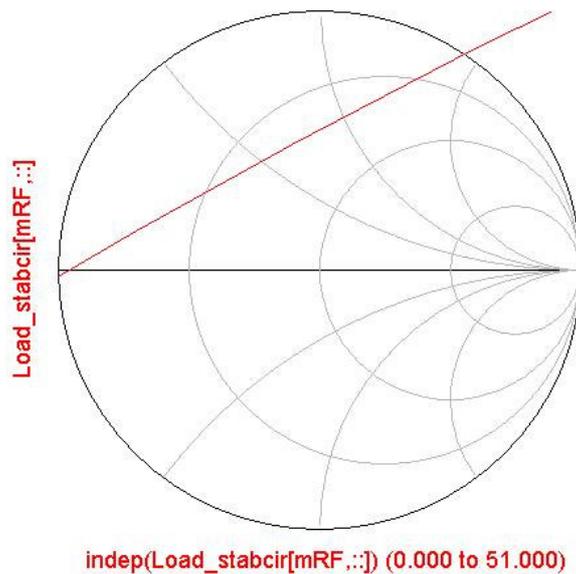


Figura 43: Círculo de estabilidad de la carga

Como el módulo de s_{11} es menor que 1, el origen (que se corresponde con $\rho_L = 0$) pertenece a la región estable. Por lo tanto, toda la zona inferior del círculo será la región estable para ρ_L .

- **Círculo de estabilidad del generador:** determina el lugar geométrico de los puntos del plano ρ_g que hacen $|\rho_{out}| = 1$. Se calcula su centro y radio a partir de las siguientes expresiones [10]:

$$C_g = \frac{s_{22} \cdot \Delta^* - s_{11}^*}{|\Delta|^2 - |s_{11}|^2} = 1.6364 \angle 104.9227^\circ$$

$$r_g = \frac{|s_{12} \cdot s_{21}|}{\left| |\Delta|^2 - |s_{11}|^2 \right|} = 0.8749$$
(5.5)

La representación del círculo en el plano ρ_g se muestra en la figura 44. Para simular estos círculos en el ADS se hace uso de la función “s_stab_circle(parS, npoints)”, que representa con un número de puntos igual a “npoints” el círculo de estabilidad de la fuente del dispositivo caracterizado por la matriz de Scattering de la red de dos puertos “parS”. El segundo parámetro de la función es optativo, y por defecto toma el valor 51.

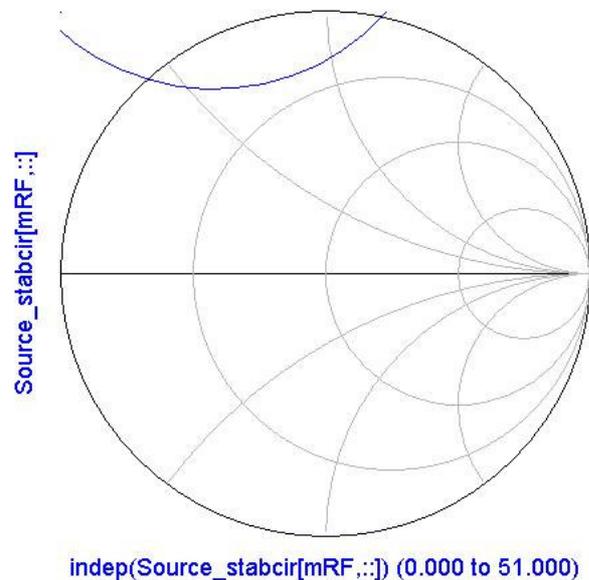


Figura 44: Círculo de estabilidad de la fuente

Como el módulo de s_{22} es menor que 1, el origen (que se corresponde con $\rho_g = 0$) pertenece a la región estable. Por lo tanto, toda la zona inferior del círculo será la región estable para ρ_g .

5.2.2. ELECCIÓN DEL PUNTO DE TRABAJO

Para hacer un estudio completo de la estabilidad, ganancia y factor de ruido del amplificador se emplea estructura circuital de la figura 45 [11]:

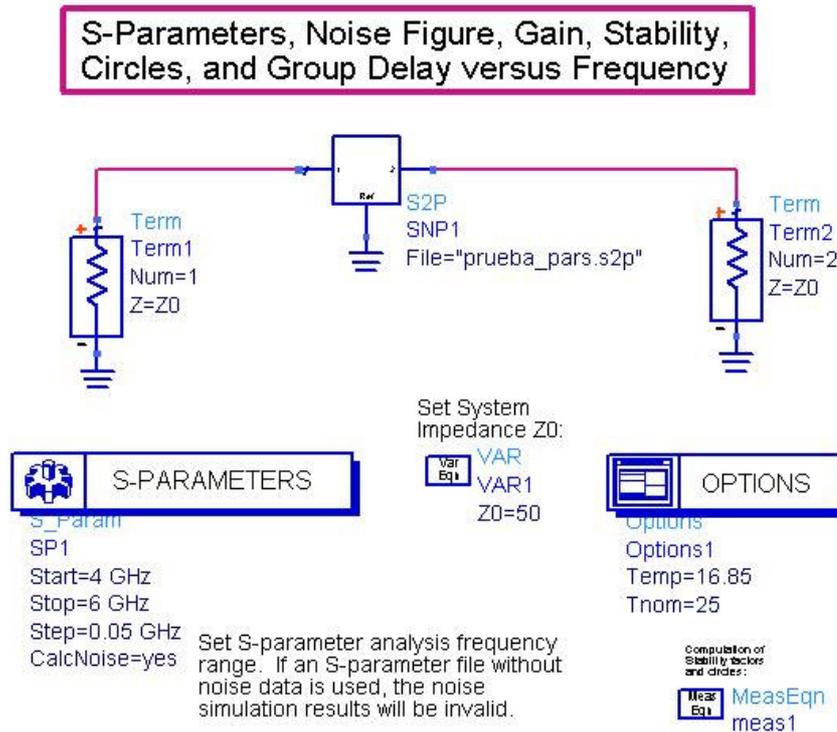


Figura 45: Circuito para estudio de estabilidad

Se trata de una composición bastante sencilla, ya que el transistor se representa mediante sus parámetros S. Los dos puertos del dispositivo están acabados con terminaciones de impedancia igual a la impedancia característica del sistema. El circuito se evalúa con los cálculos hechos por el componente de simulación de parámetros S, que ha sido configurado para trabajar en un rango de 4 a 6 GHz, que son las frecuencias cercanas a la frecuencia de trabajo, 5.25 GHz. Para hacer el cómputo de los factores y círculos de estabilidad está el componente "MeasEqn", que guarda sus ecuaciones.

El objetivo principal a la hora de la elección del punto de trabajo para el amplificador es la búsqueda de los coeficientes de reflexión que mejores condiciones de ganancia y ruido proporcionen.

5.2.2.1. Búsqueda de adaptación conjugada

A pesar de que el estudio inicial de los parámetros generales de estabilidad determinó que el amplificador era condicionalmente inestable, y por tanto, no es posible realizar un diseño con adaptación conjugada en ambos puertos, se va a presentar esta técnica para demostrar como podría realizarse con el programa de simulación ADS. Así, podría ser útil para el diseño de otro amplificador cuyas características sí permitieran la adaptación conjugada.

Este procedimiento lo sigue el programa de simulación ADS, calculando los coeficientes de reflexión para la adaptación conjugada [12] mediante las funciones “sm_gamma1(S)” y “sm_gamma2(S)”, a las que se le pasa la matriz de parámetros S de la red de dos puertos y calculan los coeficientes de reflexión a la entrada y salida respectivamente. De la misma manera, con las funciones “sm_z1(S, Z0)” y “sm_z2(S, Z0)” calcula las impedancias que hay que presentar a la entrada y a la salida para que exista adaptación conjugada simultáneamente en ambos puertos. A estas funciones también hay que pasarles la matriz de parámetros S de la red de dos puertos y además, la impedancia del puerto. En el caso en el que el factor de estabilidad, K , sea menor que 1 (es decir, el circuito sea condicionalmente inestable) estos valores no están definidos y las funciones devuelven 0.

Los resultados de este procedimiento se muestran en la figura 46, que se corresponde con la página de resultados llamada “NF, Gain, Stab. Fact, Matching Page” dentro del cuadro llamado “Matching for gain”.

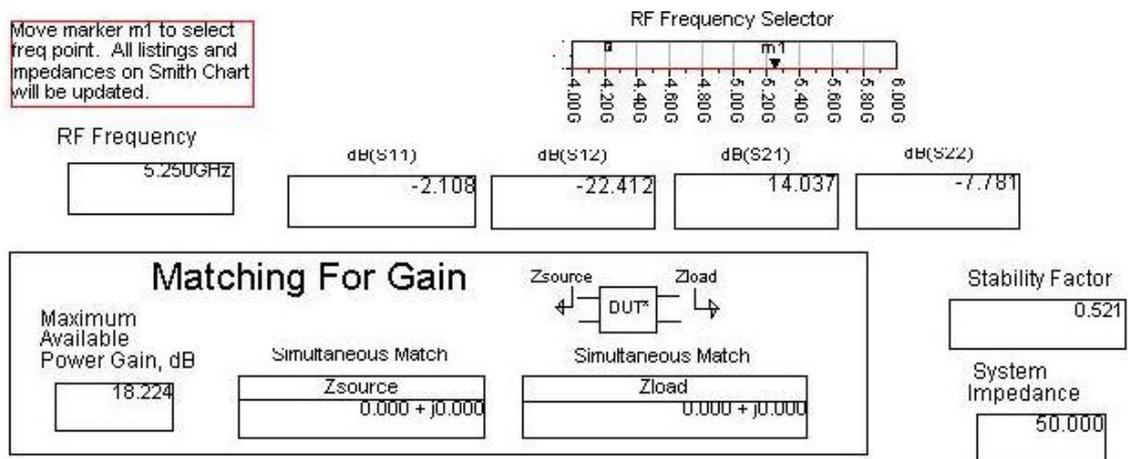


Figura 46: Resultados para adaptación conjugada

Estos cálculos están preparados para poder hacerse a distintas frecuencias. Para ello, se ha añadido un selector de frecuencia RF mediante el marcador m1, que debe ser colocado a la frecuencia deseada. Por este motivo es lo primero que aparece dentro del cuadro. Una vez colocado a los 5,25GHz se completan las casillas de Radio-frecuencia y parámetros S con los que se trabajará. Con ellos evalúa el factor de estabilidad K (también llamado factor de Rollet), haciendo uso de la función de medidas del ADS “stab_fact(S)”.

Los resultados de la adaptación para ganancia muestran como las impedancias de fuente y de carga para adaptación conjugada están a 0, señalando la imposibilidad de conseguirla a esa frecuencia.

Como conclusión de los resultados y como era de esperar, se obtiene que es imposible conseguir la adaptación conjugada en ambos puertos a la frecuencia de interés. Por lo tanto, es necesario el empleo de otras técnicas distintas de diseño de amplificadores.

5.2.2.2. Diseño para conseguir figura de ruido mínima

Con los datos de ruido del transistor facilitados por el fabricante se toma el coeficiente de reflexión óptimo para la fuente a la frecuencia indicada por el marcador, "Sopt_at_m1". Con la función "zopt(GammaOpt, zRef)" a la que se le pasa como parámetro ese coeficiente de reflexión y la impedancia de referencia [12] obtenemos la impedancia de fuente óptima para ruido mínimo. A partir de estos datos se realiza la adaptación en el otro puerto de la red, para así calcular el coeficiente de reflexión (llamado en la representación "GammaL_wSopt") y la impedancia de la carga si en la fuente tenemos los valores óptimos para Nfmin.

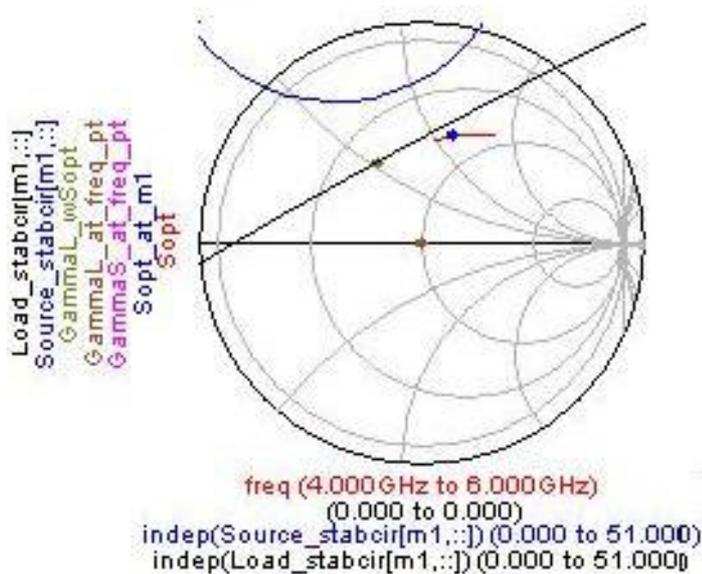


Figura 47: Representación de los coeficientes de reflexión para ruido mínimo

Matching For Noise Figure

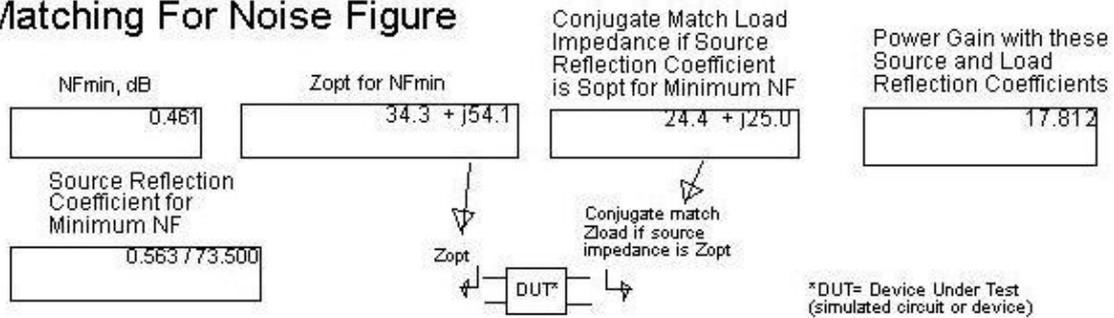


Figura 48: Resultados de diseño de ruido mínimo

Los coeficientes de reflexión que habría que emplear están representados sobre la Carta de Smith que contiene los círculos de estabilidad de la carga y de la fuente de la figura 47. Como puede comprobarse, estos coeficientes se encuentran uno en el límite y otro muy cerca de la región de estabilidad, por lo que no son valores apropiados para el diseño del amplificador. En la figura 48 se muestran los valores de los demás parámetros. Se concluye de estos cálculos que emplear únicamente el criterio de ruido mínimo no es apropiado para un buen diseño del amplificador.

5.2.2.3. Diseño con adaptación en un único puerto

Como ya se ha demostrado que la adaptación simultánea en ambos puertos no es posible, se buscará un método de diseño que permita que sólo uno de los puertos esté adaptado. El procedimiento a seguir comienza con la representación sobre la carta de Smith de los círculos de estabilidad de la fuente y de la carga, los de ganancia de potencia disponible y los de factor de ruido. Escogeremos el valor del coeficiente de reflexión que mejor satisfaga las especificaciones. Como ambas circunferencias se cortan, se escoge uno de los puntos de cruce, fijando para ello el marcador GammaS. Una vez escogido este valor, se impone $\rho_L = \rho_{out}^*$ para asegurar la máxima transferencia de potencia a la salida, y donde ρ_{out} depende del valor fijado para GammaS. El valor del coeficiente de reflexión que se obtiene, "GammaLopt" debe estar dentro de la región estable para que sea una elección válida.

Para hacer las distintas pruebas con la elección del coeficiente se usa la página llamada "Gain, Noise and Stability Circles" de la hoja de datos del circuito.

Available Gain & Noise Circles, Source Stability Circle, Source Gamma, Corresponding Load Gamma, (Black Dot)

Move markers GammaS and GammaL to select arbitrary source and load reflection coefficients. The impedances, power gains, and noise figures below will be updated. The transducer power gains are invalid if the markers are moved into the unstable regions (usually inside the stability circles.)

line to adapt gammaS, se adapt to s11; gammaL-gammaout; line to adapt gammaL, se adapt to s22; gammaS-gammain;

Move marker to desired frequency. Plots will be updated.

Power Gain Circles, Load Stability Circle, Load Gamma, GammaL, Corresponding Source Gamma, (Black Dot)

line to adapt gammaS, se adapt to s11; gammaL-gammaout; line to adapt gammaL, se adapt to s22; gammaS-gammain;

Set step sizes and number of circles, here.

Exp. num_NFcircles=3
Exp. num_GAcircles=3
Exp. num_GPoircles=3
Exp. num_GAcircles=3
Exp. num_GPoircles=3
Exp. num_GAcircles=3
Exp. num_GPoircles=3

Stability Factor, K

Source Stable Region

Zsource, Zload, Source Gamma, Load Gamma

*DUT= Device Under Test (simulated circuit or device)

Kit Frequency Selector

Req. Hz

System Impedance Z0

Noise Figure (dB) with Source Impedance at marker GammaS	<input type="text" value="0.475"/>	Transducer Power Gain, dB when these source and impedance at marker GammaS load impedances are used	<input type="text" value="16.987"/>
NFmin, dB	<input type="text" value="0.461"/>	Transducer Power Gain, dB when these source and load impedances are used	<input type="text" value="17.812"/>
Optimal load impedance for power transfer when source impedance is Zopt	<input type="text" value="39.775 + j59.754"/>	Optimal load impedance for power transfer when source load impedances are used	<input type="text" value="28.066 + j22.229"/>
Source Impedance, Zopt, for Minimum NF	<input type="text" value="34.286 + j54.102"/>	Maximum Available Stable Gain, S21(S12) if K<1	<input type="text" value="18.224"/>
Noise Figure (dB) with Zsource (only valid with K>1)	<input type="text" value="1.000"/>	Transducer Power Gain, dB when these source and load impedances are used	<input type="text" value="19.318"/>
Noise Figure (dB) with this optimal source impedance (arity)	<input type="text" value="1.798"/>	Load Impedance at marker GammaL	<input type="text" value="49.160 + j74.443"/>
Optimal source impedance for power transfer when load impedance at marker GammaL is presented to output	<input type="text" value="6.884 + j31.979"/>		

Load Stable Region

Equations are shown on the "Equations2" page.

See also the "NF, Gain, Stab., Fact., Matching" page and the "S Parameters, Group Delay" page.

Figura 49: Hoja para diseño con un sólo puerto adaptado

Aunque los coeficientes queden dentro de la región estable es necesario comprobar que la solución de una desadaptación apropiada en ambos puertos. Por como hemos elegido los valores, uno de ellos estará adaptado y su coeficiente de onda estacionaria será 1. Es el otro puerto el que presenta peores características de adaptación, ya que si calculamos $VSWR_{in}$ salen valores en torno a 16. Este resultado es muy elevado, no considerándose válida tanta desadaptación en un puerto.

Un procedimiento muy similar puede usarse para comenzar eligiendo sobre la Carta de Smith el coeficiente de reflexión a la salida mediante el marcador GammaL. A partir de él se adapta el puerto de entrada imponiendo $\rho_S = \rho_{in}^*$ para asegurar la máxima transferencia de potencia a la entrada, y donde ρ_{in} depende del valor fijado para GammaL. El valor del coeficiente de reflexión que se obtiene, "GammaSopt" debe estar dentro de la región estable para que sea una elección válida. De esta forma el coeficiente de desadaptación vale 1 para el puerto de entrada, un valor muy válido, pero a la salida hay más desadaptación de la deseada, como pasaba en el caso anterior.

De cualquier forma para cada elección realizada bien de GammaS o de GammaL en la Carta de Smith se muestran los cálculos (dentro de la misma hoja de resultados) de las impedancias de fuente y carga, figura de ruido y ganancia de transducción de potencia correspondientes a los coeficientes de reflexión tomados.

Noise Figure (dB) with Source Impedance at marker GammaS	Source Impedance at marker GammaS	Optimal load impedance for power transfer when source impedance at marker GammaS is presented to input	Transducer Power Gain, dB when these source and load impedances are used
0.475	$39.775 + j59.754$	$28.066 + j22.229$	16.987
Noise Figure (dB) with this optimal source impedance (at right)	Optimal source impedance for power transfer when load impedance at marker GammaL is presented to output	Load Impedance at marker GammaL	Transducer Power Gain, dB when these source and load impedances are used
1.798	$6.884 + j31.979$	$49.160 + j74.443$	19.316

Figura 50: Cálculos una vez elegido GammaS o GammaL

Como conclusión, tampoco es posible el diseño adecuado del amplificador con un puerto adaptado y el otro desadaptado, ya que para éste último la transferencia de potencia es muy poco óptima.

5.2.2.4. Los dos puertos desadaptados de forma controlada

Con la representación de los círculos de estabilidad de la fuente y de la carga, los de ganancia disponible y los de ruido, se hace una elección para el coeficiente de reflexión de la fuente, que llamaremos GammaSD (para indicar que los puertos estarán desadaptados). Es conveniente colocarlo en la intersección de los círculos de

ruido y de ganancia disponible, siguiendo de esta manera las reglas de diseño de amplificadores generales.

Posteriormente se fijará un coeficiente máximo de desadaptación en el otro puerto, $VSWRD=3$. Con este valor se calcula el centro y el radio del círculo que representa los puntos del plano para los que el coeficiente de onda estacionaria tiene ese valor fijo [10]:

$$\begin{aligned}
 M_{LD} &= 1 - \left(\frac{VSWRD - 1}{VSWRD + 1} \right)^2 \\
 CL_{MD} &= \frac{M_{LD} \cdot \rho_{outD}^*}{1 - (1 - M_{LD}) \cdot |\rho_{outD}|^2} \\
 RL_{MD} &= \frac{\sqrt{1 - M_{LD}} \cdot (1 - |\rho_{outD}|^2)}{1 - (1 - M_{LD}) \cdot |\rho_{outD}|^2}
 \end{aligned} \tag{5.6}$$

donde M_{LD} es el coeficiente de desadaptación y ρ_{outD} el coeficiente de reflexión a la salida cuando a la entrada tenemos Γ_{inSD} .

Sobre el círculo ya representado, se escoge el coeficiente de reflexión a la salida, Γ_{outLD} . Con este valor se calcula la desadaptación en la entrada, $VSWR_{in}$, y también a la salida, $VSWR_{out}$, aunque este último será un valor muy cercano a 3 por la restricción antes impuesta.

Haciendo pruebas con este método de prueba y error, los mejores resultados que se obtienen son $VSWR_{in} = 3,093$ y $VSWR_{out} = 2,794$.

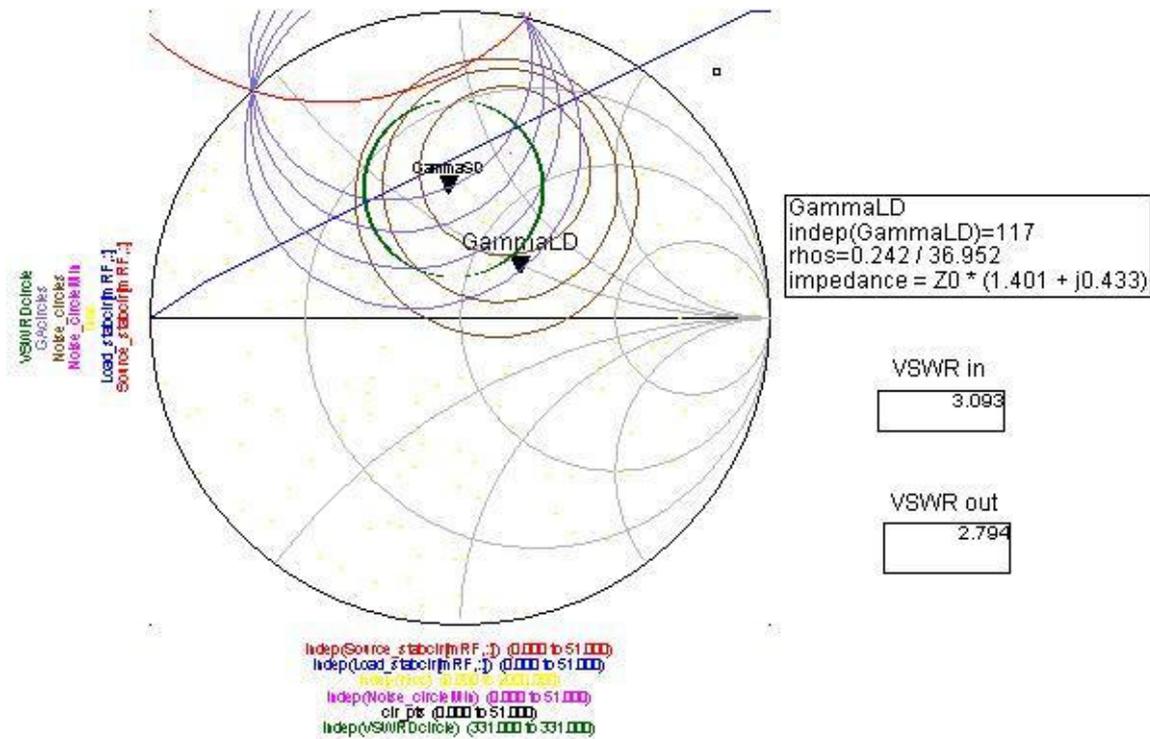


Figura 51: Hoja para diseño con dos puertos desadaptados

Pueden considerarse unos valores no excesivamente altos, pero se consideraría más adecuada la elaboración de un método que proporcionara la mínima desadaptación en ambos puertos de forma segura y no a base de pruebas manuales, cuyo margen de error es bastante elevado.

5.2.2.5. Cálculo de coeficientes de reflexión óptimos para VSWR mínimos

A partir de los parámetros se puede construir un circuito que calcule, mediante elementos de optimización, los coeficientes de reflexión más adecuados, tanto a la entrada como a la salida, para obtener los coeficientes de onda estacionaria de menor valor posible. Se observa con detalle en la siguiente figura:

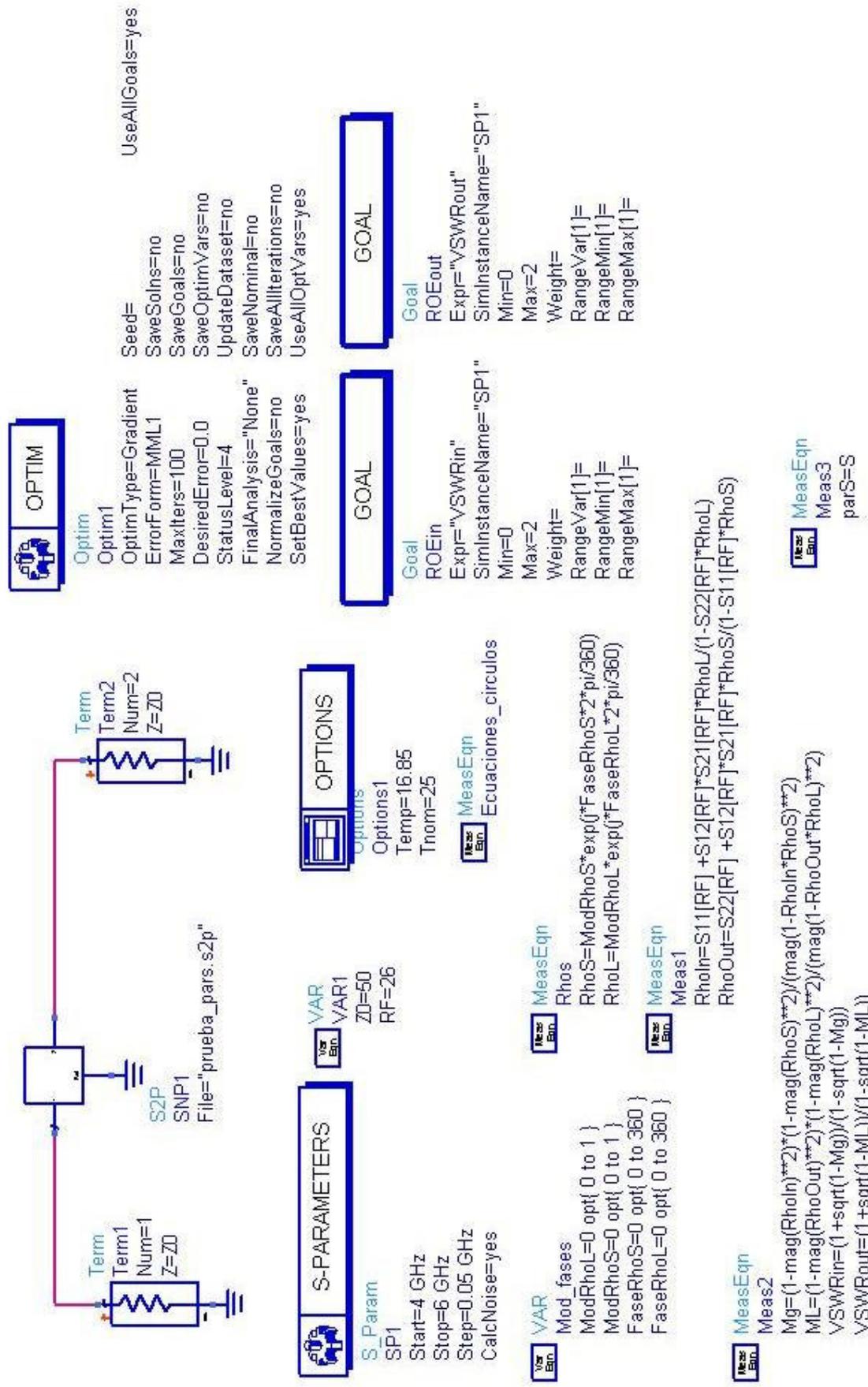


Figura 52: circuito para minimizar VSWR

El transistor se ha representado como un bloque de dos puertos caracterizado por los valores de los parámetros S dados por el fabricante pasados a través del archivo de tipo .s2p.

Por otra parte, los coeficientes de reflexión de la fuente y de la carga se han definido a partir de las variables del bloque tipo VAR “mod_fases”, donde se definen los módulos como variables optimizables en el rango de valores comprendido entre 0 y 1, y equivalentemente con las fases entre 0 y 360 grados.

Una vez definidos, se construyen realmente los coeficientes usando su forma polar:

$$\rho_S = |\rho_S| e^{j\angle\rho_S \cdot 2\pi/360} \quad (5.7)$$

$$\rho_L = |\rho_L| e^{j\angle\rho_L \cdot 2\pi/360} \quad (5.8)$$

en el bloque tipo “MeasEqn” llamado “Rhos”. A partir de estos valores se calculan los coeficientes de reflexión a la entrada y a la salida del dispositivo mediante un bloque del mismo tipo que implemente las conocidas ecuaciones [10]:

$$\rho_{in} = s_{11} + \frac{s_{12} \cdot s_{21} \cdot \rho_L}{1 - s_{22} \cdot \rho_L} \quad (5.9)$$

$$\rho_{out} = s_{22} + \frac{s_{12} \cdot s_{21} \cdot \rho_S}{1 - s_{11} \cdot \rho_S} \quad (5.10)$$

Las últimas expresiones a definir antes de poder comenzar a optimizar son las de los parámetros a minimizar, es decir, los coeficientes de onda estacionaria a la entrada y a la salida, VSWR. También es necesario incluir a los coeficientes de desadaptación de impedancias, M_g y M_L , por su dependencia directa con los parámetros anteriores, en el mismo bloque “MeasEqn” [10]:

$$M_g = \frac{(1 - |\rho_{in}|^2) \cdot (1 - |\rho_g|^2)}{|1 - \rho_{in} \cdot \rho_g|^2} \quad (5.11)$$

$$M_L = \frac{(1 - |\rho_{out}|^2) \cdot (1 - |\rho_L|^2)}{|1 - \rho_{out} \cdot \rho_L|^2} \quad (5.12)$$

$$VSWR_{in} = \frac{1 + \sqrt{1 - M_g}}{1 - \sqrt{1 - M_g}} \quad (5.13)$$

$$VSWR_{out} = \frac{1 + \sqrt{1 - M_L}}{1 - \sqrt{1 - M_L}} \quad (5.14)$$

Para optimizar en el ADS es necesario introducir el componente de optimización, llamado "OPTIM", en el que se definen los parámetros de este proceso. El primero de ellos es el tipo de optimizador, diferenciados por el método de búsqueda (como se llega a los nuevos valores de los parámetros) y la formulación de la función de error (que mide la diferencia entre las respuestas medidas y las deseadas). Los optimizadores más importantes disponibles en ADS [8] son "Random", que evalúa la función de error en dos puntos aleatorios y se queda con el menor para seguir buscando el óptimo; "Gradient", que calcula el gradiente de la función de error de la red para desplazarse en la dirección que la reduce hasta encontrar su mínimo; "Quasi-Newton", que utiliza la segunda derivada de la función de error; "Minimax", que en una primera etapa utiliza una técnica de programación lineal para calcular el peso de cada componente de la función de error y en una segunda etapa usa el método "Quasi-Newton"; y el optimizador "Discrete", que solamente es útil para la optimización de variables discretas.

Una vez fijado ese parámetro, es necesario establecer cuáles serán las expresiones o variables que hay que optimizar. Para ello se emplean los elementos "GOAL", a los que se les indica la expresión que tienen que evaluar y el rango de valores objetivo de la optimización. Habrá que colocar tantos elementos como parámetros deseemos optimizar.

Para el caso de este estudio, una vez obtenidas las expresiones finales, llamadas $VSWR_{in}$ y $VSWR_{out}$, se colocan como objetivos de la optimización en los elementos "GOAL". Añadiendo simplemente un bloque de optimización que use esos objetivos y uno de simulación de parámetros S ya pueden analizarse los resultados. Hay que destacar que la variable RF, que indica la frecuencia a la que se toman los parámetros S_{ij} para hacer todos los cálculos, está definida con el valor 26. Esto es así debido a que la simulación se realiza comenzando en 4GHz (correspondiente al valor 1) hasta los 6GHz (correspondiente al valor 41) cada 0.05GHz. Por lo tanto, 5.25GHz se corresponde con el valor 26 de la simulación.

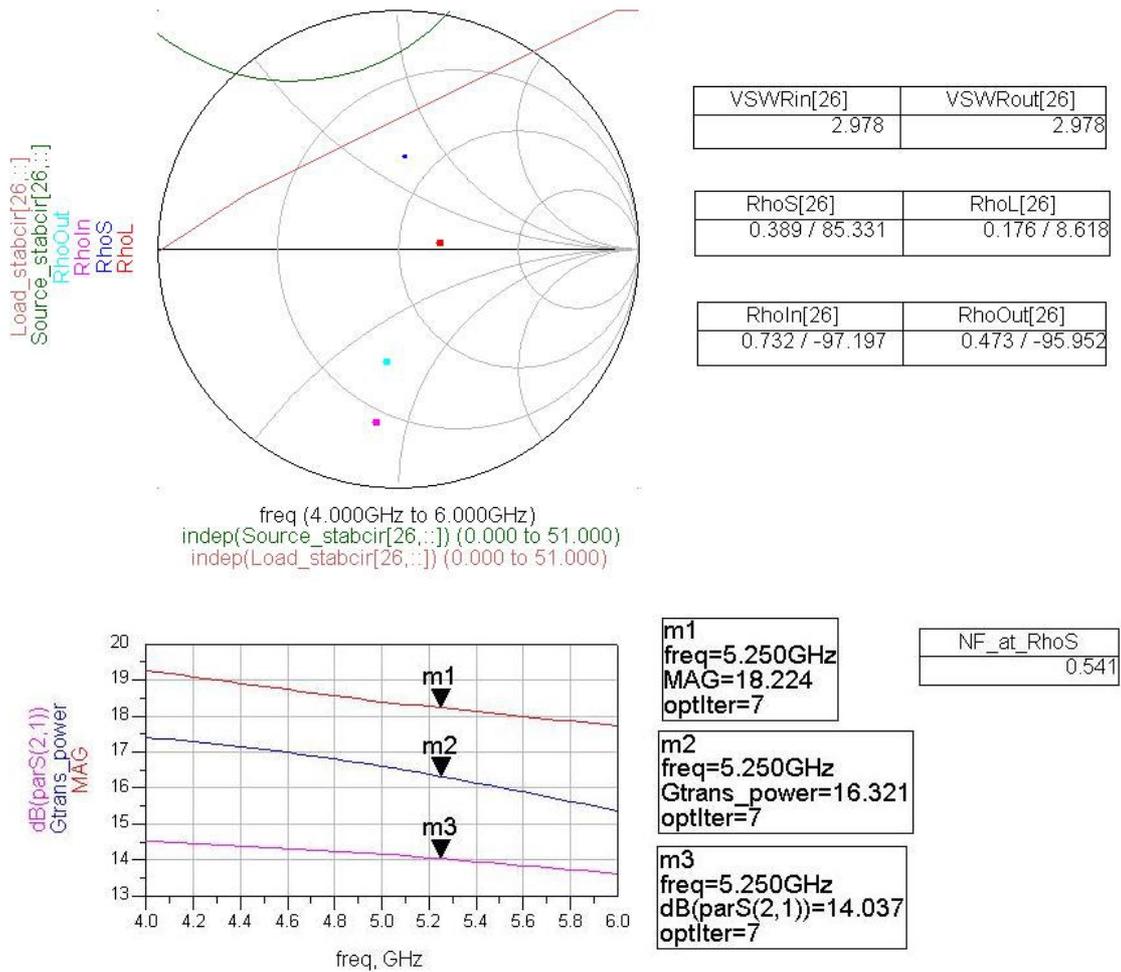


Figura 53: Resultados con VSWR mínimos

Se puede comprobar como los coeficientes de reflexión obtenidos están dentro de la región estable para los círculos de estabilidad de la fuente y de la carga. Es necesario realizar esta comprobación ya que esas restricciones no se habían establecido dentro del posible rango de variación del módulo y fase de los coeficientes de reflexión.

5.2.2.6. Posible variante: añadir circuito de estabilización del transistor

Para mejorar las prestaciones ofrecidas por el dispositivo puede añadirse una red de estabilización de forma que mejoren los factores de estabilidad, maximice la ganancia y minimice la figura de ruido en un determinado rango de frecuencia. Esto se conseguirá optimizando los valores de los parámetros que conforman la red, que normalmente que son resistencias, condensadores y bobinas. Se ha empleado una estructura típica de resistencias en pi. El circuito encargado de hacerlo se muestra en la figura 54:

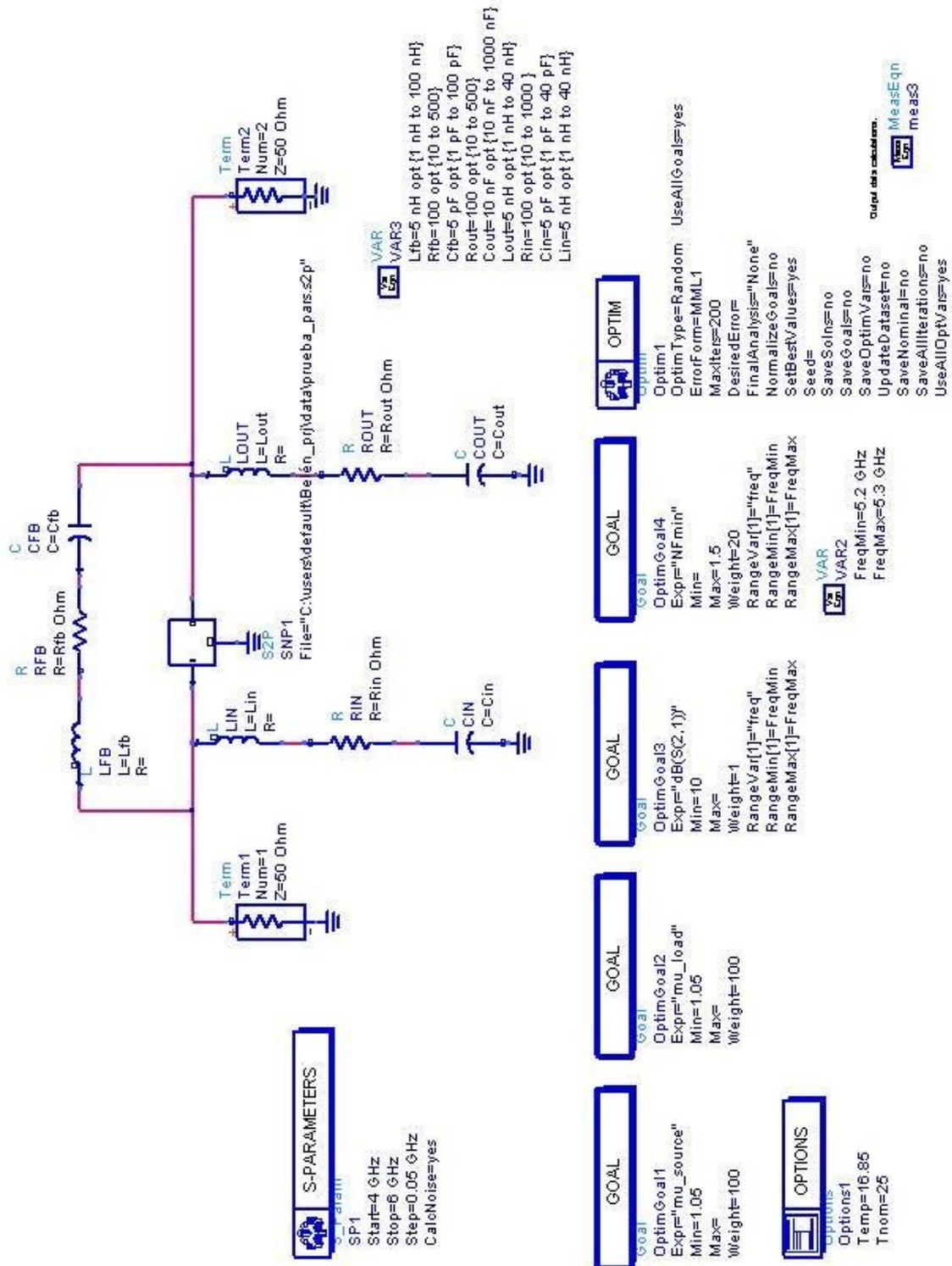


Figura 54: Circuito para optimizar la red de estabilización

Los pasos a seguir para la correcta implementación comienzan con el establecimiento del rango de frecuencias para la simulación de los parámetros S. En ese rango serán simulados los factores de estabilidad, de 4 a 6GHz. Posteriormente, se fija el rango de frecuencia sobre el que serán optimizadas la ganancia y la figura de ruido, siendo FreqMin= 4.95GHz y FreqMax= 5.05GHz. También es necesario establecer cuáles son las variables sujetas a optimización, que serán los elementos de la red de estabilización, y los valores entre los que puede cambiar. Además hay que fijar las características de los componentes de optimización y de los objetivos. Estos últimos engloban la necesidad de que los factores de estabilidad derivados geoméricamente de la fuente y de la carga, llamados “mu_source” y “mu_load”, tengan valores mayores que 1 para que sea estable.

La figura de ruido, NF, tendrá un valor máximo orientativo, 1.5dB, y la transferencia de señal entre los puertos 2 y 1, s_{21} , un valor mínimo de 8. A cada una de estas restricciones se le ha asignado un factor de peso, “weight”, que determina la importancia o prioridad que hay que darle a cada una. Se le ha dado mayor valor a los objetivos de estabilidad, 100; posteriormente a la figura de ruido, 20, y finalmente a la transferencia de potencia, 1.

Las gráficas que se obtienen tras finalizar la simulación son:

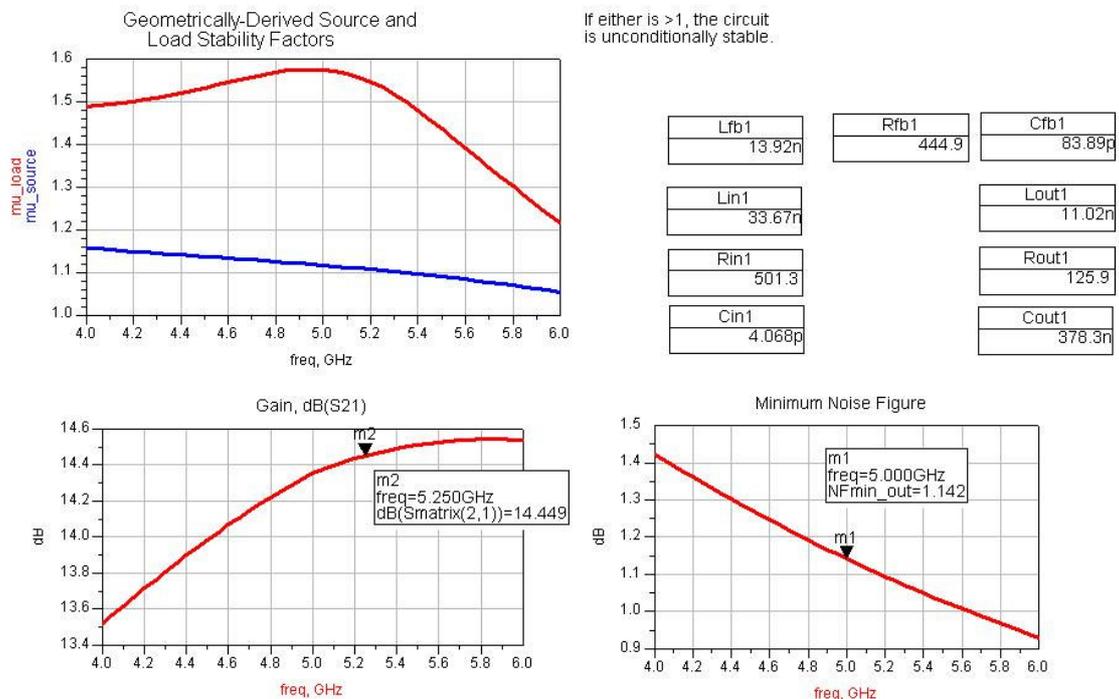


Figura 55: Resultados de optimizar el circuito de estabilización

En la primera representación de la figura 55 se muestra la evolución de los factores de estabilidad de la fuente y de la carga, siendo en todo el rango mayores que

1. Por lo tanto, en todo ese rango de frecuencias, se habría conseguido, como era de esperar por los valores límites en la optimización fijados para las variables “mu_source” y “mu_load”, la estabilidad del conjunto simulado. A la frecuencia de funcionamiento, 5.25GHz, los valores también son adecuados para la ganancia y la figura de ruido, como se puede ver en las otras dos gráficas. Los otros resultados que se muestran son los valores de los elementos de la red de estabilización:

Componente	Valor
Lfb	13.92 nH
Rfb	444.9 Ω
Cfb	83.89 pF
Lin	33.67 nH
Rin	501.3 Ω
Cin	4.068 pF
Lout	11.02 nH
Rout	125.9 Ω
Cout	378.3 nF

Sustituyendo estos valores en el circuito el transistor con su red de estabilización queda como se muestra en la figura 56:

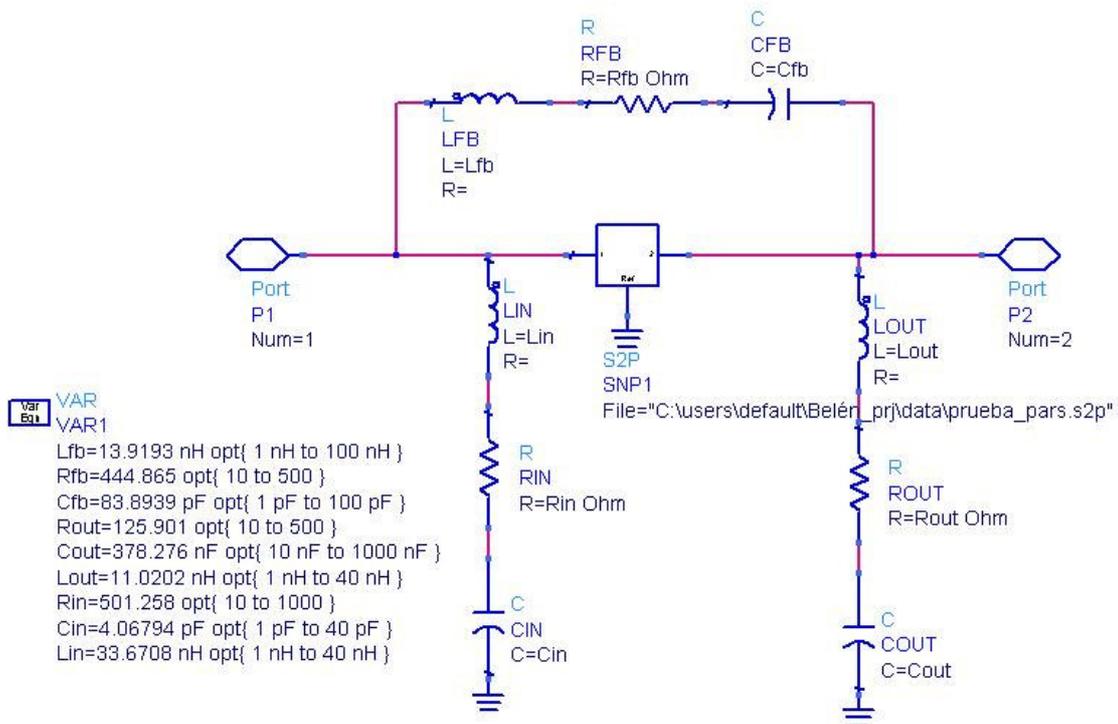


Figura 56: Transistor con red de estabilización

Este esquema será convertido en un componente de la estructura jerárquica llamado “ampEstable” que será representado por un elemento de dos puertos:

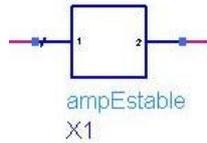


Figura 57: símbolo del transistor con red de estabilización

A partir de este punto se puede repetir el estudio de estabilización realizada anteriormente para el transistor sólo, pero ahora ya con la red de estabilización. Como hemos configurado esa red para que se cumpla que el factor de estabilidad K es mayor que uno siempre, ahora será más fácil conseguir la adaptación conjugada. Para que estemos en situación de estabilidad incondicional, también debe cumplirse que el módulo del determinante de la matriz de parámetros S, $|\Delta|$, sea menor que la unidad. Por lo tanto se hará el diseño atendiendo a los criterios de ganancia usando el circuito de la figura 58:

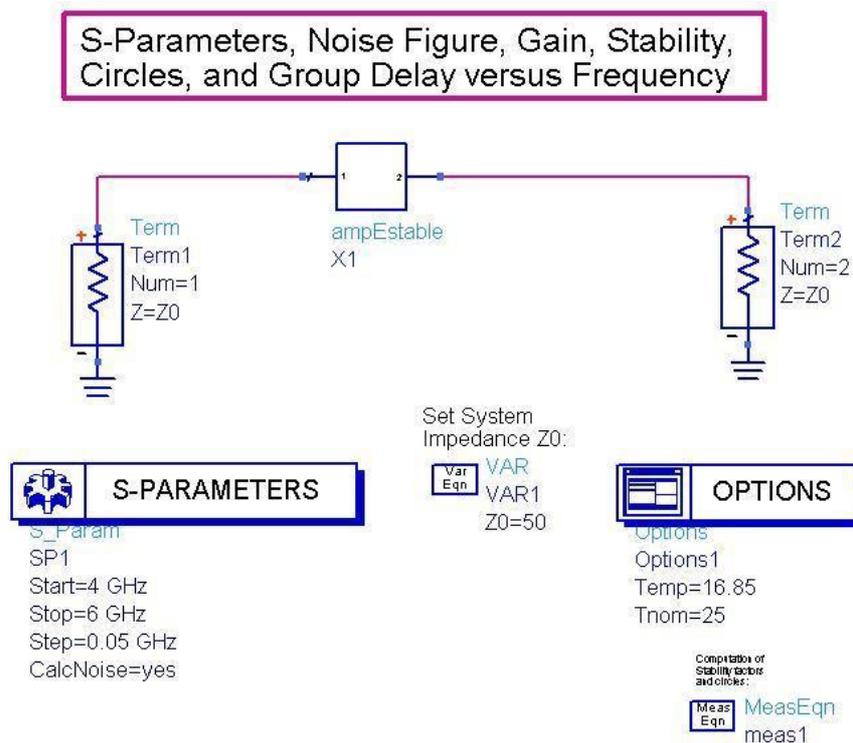


Figura 58: Circuito de estudio de estabilidad

La hoja de representación de datos es “NF, Gain, Stability factor, Matching” usada anteriormente en la búsqueda de la adaptación simultánea de ambos puertos con el transistor de Excelics. La diferencia es que ahora todos los cálculos de la simulación se han realizado considerando todos los componentes.

La gráfica más importante es la Carta de Smith, donde se representan los nuevos círculos de estabilidad de la fuente y de la carga. La región estable para la fuente es el exterior del círculo de estabilidad, mientras que para la carga la región válida es el interior del círculo. De esta forma todos los puntos que están dentro del círculo principal de la carta de Smith son estables. En esta misma gráfica también están representados los coeficientes de reflexión de la fuente, “GammaS_at_freq_point”, y de la carga, “GammaL_at_freq_point” que producen la adaptación conjugada. A partir de estos valores se han calculado el resto de parámetros para la adaptación por ganancia, “Matching for Gain”: impedancias de fuente y carga y máxima ganancia de potencia disponible.

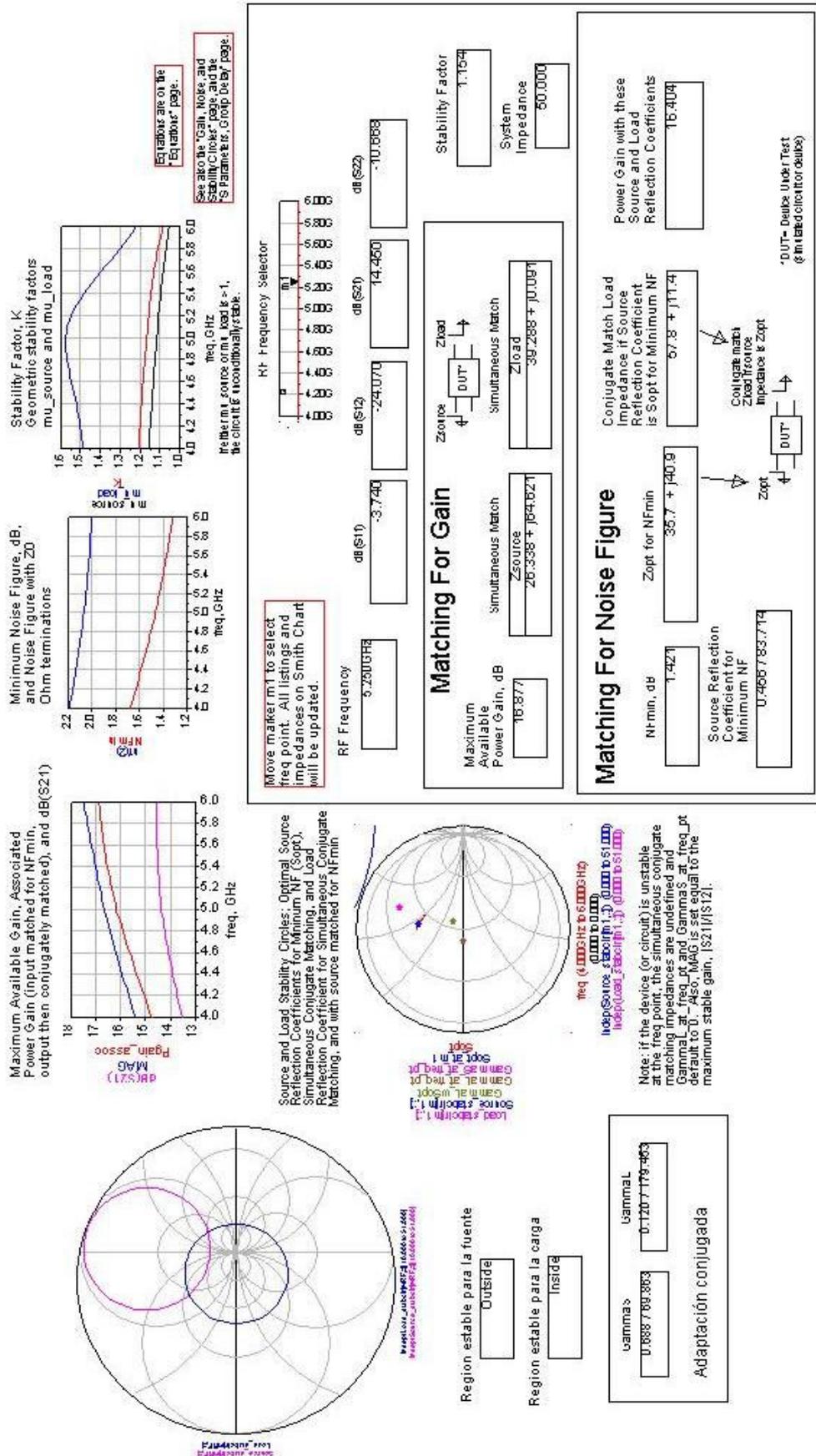


Figura 59: Resultados de análisis de estabilidad de transistor con red de estabilización

Al estar bajo condiciones de adaptación conjugada, los coeficientes de onda estacionaria VSWR usados para ver la desadaptación tendrán valores iguales a la unidad, tanto en la entrada como en la salida. Además, la figura de ruido vale 1.842 dB.

A la vista de los resultados se concluye que este procedimiento de diseño añadiendo una red de estabilización consigue una mayor adaptación en ambos puertos a la vez al mejorar la estabilidad del circuito. Sin embargo, al haber añadido nuevos componentes (resistencias, condensadores y bobinas) el ruido presente ha aumentado, tal y como indica la subida de la figura de ruido (de 0.5 a 1.84); y la ganancia de potencia habrá disminuido. Por lo tanto, habrá que comparar los resultados de utilizar los coeficientes de reflexión de este circuito con estabilización y el que usaba sólo el transistor minimizando los VSWR para ver si se cumplen esas afirmaciones y elegir el mejor de los dos.

5.2.3. CARACTERIZACIÓN DEL SUSTRATO

El sustrato microstrip que se usa es del fabricante Parknelco, siendo el producto 9217 de la serie NY 9000 [13]. Por su estructura laminada está diseñado para componentes críticos de microondas ofreciendo gran estabilidad. Es un sustrato metálico de doble cara. Además, el material de esta serie reduce la intermodulación pasiva y de dos tonos.

Los principales parámetros que caracterizan el sustrato son:

- ϵ_r : constante dieléctrica relativa 2,17.
- μ_r : permeabilidad relativa 1.
- σ : conductividad del conductor 10^{50} Siemens/metro.
- H: grosor del sustrato 0,5mm.
- T: grosor del conductor de cobre 17,5 μm .
- TanD: tangente dieléctrica de pérdidas 0,0008

En la figura 60 puede verse una representación gráfica de la estructura del sustrato, indicando las capas y las propiedades que definen a cada una.

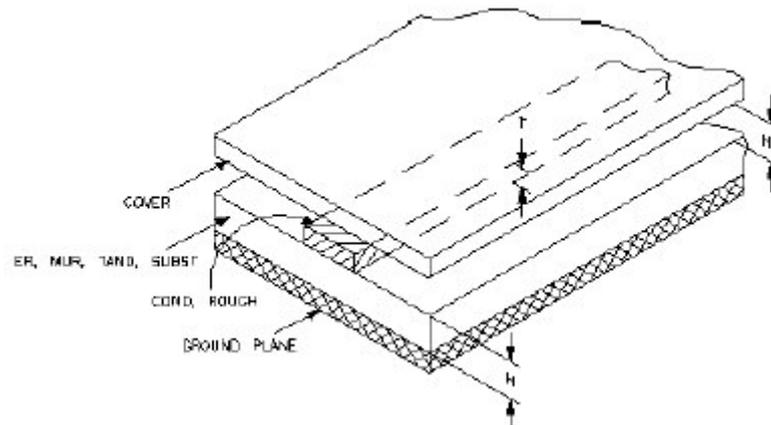


Figura 60: Sustrato microstrip

Con estos datos ($\epsilon_r=2.17$, $h=0.5\text{mm}$ y $W_{50}=1.55\text{mm}$, que se obtiene a partir de los dos valores anteriores) puede calcularse la constante dieléctrica efectiva y la longitud de onda:

$$\epsilon_{ef} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \cdot \frac{1}{\sqrt{1 + 12 \cdot \frac{h}{W}}} = 1.850062 \quad (5.15)$$

$$\lambda = \frac{c}{f \sqrt{\epsilon_{ef}}} = \frac{3 \cdot 10^8}{5.25 \cdot 10^9 \sqrt{1.85}} = 0.04201\text{m} = 42.01\text{mm}$$

5.2.4. REDES DE ADAPTACIÓN ENTRADA Y SALIDA DE LOS DOS CIRCUITOS

La adaptación de impedancias constituye una etapa fundamental en el proceso de diseño de un sistema de microondas. En el diseño de amplificadores, se usan éstas redes para conseguir la máxima transferencia de potencia a la carga o para que se presente a su entrada una impedancia deseada.

5.2.4.1. Circuito con transistor

El diseño fue realizado para obtener los mínimos VSWR (2.978) en ambos puertos, obteniendo los siguientes resultados para los coeficientes de reflexión:

$$\begin{aligned} \rho_S &= 0.389 \angle 85.331^\circ \\ \rho_L &= 0.176 \angle 8.618^\circ \end{aligned} \quad (5.16)$$

A continuación se realizará el diseño de dos redes de adaptación microstrip, una de entrada y otra de salida mediante unas líneas de transmisión en serie y paralelo (stubs). Estas redes pueden mejorarse para intentar minimizar el efecto de la interacción entre los stubs en paralelo y la línea de transmisión serie, usando los stubs

en paralelo balanceados. Éstos poseen la mitad de admitancia que el stub original, para así no modificar la función de la red de adaptación.

5.2.4.1.1. Red de adaptación de entrada

Localizamos en la Carta de Smith el coeficiente de reflexión de la fuente (ρ_s). Tenemos que conseguir llegar desde el centro de la carta de Smith (que se corresponde con el punto en el que la impedancia normalizada vale 1, y por tanto, el coeficiente de reflexión vale 0) hasta el punto de ρ_s . La admitancia existente en el punto final es $Y_s = 0.67 - j*0.67$.

Para conseguir la adaptación hacemos uso de una estructura formada por dos elementos. El primero es un stub en paralelo y terminado a circuito abierto, que varía la parte imaginaria de la admitancia, dejando su parte real como estaba. Esto implica que se está desplazando por el círculo de parte real de la admitancia constante $Y=1$. El segundo, la línea de transmisión serie, provoca un desfase de $2\beta l$. Por lo tanto, el coeficiente de reflexión mantiene su módulo pero varía su fase. Esto puede representarse como una circunferencia centrada en el origen con radio igual a $|\rho_s|=0.389$.

Los desplazamientos que hay que realizar sobre la carta de Smith se muestran en la figura 61:

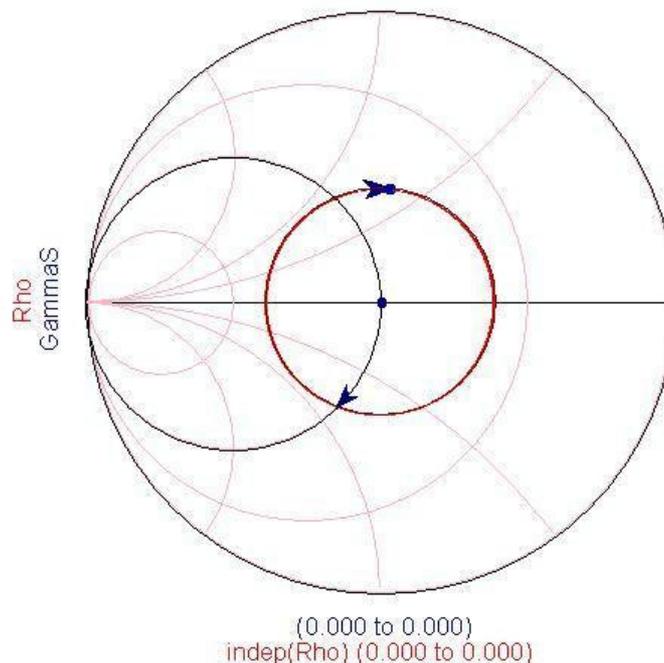


Figura 61: Movimientos para la red de adaptación de entrada

Comenzando en el origen, se desplaza por el círculo de parte real de la admitancia igual a 1 hacia abajo (porque el stub está terminado en circuito abierto,

umentando la parte imaginaria de la admitancia) hasta que se corte con la circunferencia de $|\rho_g|$. A partir de ese momento nos desplazamos por esa circunferencia hasta llegar al punto deseado, ρ_g .

Para saber las longitudes de estas líneas de transmisión se mide en la carta de Smith el desplazamiento en longitudes de onda realizado para pasar de un punto a otro:

- Longitud de la línea de transmisión serie: $0.223\lambda=9.37\text{mm}$.
- Longitud de los stubs balanceados en paralelo: $0.0645\lambda=2.71\text{mm}$. Esa longitud se corresponde con una admitancia a circuito abierto de $Y_{oc}/2=0.43j$.

5.2.4.1.2. Red de adaptación de salida

Siguiendo unos pasos similares a los de la otra red de adaptación, nos desplazamos desde el centro hasta el punto correspondiente a $\rho_L=0.176\angle 8.618^\circ$, cuya admitancia normalizada es $Y_L = 0.71-0.05j$. Para ello usamos una línea de transmisión en serie (con la misma función que antes) y un stub en paralelo balanceado terminado en cortocircuito (esa terminación provoca una disminución de la parte imaginaria de la admitancia, es decir, un desplazamiento hacia arriba en la Carta de Smith sobre el círculo de parte real de la admitancia de valor 1). Los movimientos a realizar son los de la figura 62.

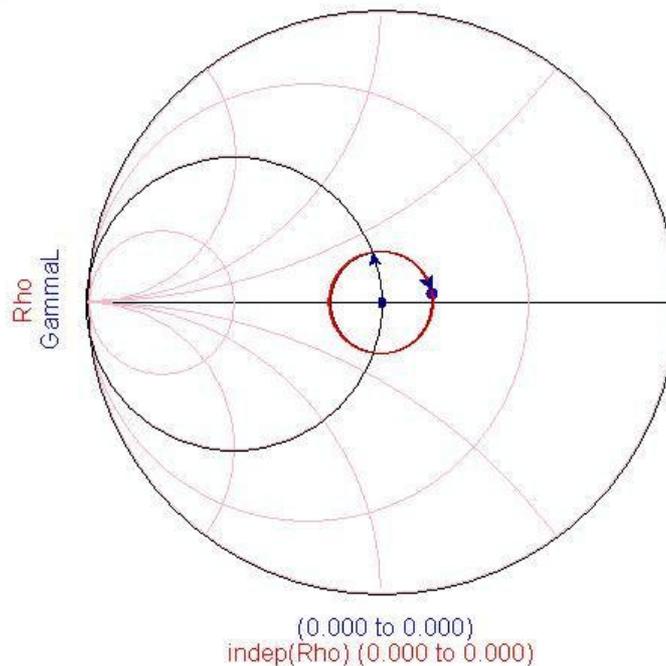


Figura 62: Movimientos de la red de adaptación de salida

Comenzando en el origen, se desplaza por el círculo de parte real de la admitancia igual a 1 hacia arriba (porque el stub está terminado en cortocircuito) hasta que se corte con la circunferencia de $|\rho_L|$; a partir de ese momento nos desplazamos por esa circunferencia hasta llegar al punto deseado, ρ_L .

Las longitudes resultantes son:

- Longitud de la línea de transmisión serie: $0.128\lambda=5.38\text{mm}$.
- Longitud de los stubs balanceados en paralelo: $0.221\lambda=9.28\text{mm}$. Esa longitud se corresponde con una admitancia a circuito abierto de $Y_{oc}/2=-0.185j$.

La representación gráfica de las redes de adaptación se puede ver en la figura 68, donde ya está incluida la red de polarización del circuito.

5.2.4.2. Circuito con transistor y red de estabilización

El diseño fue realizado para que el amplificador fuera incondicionalmente estable y estuviera adaptado de forma conjugada en los dos puertos, obteniendo los siguientes resultados para los coeficientes de reflexión:

$$\begin{aligned}\rho_S &= 0.688\angle 69.863^\circ \\ \rho_L &= 0.120\angle 179.453^\circ\end{aligned}\quad (5.17)$$

A continuación se realizará el diseño de dos redes de adaptación microstrip, una de entrada y otra de salida, de la misma forma que en el circuito anterior.

5.2.4.2.1. Red de adaptación de entrada

Localizamos en la Carta de Smith el coeficiente de reflexión de la fuente (ρ_S). Tenemos que conseguir llegar desde el centro de la carta de Smith hasta ese punto. La admitancia existente en el punto final es $Y_S = 0.33 - j*0.67$.

Para conseguir la adaptación hacemos uso de la misma estructura formada por dos stubs balanceados en paralelo y una línea de transmisión en serie. Los primeros, terminados en cortocircuito, disminuyen la parte imaginaria de la admitancia, provocando un desplazamiento por el círculo hacia arriba. La línea de transmisión serie, como ya se comentó anteriormente, provoca un desfase de $2\beta l$, moviéndose por la circunferencia centrada en el origen con radio igual a $|\rho_S|=0.389$. Las longitudes obtenidas son:

- Longitud de la línea de transmisión serie: $0.087\lambda=3.66\text{mm}$.
- Longitud de los stubs balanceados en paralelo: $0.136\lambda=5.71\text{mm}$. Esa longitud se corresponde con una admitancia de $Y/2=-0.925j$.

5.2.4.2.2. Red de adaptación de salida

Siguiendo unos pasos similares, nos desplazamos desde el centro hasta el punto correspondiente a ρ_L , cuya admitancia normalizada es $Y_L = 1.27 - 0.002j$. Para ello usamos una línea de transmisión en serie y un stub en paralelo balanceado terminado en cortocircuito (esa terminación provoca una disminución de la parte imaginaria de la admitancia, es decir, un desplazamiento hacia arriba en el círculo). Las longitudes resultantes son:

- Longitud de la línea de transmisión serie: $0.1165\lambda = 4.89\text{mm}$.
- Longitud de los stubs balanceados en paralelo: $0.233\lambda = 9.79\text{mm}$. Esa longitud se corresponde con una admitancia de $Y/2 = -0.1225j$.

La representación gráfica de las redes de adaptación se puede ver en la figura 71, donde ya está incluida la red de polarización del circuito.

5.2.5. RED DE POLARIZACIÓN

5.2.5.1. Establecimiento del punto de polarización mediante las curvas I-V

Los parámetros S facilitados por el fabricante, que han sido usados a lo largo de todo el diseño, son válidos para las condiciones de polarización de $V_{ds} = 2\text{V}$ e $I_{ds} = 15\text{mA}$. Es necesario conocer a qué valor de tensión V_{gs} corresponde esa corriente para poder polarizar el circuito de la manera adecuada.

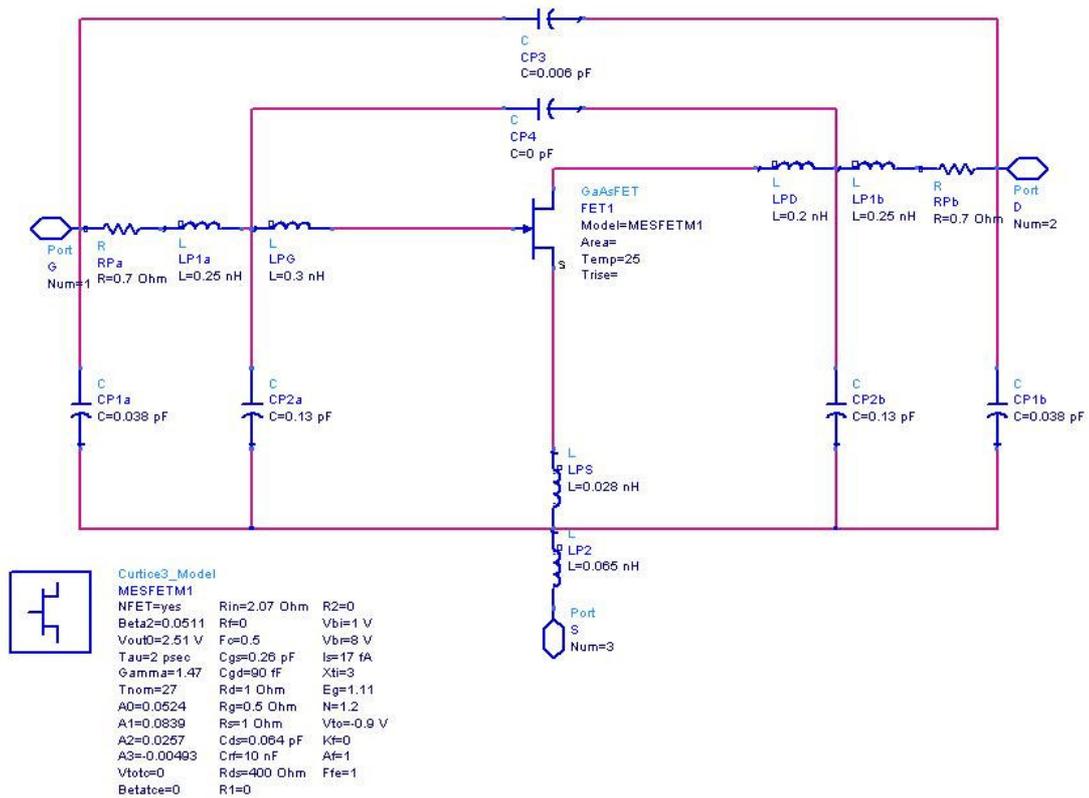


Figura 63: Transistor (con modelo Curtice) y encapsulado

Para calcularlo, se representarán las curvas I-V del transistor, siendo éste representado con el modelo de gran señal cúbico de Curtice [5] (los parámetros de este modelo para este transistor, también llamado modelo Curtice-Ettenberg, pueden verse en la hoja del fabricante, en el anexo 7.1). Este modelo equivalente de gran señal se encuentra desarrollado en el apartado 3.2.2. El circuito usado para la caracterización en continua del transistor es el de la figura 64, en el que para cada valor de V_{gs} se varía V_{ds} en todo su rango. Bajo el símbolo “packaged_model_MGS” se engloba al transistor (con el modelo Curtice) y a la red equivalente del encapsulado.

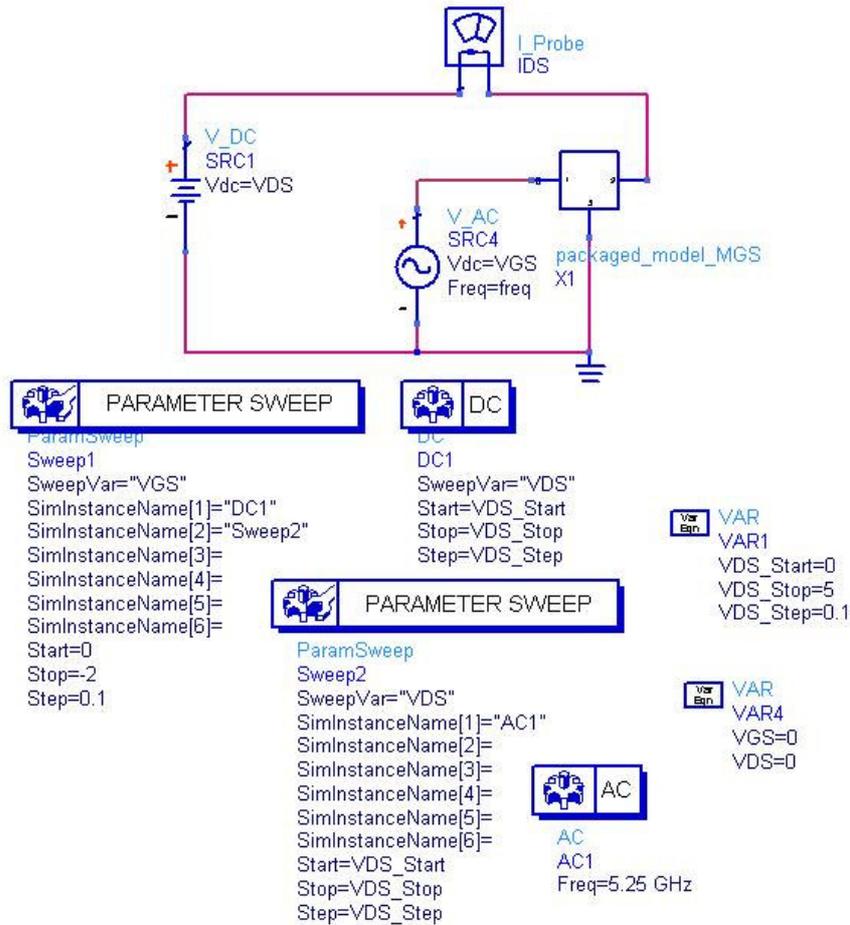


Figura 64: Circuito para obtener curvas I-V

Los resultados obtenidos muestran las curvas características de I-V de un transistor FET. Ampliando se puede ver como para $V_{ds}=2V$ e $I_{ds}=15mA$, el valor que debe tomar la tensión entre puerta y fuente es $V_{gs}=-0.515V$.

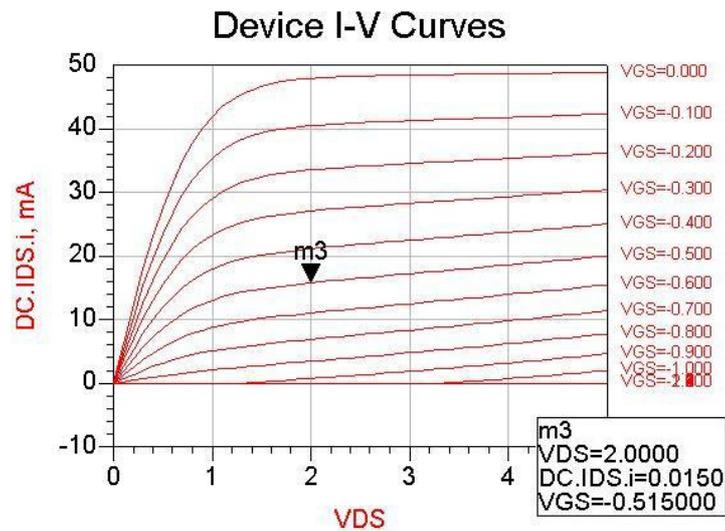


Figura 65: curvas I -V del transistor

5.2.5.2. Diseño de la red

Para completar el diseño del circuito realizamos el circuito de polarización. Para ello usamos bobinas y condensadores con las que conseguimos que el transistor trabaje en la zona de funcionamiento deseada, siguiendo la estructura de la figura 66 [25].

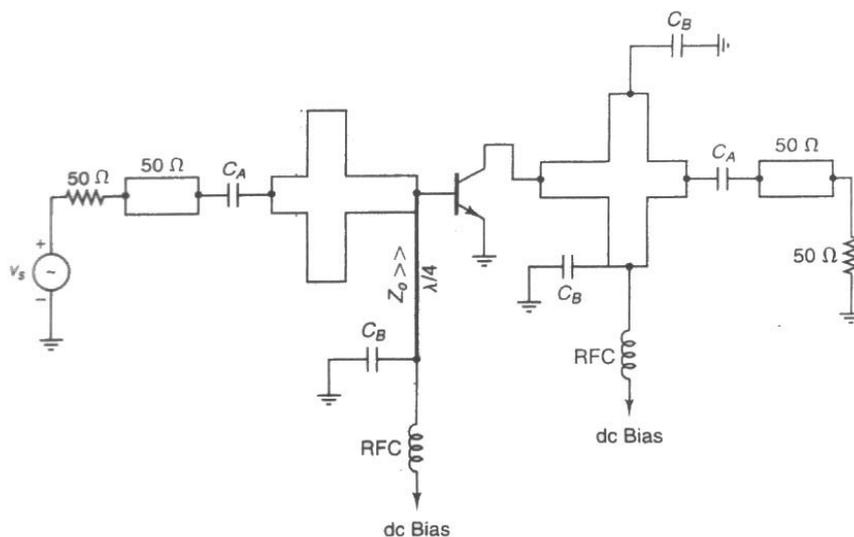


Figura 66: Circuito de polarización genérico

Las capacidades C_A son capacidades de acoplo, con un elevado factor de calidad y de valor 1000pF. Las capacidades C_B de “bypass” proporcionan cortocircuitos en AC para la línea de $\lambda/4$ y para los stubs balanceados de la red de adaptación de impedancias de salida. El valor elegido para ellas es 500pF. La línea corta de longitud $\lambda/4$ y de una alta impedancia (denominada $Z_0 \gg$) provee el camino de continua para el suministro de voltaje a la base. Además presenta un circuito abierto a la señal de AC en la base del transistor. La línea más estrecha (de impedancia característica elevada) debe usarse porque evita acoplamiento indeseado en AC. Por último usamos unas bobinas RFC de un valor muy elevado 1mH; con ellas conseguimos que por ese camino no pase la continua.

“Linecalc” es un programa de análisis y de síntesis para calcular parámetros eléctricos y físicos de líneas de transmisión [14]. Si se hace un análisis, se calculan los parámetros eléctricos a partir de los datos físicos; en la síntesis es al revés. Los datos generados pueden almacenarse en un fichero.

Haciendo uso de esta utilidad, se calcula el valor de la anchura que hay que dar a la línea estrecha y de impedancia alta (en concreto de 100Ω) de la red de

polarización si tiene una longitud física de $\lambda/4$. Esa línea se corresponde con la el elemento “MLIN TL9” del circuito de polarización usado en ADS (figuras 68 y 71)

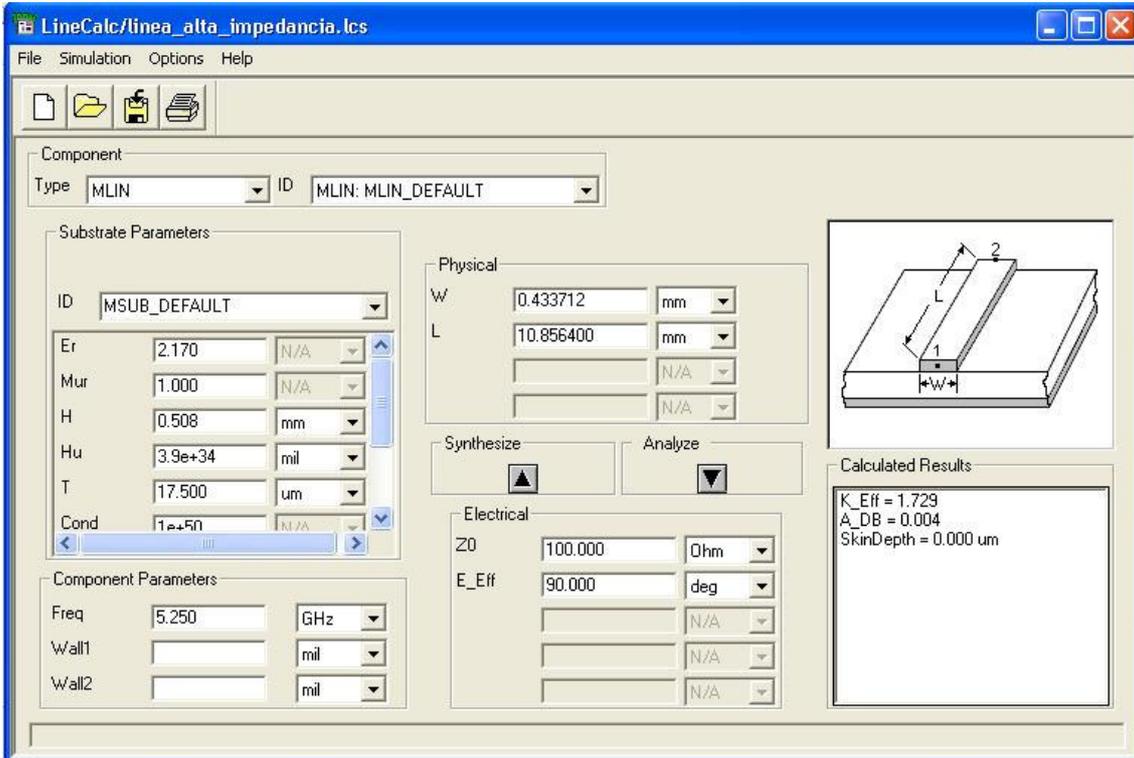


Figura 67: Cálculo de línea de alta impedancia con LineCalc

Como se aprecia en la figura 67, las características de esa línea son:

- W: 0,433712 mm
- L: 10,8564 mm

Con este elemento ya queda configurada completamente la red de polarización.

5.2.6. SIMULACIONES DE PARÁMETROS S FINALES

El amplificador de microondas está compuesto por las redes de adaptación de impedancias de entrada y salida, el transistor y la red de polarización. Llegados a este punto cada uno de esos componentes ya está completamente diseñado.

5.2.6.1. Caso A: sin red de estabilización

En la figura 68 se representa el resultado final de diseñar el amplificador usando el transistor sin red de estabilización:

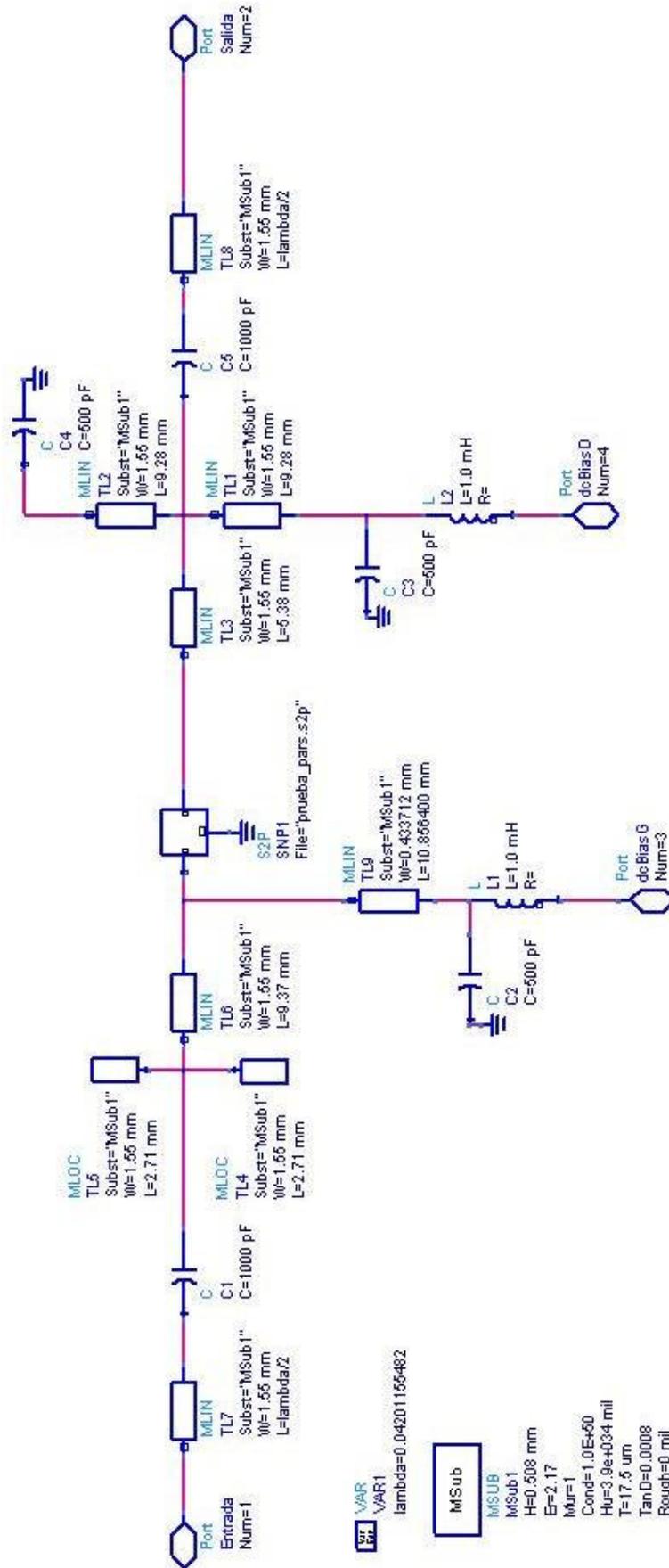


Figura 68: Amplificador sin red de estabilización

Como puede comprobarse ha sido definido como un subcircuito de la estructura jerárquica de cuatro puertos: señal de entrada (terminal 1), señal de salida (terminal 2), polarización de puerta (terminal 3) y polarización de drenador (terminal 4). Además, obsérvese que el dispositivo activo se define como un bloque de parámetros S, el “SNP1”. Su representación simbólica aparece en el circuito de la figura 69 en el que se realiza la simulación final de los parámetros S del amplificador. Hay que señalar que en este procedimiento se añade el cálculo de los parámetros de ruido dentro del componente de simulación “S-PARAMETERS”.

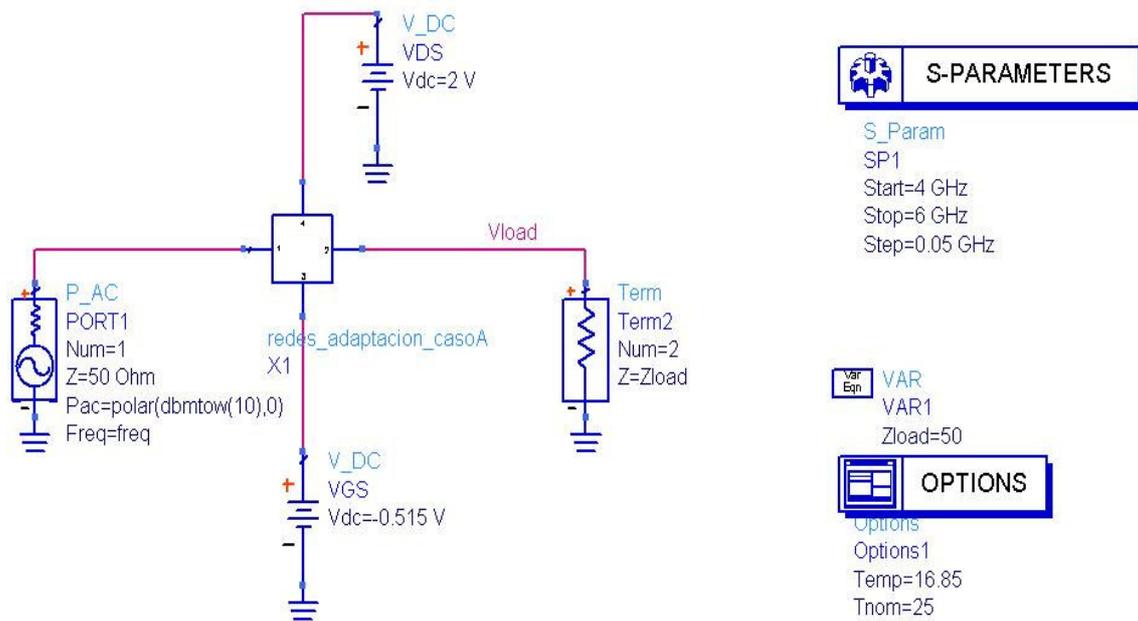


Figura 69: Circuito para simulación del diseño completo

La señal de entrada tendrá una potencia de 10dBm y es proporcionada por una fuente de impedancia 50Ω , el mismo valor de la impedancia de carga. En la figura 70 se muestran como resultados los parámetros s_{21} y s_{12} . El valor del primero de ellos a la frecuencia de trabajo aporta una idea del grado de amplificación del dispositivo al relacionar la señal de salida con la de entrada. Además, se representan gráficamente los resultados de ganancia de potencia y figura de ruido, en dB, de todo el conjunto que compone el amplificador, marcando los mejores valores teóricos para estos dos parámetros.

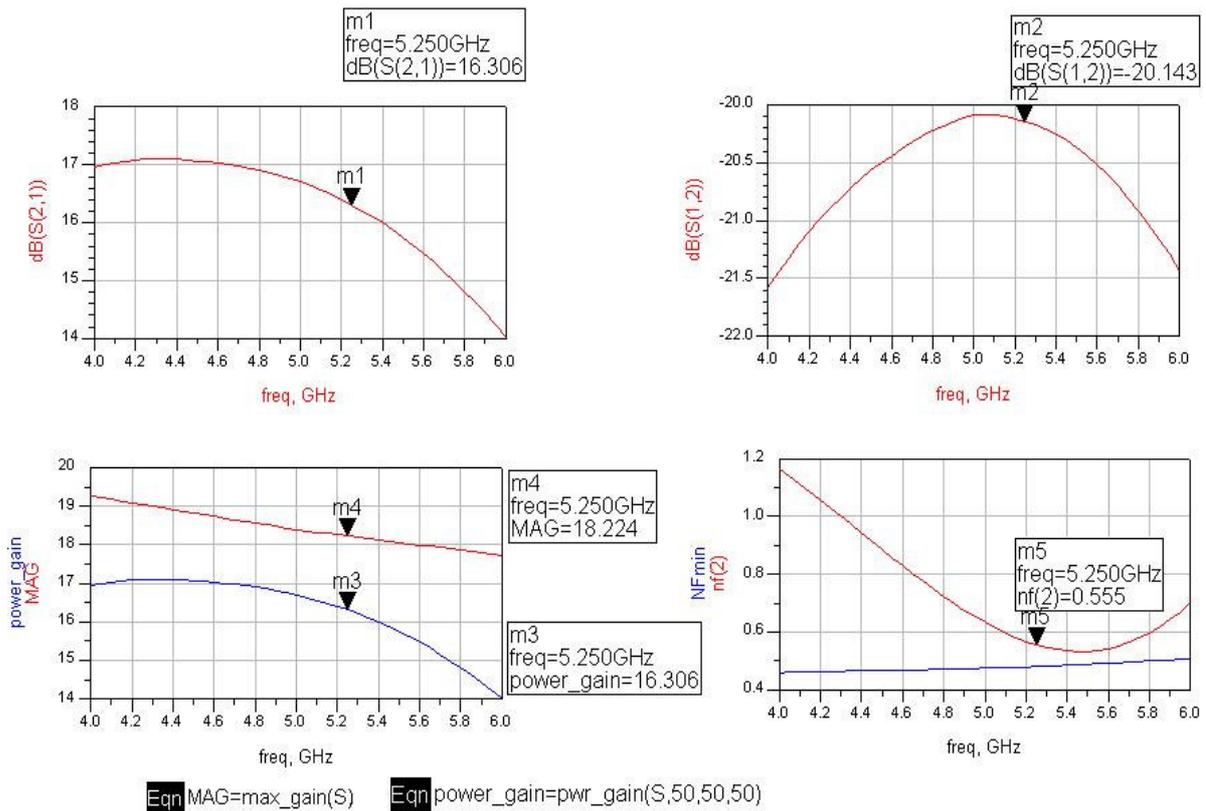


Figura 70: Resultados de simulación del diseño completo

Los resultados que ofrece este circuito respecto a ganancia y figura de ruido son buenos. Sin embargo, como era de esperar, el grado de adaptación en ambos puertos no es del todo favorable, como podría apreciarse estudiando los parámetros S_{11} y S_{22} .

5.2.6.2. Caso B: Con red de estabilización

El procedimiento seguido para el estudio final del comportamiento del amplificador es el mismo que para el caso anterior, usando la misma estructura circuital. La única diferencia es que ahora se usa el amplificador de microondas de la figura 71, que posee la red diseñada para conseguir mejorar la estabilidad del dispositivo.

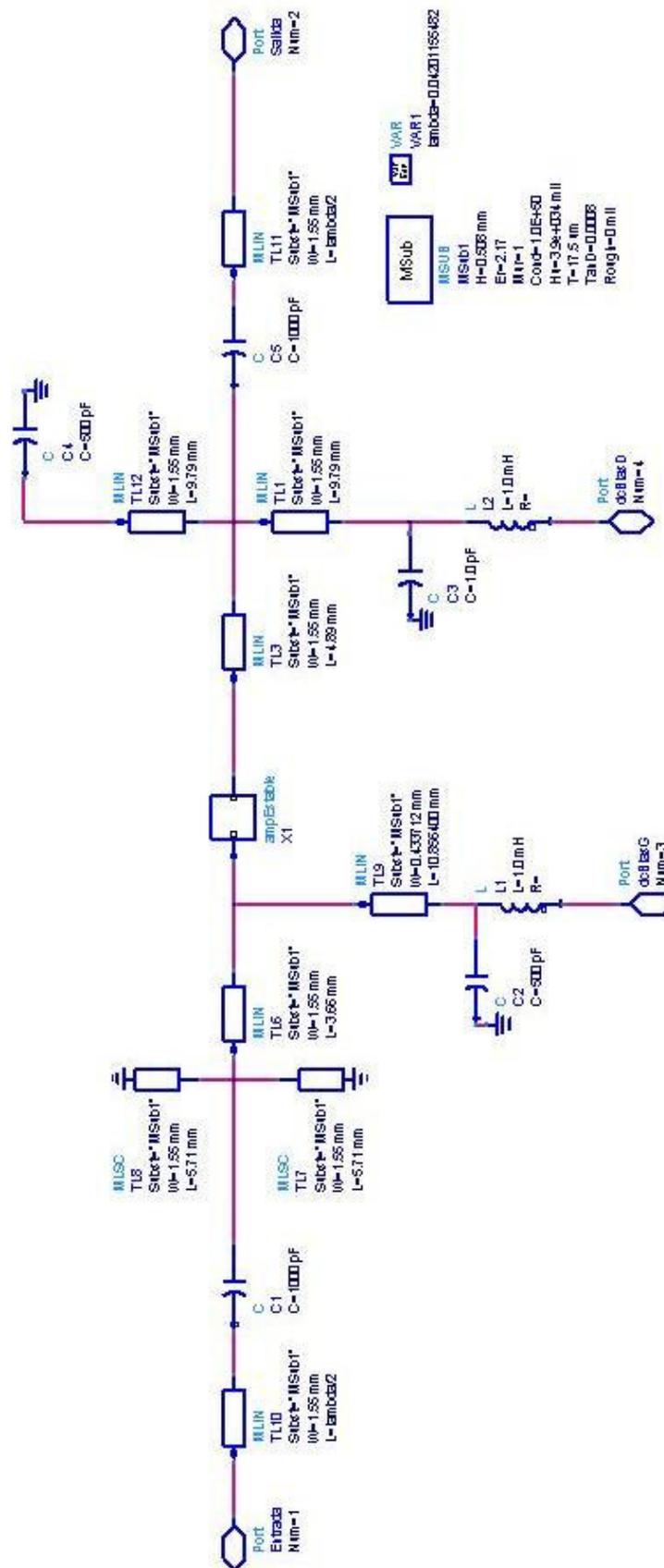


Figura 71: Amplificador con red de estabilización

Como recordatorio comentar que bajo el símbolo “ampEstable” se representa al transistor junto con la red de estabilización. El comportamiento de los parámetros S de este diseño así como de la ganancia y parámetros de ruido se muestra en la figura 72.

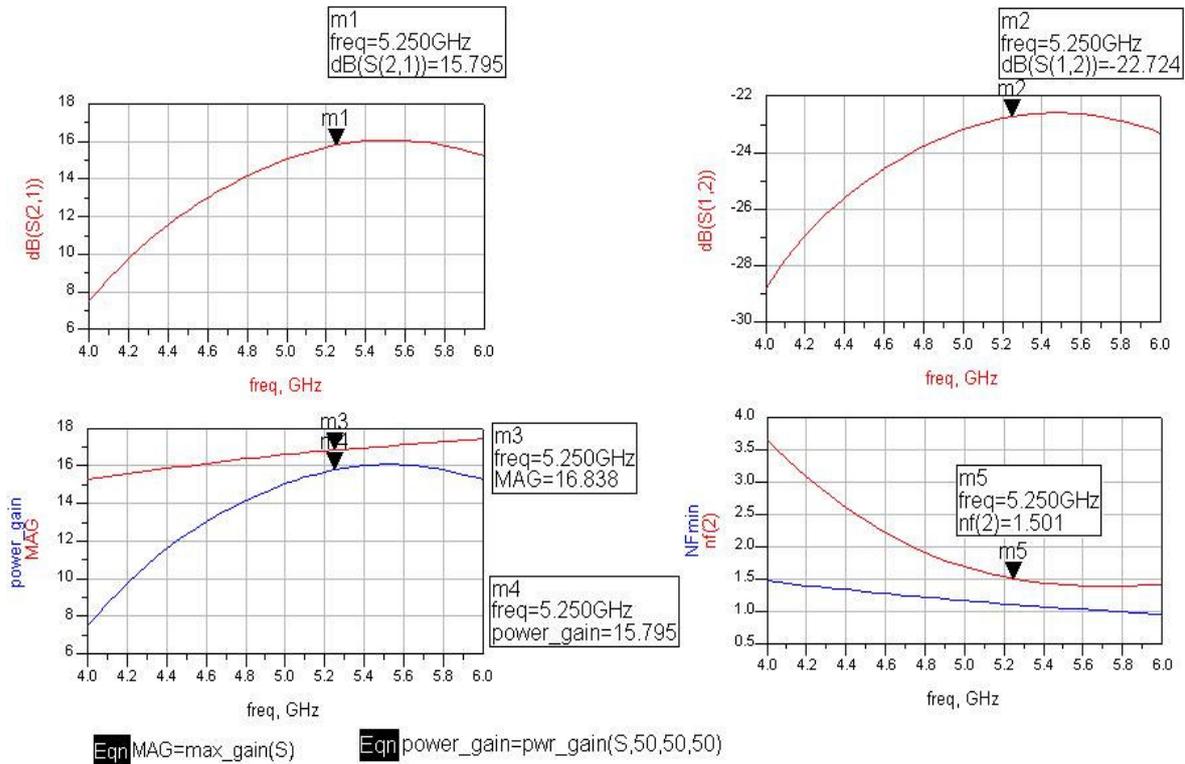


Figura 72: Resultados de simulación de diseño completo con red de estabilización

Estos resultados coinciden con los objetivos de diseño de optimización de la red de estabilización, que pretendía maximizar la ganancia y minimizar la figura de ruido en el rango de frecuencias considerado. El valor de la ganancia que proporciona esta configuración puede considerarse adecuada. Sin embargo, la figura de ruido, aunque a esa frecuencia está prácticamente en el mínimo del rango, indica que el nivel de ruido del circuito es elevado.

5.2.7. ELECCIÓN DEL MEJOR DISEÑO

Haciendo una comparación de los resultados obtenidos tras simular los dos diseños completos de los amplificadores (Figuras 70 y 72) se ve como el uso de la red de estabilización provoca un descenso de 0.5 dB en la ganancia de potencia respecto del otro circuito. Al fin y al cabo, este resultado era de esperar al haber aumentado el número de elementos pasivos (resistivos, capacitivos e inductivos) que van atenuando la señal a su paso.

Otro factor importante es el ruido del sistema. Ya se comentó que al añadir elementos como resistencias la aportación de ruido del amplificador se vería

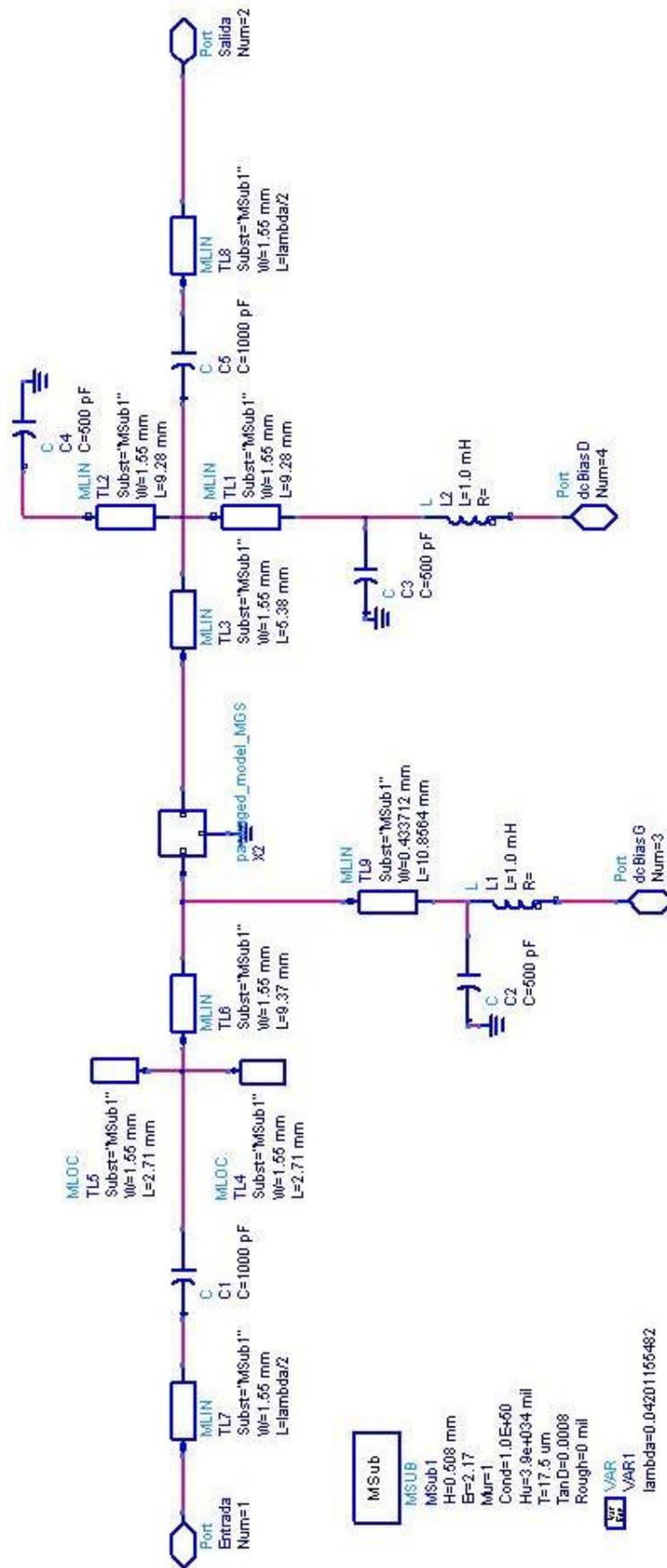
umentada. Si comparamos los resultados respecto al ruido del sistema, se aprecia un aumento notable, al ser en el primer circuito 0.555dB el valor de la figura de ruido, y 1.501dB en el segundo circuito. Esto es otra ventaja que ofrece el diseño sin red de estabilización.

Por lo tanto y a la vista de los resultados, se considera más adecuado el uso del diseño del amplificador sin red de estabilización (caso A, figura 68) que, aunque era condicionalmente estable, se habían elegido los coeficientes de reflexión adecuados para conseguir la mínima desadaptación posible en ambos puertos. A pesar de la ventaja de estabilización que aporta el segundo diseño con la red adicional para conseguirlo, las desventajas en cuanto a pérdida de ganancia y de ruido cobran mayor importancia.

Hay que tener en cuenta que el diseño elegido no posee las mejores características posibles de comportamiento en cuanto a la adaptación en los puertos. Sin embargo, se elegirá como elección válida, ya que el objetivo principal del proyecto no es hacer el diseño más óptimo posible en cuanto a ganancia, ruido, estabilidad y adaptación, sino mostrar las herramientas que ofrece el ADS para el diseño de amplificadores.

5.3. SIMULACIONES DE BALANCE ARMÓNICO

Para poder incluir los efectos no lineales del transistor se va a modificar su representación, sustituyendo la anteriormente usada de los parámetros S por la definida usando el modelo de Curtice-Cúbico (modelo comentado en apartado 3.2.2). Como ya se describió en el apartado 5.2.5.1. de caracterización de curvas I-V, bajo el símbolo "packaged_model_MGS" se engloba el transistor con modelo Curtice y la red equivalente del encapsulado. Éste bloque se incorpora en el diseño del amplificador final, resultando el circuito de la figura 73.



la línea 9 es de 100 ohmios

Figura 73: Amplificador con transistor con modelo Curtice

Éste será el subcircuito que represente al amplificador en todas las simulaciones de balance armónico (HB) realizadas para estudiar la no linealidad del dispositivo.

5.3.1. SIMULACIONES DE UN TONO

Se caracterizan porque la señal de entrada del amplificador es de una única frecuencia. Mediante el circuito de la figura 74, se va a variar la potencia de la entrada desde los -33 hasta los 5 dBm usando dos tipos de planes. En el primero se hace un barrido a grandes saltos por las potencias menores y en el segundo se disminuye el tamaño del paso entre una potencia y otra, para observar más detalladamente la evolución en las potencias mayores.

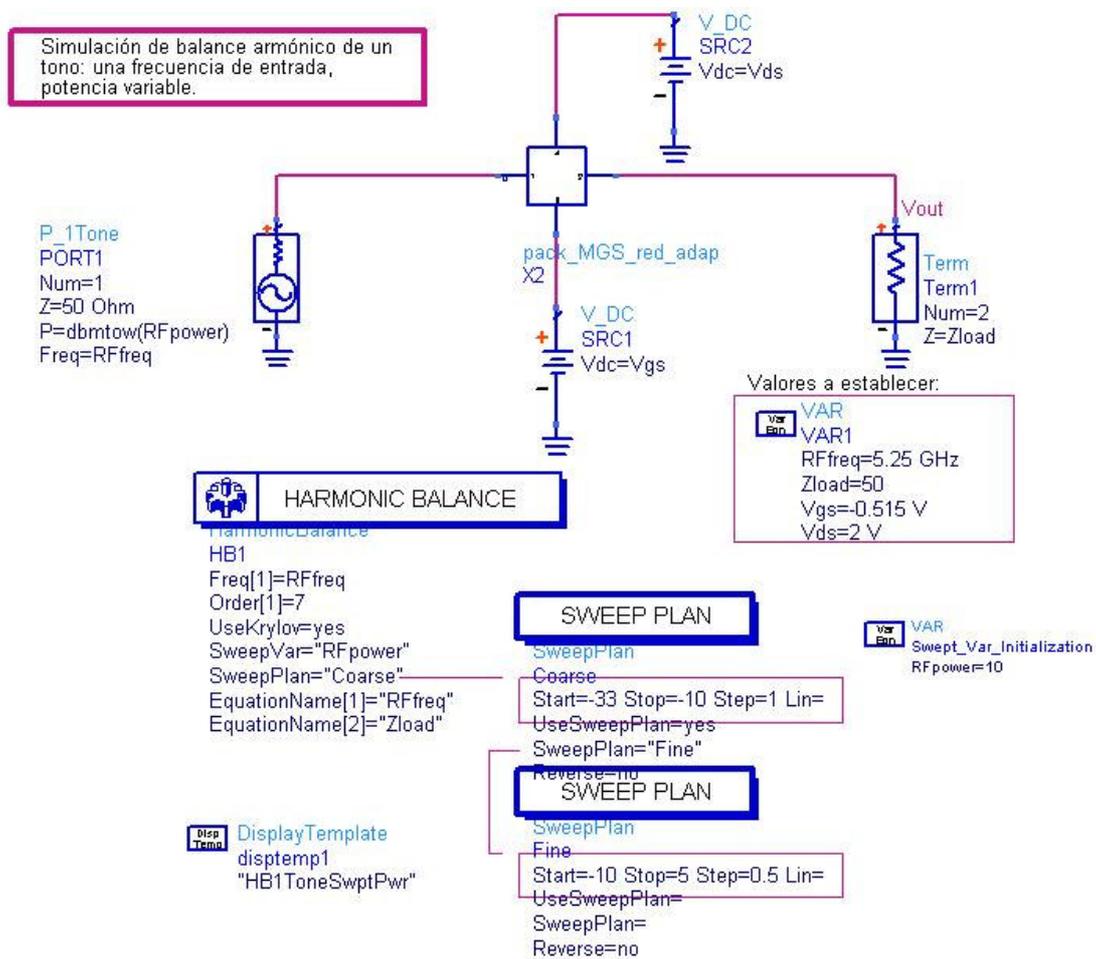


Figura 74: Circuito de simulación HB de 1 tono con variación de potencia

Para la presentación de los resultados (Figura 75) se hace uso de la plantilla "HB1ToneSwptPwr" disponible en el ADS. En primer lugar muestra el espectro de la señal de salida, pudiendo apreciarse el armónico fundamental y la atenuación (de forma gráfica) de los otros armónicos con respecto a él. Mediante el marcador "m3" se determina la potencia para la que se hace esta representación. En la segunda gráfica

los marcadores sirven para determinar la ganancia de compresión entre ellos a partir de la función de la ganancia de transducción de potencia. Típicamente se considera más importante la ganancia de compresión de 1dB. En tercer lugar se muestra la evolución del armónico fundamental y del de tercer orden en función de la potencia de entrada. Por último, en la tabla se detallan los valores de la potencia a la salida de los armónicos y de la ganancia de transducción para cada potencia disponible de fuente.

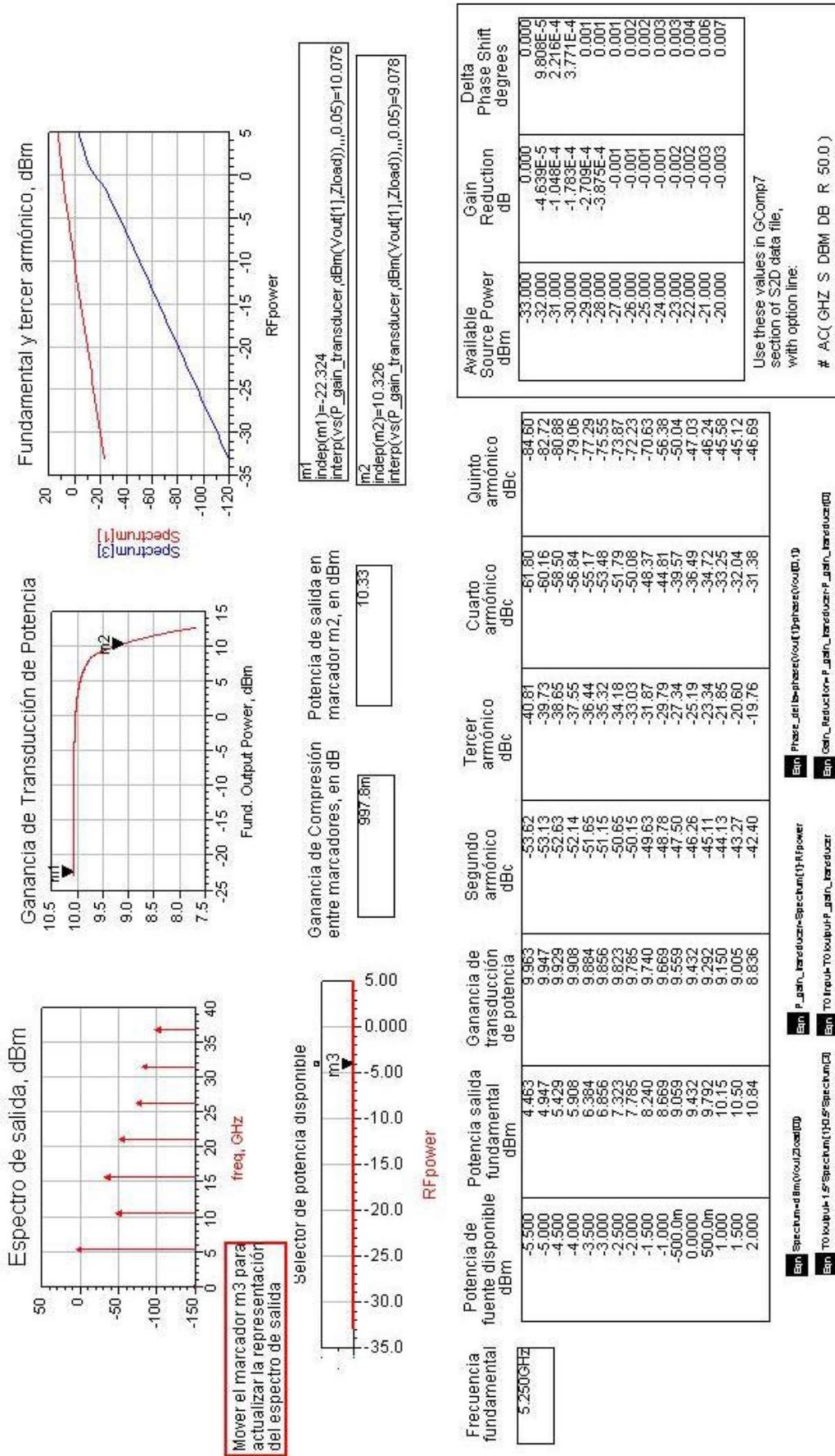


Figura 75: Resultados de simulación HB de 1 tono con variación de potencia

Con todos estos resultados se puede estimar cual es el punto de compresión de 1dB y el efecto de la intermodulación, sobre todo la de tercer orden. Para calcular los puntos de intercepto se ha utilizado esta expresión:

$$\text{TOIoutput} = 1.5 \cdot \text{Spectrum}[1] - 0.5 \cdot \text{Spectrum}[3] \quad (5.18)$$

Donde TOIoutput es el punto de intercepto (IP3) y los otros términos la potencia de salida de la señal y la potencia de intermodulación. Gráficamente puede verse en la figura 76 la relación $P_o - I_3 = 2 \cdot (IP_3 - P_o)$ de la que se ha obtenido la expresión anterior [15].

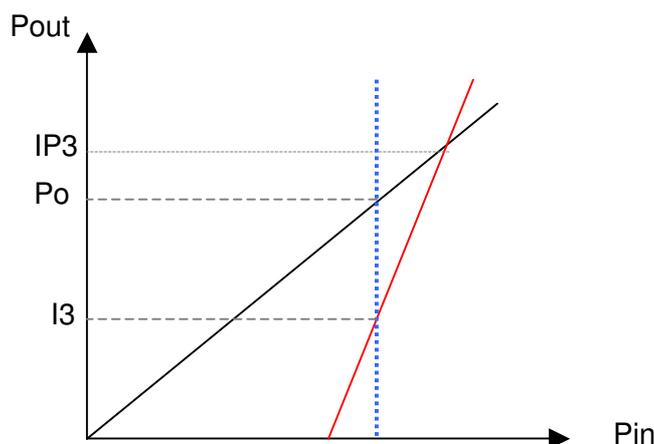


Figura 76: Intermodulación de tercer orden

Puede incluso calcularse cual es el punto de intercepto de tercer orden a la entrada, "TOI input", sin más que restarle al punto de intercepto de tercer orden a la salida el valor de la ganancia de transducción de potencia.

Tras este análisis puede fijarse una potencia adecuada de trabajo en torno a 5dB por debajo del punto de compresión y estudiar la respuesta del amplificador a esa potencia. Para ello se utilizaría un circuito como el anterior, pero eliminando los planes de variación de la variable "RFpower". Las gráficas de resultados de la figura 77 muestran, además de los mismos parámetros de la figura 75, la forma de onda de la señal de salida con respecto al tiempo

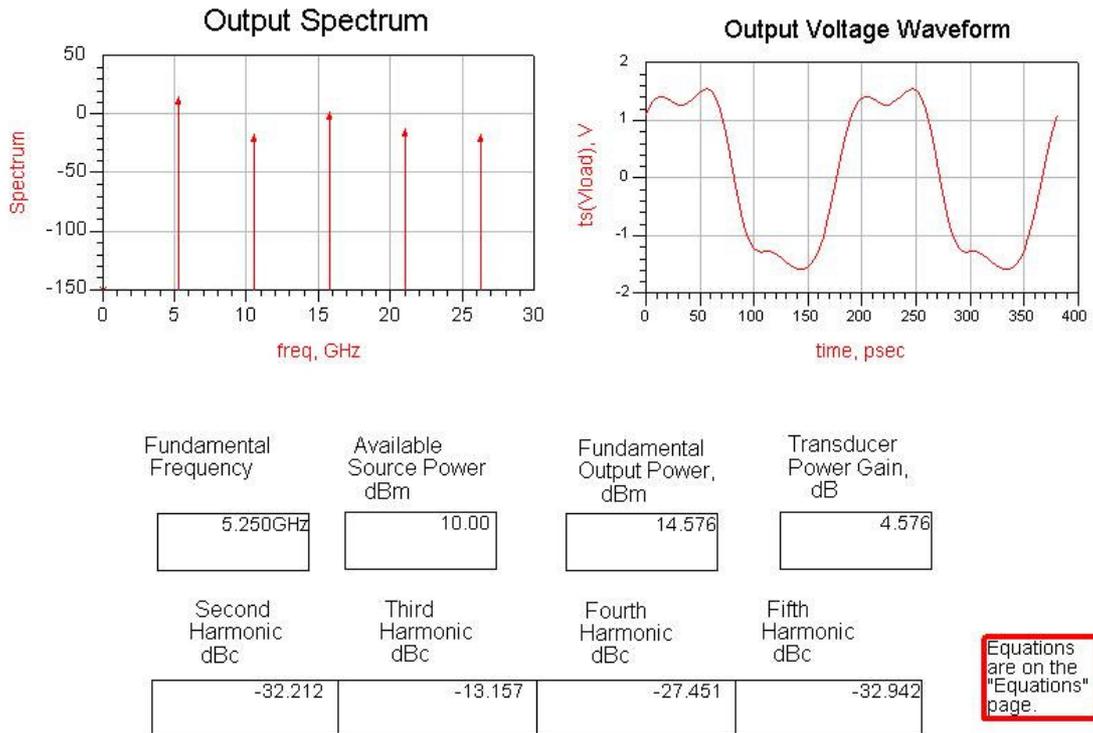


Figura 77: Resultados de simulación HB de 1 tono

Se puede hacer un análisis más exhaustivo del comportamiento del dispositivo en un cierto punto de compresión usando el elemento de simulación disponible en ADS llamado "Gain compression". En primer lugar se establece el punto de ganancia de compresión que debe ser encontrado, para lo que hace uso de una simulación de balance armónico.

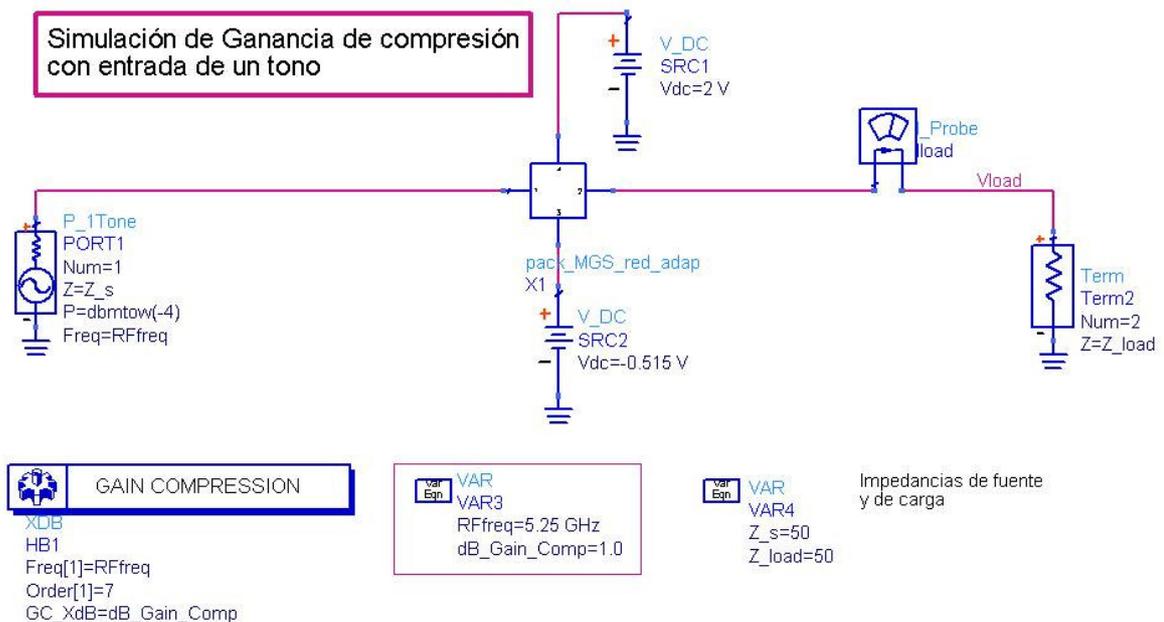


Figura 78: Circuito para simulación de ganancia de compresión

Una vez calculado, evalúa el comportamiento del amplificador en ese punto, mostrando el espectro, potencia de salida, ganancia, potencia de los armónicos y potencia de entrada para la que se alcanza esa ganancia de compresión, tal y como se aprecia en la figura 79.

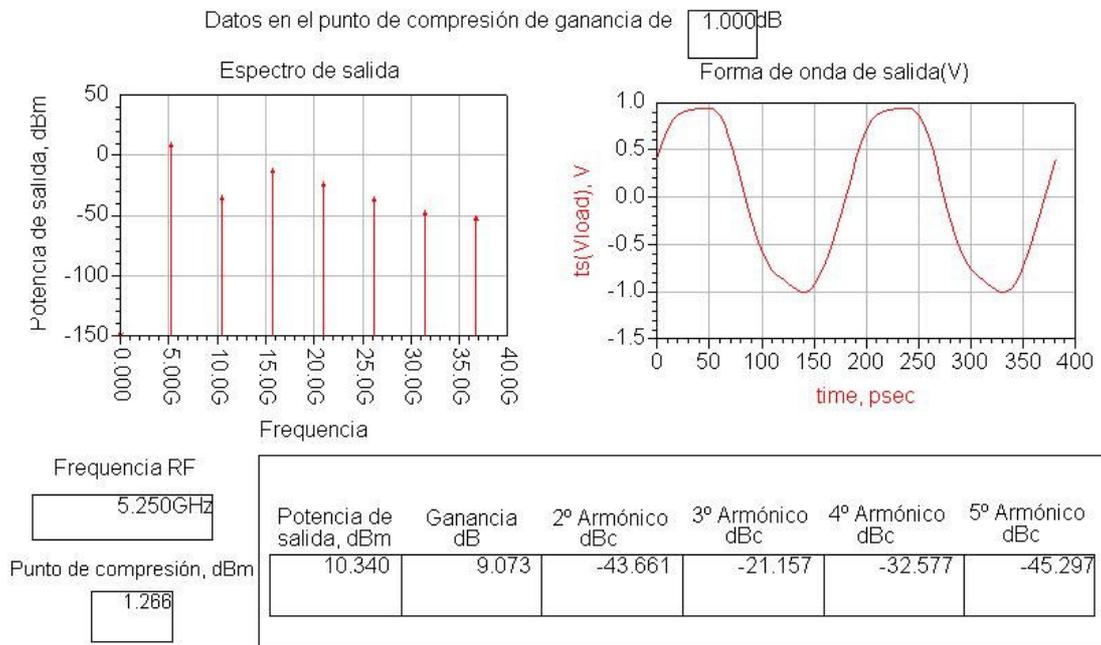


Figura 79: Resultados de simulación de ganancia de compresión

Es destacable la representación, como en el caso anterior, de la forma de onda de la señal de salida en ese punto. De la misma manera que se ha hecho para una ganancia de compresión de 1dB, puede hacerse para cualquier otro valor.

5.3.2. SIMULACIONES DE DOS TONOS

Se caracterizan porque la señal de entrada del amplificador está formada por dos tonos de distinta frecuencia. La frecuencia central se corresponde a la frecuencia de trabajo, 5.25GHz, estando los dos tonos a una distancia frecuencial de 0.5MHz a cada lado de la frecuencia central. Mediante el circuito de la figura 80, se va a variar la potencia de la entrada desde los -33 hasta los 5 dBm usando un barrido grueso y otro fino.

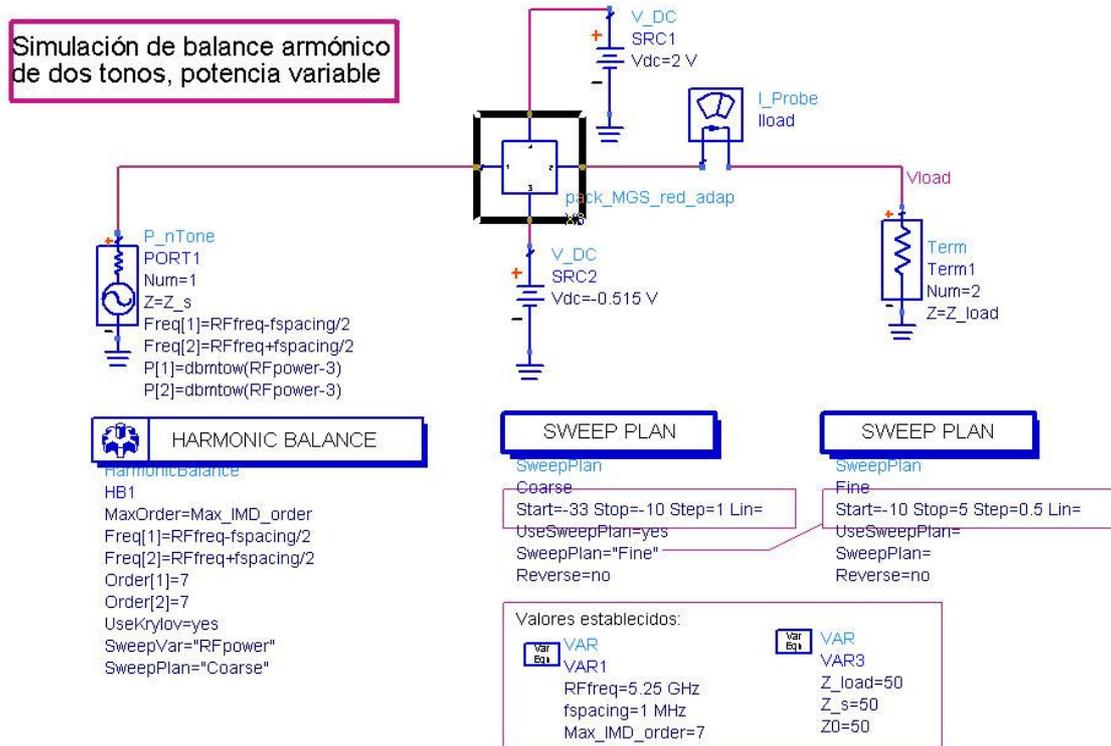


Figura 80: Circuito de simulación HB de 2 tonos

En la hoja de resultados se muestra, en primer lugar, el espectro de la señal de salida, pudiendo apreciarse los armónicos fundamentales y la atenuación (de forma gráfica) de los otros armónicos con respecto a ellos. Se amplía el espectro en torno a la radiofrecuencia para que se pueda observar con mayor claridad y distinguir los tonos. Mediante el marcador se determina la potencia para la que se hace esta representación. En la tercera gráfica se representa la distorsión de intermodulación de tercer orden frente a la potencia de salida del amplificador; también la de quinto orden es representada. En cuarto lugar se muestra la evolución de la ganancia de transducción. Por último, en la tabla se detallan los valores de la potencia a la salida de los armónicos, de la ganancia de transducción para cada potencia disponible de fuente y de los puntos de intercepto de tercer y quinto orden a la entrada y a la salida.

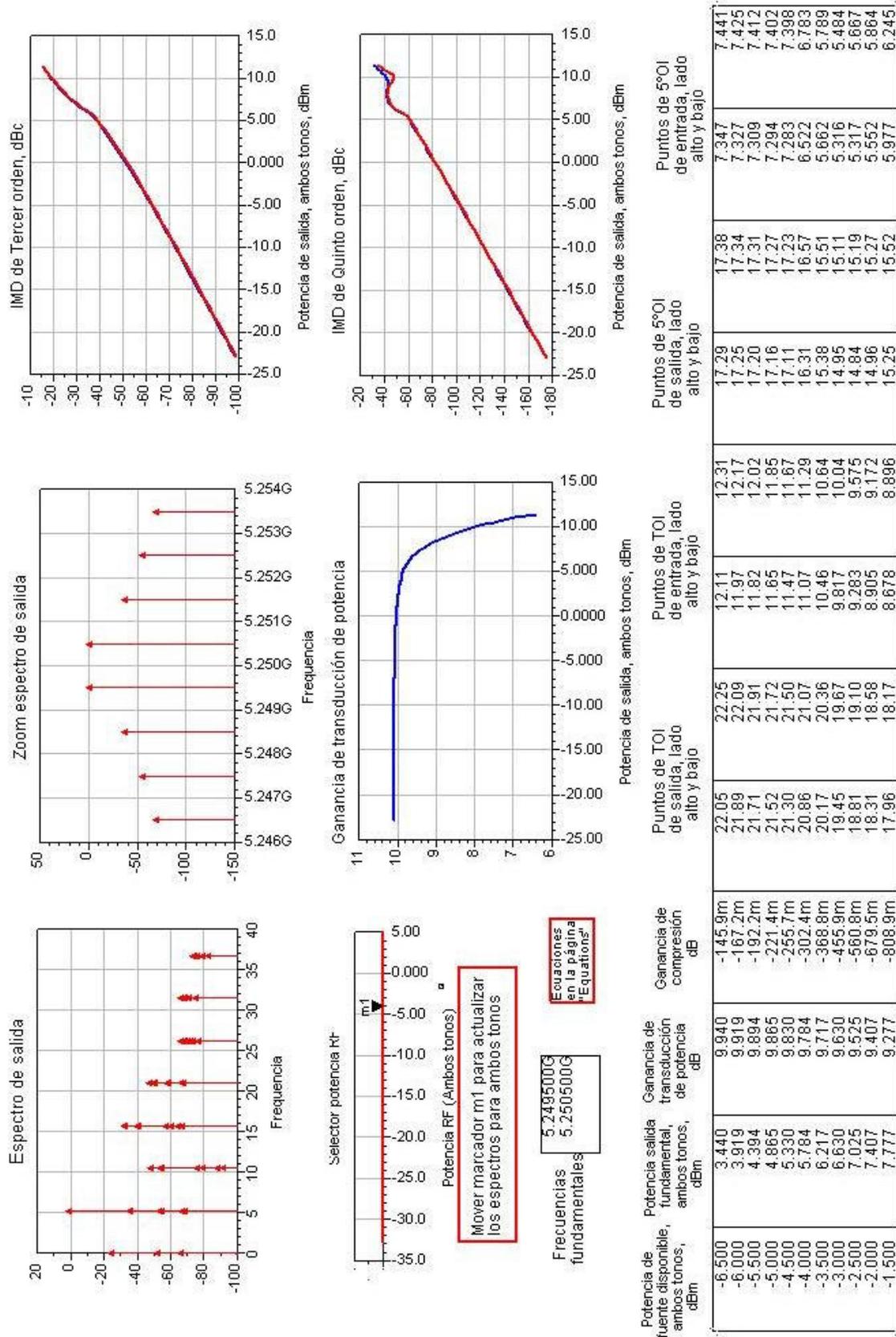


Figura 81: Resultados de simulación HB de 2 tonos

Para calcular los puntos de intercepto de tercer orden se ha utilizado la misma expresión que en el caso de un solo tono, pero para cada una de las bandas. Equivalentemente se calcularía el punto de intercepto considerando la intermodulación de quinto orden.

5.3.3. SIMULACIONES LOAD PULL

Las medidas Load-Pull es una técnica directa de medidas en gran señal para caracterizar las propiedades del dispositivo. Esta caracterización implica la inclusión del dispositivo en circuitería para medir que pueda ser sintonizada en impedancia. El sistema de medida presenta de forma simultánea la impedancia sintonizada del circuito de caracterización y el comportamiento del dispositivo. Es en ese momento cuando se almacena la respuesta del dispositivo bajo las condiciones de la variable de carga. El lugar geométrico de impedancias necesarias para obtener un parámetro constante (típicamente potencia y eficiencia de potencia añadida) es representado sobre la Carta de Smith en forma de contornos cerrados.

Estas técnicas de diseño, en el ADS, simulan los contornos de potencia de salida y de eficiencia de potencia añadida (PAE) de un dispositivo o amplificador a una radiofrecuencia y potencia, como función del coeficiente de reflexión de la carga a la frecuencia fundamental [11]. Si se trata de un dispositivo con dos tonos de entrada, además de los contornos de potencia también se representan los contornos de distorsión de intermodulación de tercer y quinto orden. Las simulaciones Load Pull varían el coeficiente de reflexión de la carga presentado al dispositivo para encontrar el valor óptimo que maximice valores como la potencia o PAE.

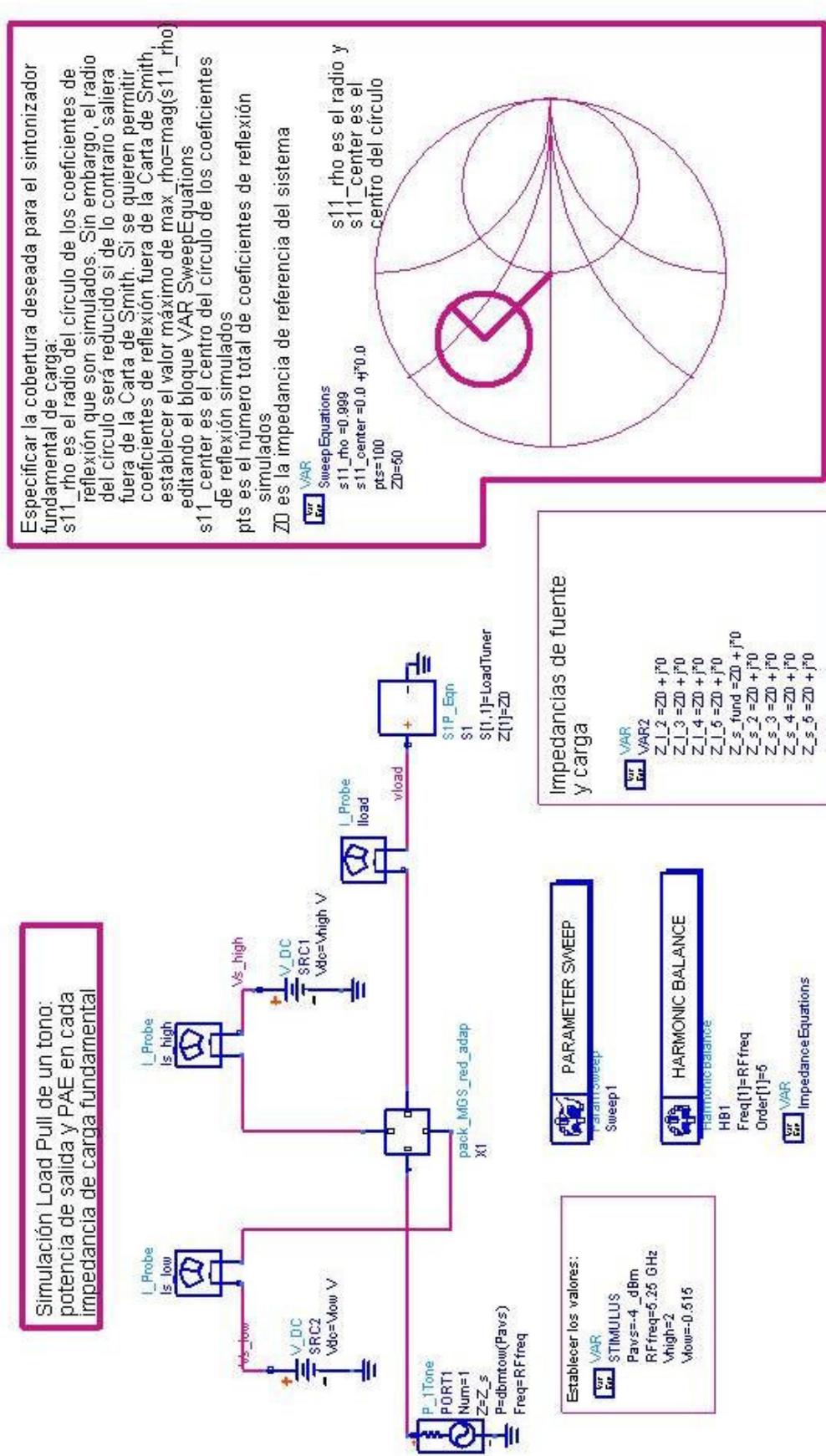


Figura 82: Circuito de simulación Load-Pull de 1 tono

En primer lugar, hay que especificar el rango de cobertura del sintonizador de la carga, fijando el centro y el radio del círculo que contiene los coeficientes de reflexión que serán simulados y el número de puntos a tomar dentro de éste [16]. Sin embargo, hay que tener en cuenta que el radio del círculo sería reducido si éste saliera fuera de la Carta de Smith. Para generar los puntos dentro del círculo deseado, se van modificando dos variables, "real_indexs11" y "imag_indexs11", que representan respectivamente la parte real e imaginaria de esos puntos tomando como referencia unos ejes de coordenadas situados en el centro de la Carta de Smith. La parte imaginaria es incrementada uniformemente, mientras que la parte real no lo hace uniformemente. De cualquier forma, siempre se moverán dentro del círculo fijado. En todas las simulaciones de este tipo que se han realizado, se han considerado todos los posibles coeficientes de reflexión del interior de la Carta de Smith, fijando el centro en el origen de coordenadas ($0+j*0$) y el radio prácticamente a la unidad (0,99).

En segundo lugar, hay que fijar las impedancias de carga y de fuente a las frecuencias armónicas. Así se pueden definir coeficientes de reflexión dependientes de la frecuencia, que se usarán en cada caso eligiendo entre los posibles valores de una tabla en función de la frecuencia para la que se simule (Load Tuner). Esto se implementa mediante el bloque de parámetros S de la salida, caracterizado por el sintonizador de carga. Para las simulaciones aquí realizadas, se ha fijado la impedancia al mismo valor para todas las frecuencias, siendo por tanto la carga independiente de ese parámetro. Esto implica una simulación de una situación no completamente realista, siendo los resultados subóptimos.

Potencia Añadida (PAE) se ha calculado como la potencia entregada a la carga menos la potencia disponible de la fuente, dividido entre el consumo de potencia en DC.

Si se desea puede hacerse una renormalización de los contornos estableciendo una nueva impedancia de referencia.

Para ver los resultados de potencia entregada y PAE en cada una de las impedancias de carga simuladas, se desplaza el marcador a través de los puntos disponibles en la Carta de Smith. Los resultados se actualizan de forma automática al situar el marcador.

Si como señal de entrada del amplificador se coloca una fuente de dos tonos, sobre el circuito sólo habrá que añadir nuevos parámetros para fijar la separación entre los tonos y la potencia de cada uno. El resto del circuito será igual.

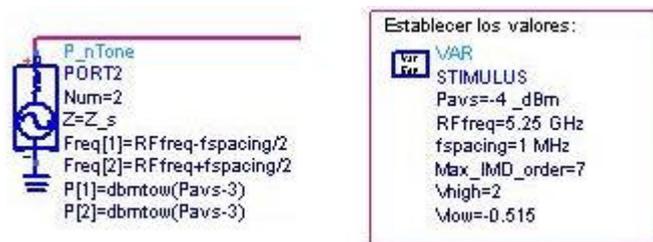


Figura 84: Fuente y sus parámetros para simulación Load-Pull de 2 tonos

En los resultados que se obtienen, además de los que comentados para un tono de entrada, se representan los contornos de distorsión de intermodulación de tercer y quinto orden tanto en la Carta de Smith como en representación rectangular. Además se indican los valores mínimos de la distorsión para los dos órdenes. En la gráfica de las impedancias de carga simuladas, seleccionando uno de los puntos, aparecen todos los resultados para ese coeficiente.

También puede apreciarse una representación del espectro de salida bastante ampliado, de forma que centrado en la frecuencia fundamental, aparecen el resto de armónicos

5.4. MODELADO CON DISPOSITIVOS DEFINIDOS SIMBÓLICAMENTE

En esta simulación se va a aprovechar la capacidad del ADS para crear un componente no lineal definido por el usuario, que puede simular el comportamiento de gran señal y de pequeña señal sin el uso de código fuente. El dispositivo definido simbólicamente (SDD) es un componente basado en ecuaciones que define el usuario, modelándose directamente en el esquemático, donde se indican las corrientes de los puertos, sus tensiones y las derivadas de éstas [17].

El uso de esta técnica se practicará con un transistor distinto al EPB018A5 de Excelics utilizado hasta ahora. En su lugar se trabajará con otro transistor FET, del que se conoce los parámetros del modelo de Angelov (visto en apartado 3.2.2). Si se observa el modelo de pequeña señal del transistor de la figura 86, la estructura formada por la capacidad C_{gs} y la fuente de corriente I_d será reemplazada por el componente SDD de dos puertos.

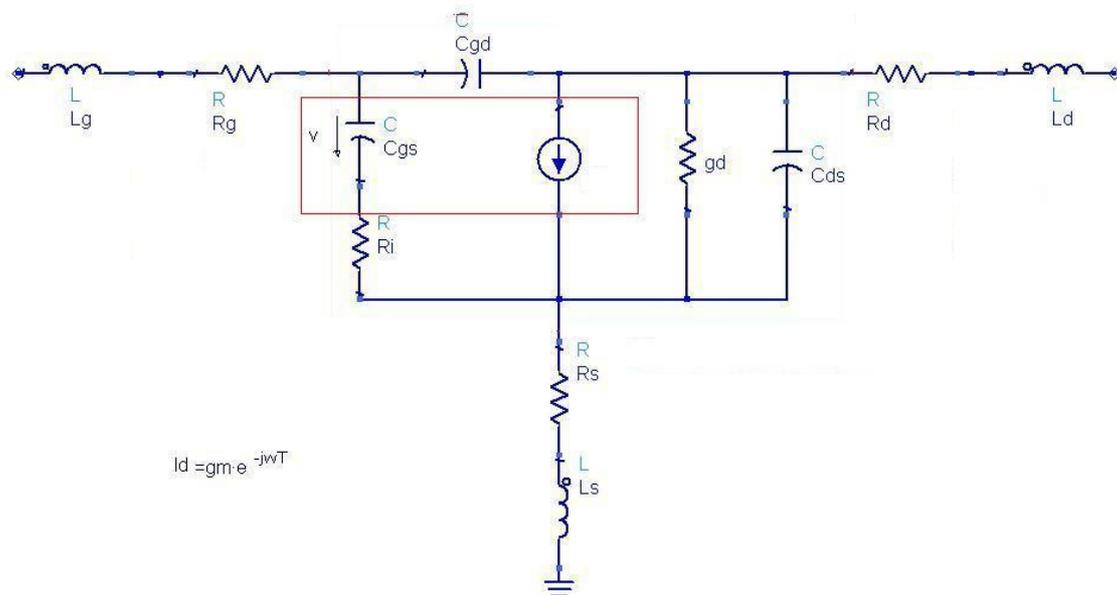


Figura 86: Modelo de pequeña señal transistor antes de SDD

Para escribir las ecuaciones hay que hacer uso de las variables, cuyo nombre comienza por un guión bajo. Cada puerto tiene dos variables: “_v_n” representa el voltaje del puerto n, e “_i_n” la corriente del mismo puerto. Para definir correctamente el SDD de dos puertos hacen falta dos ecuaciones:

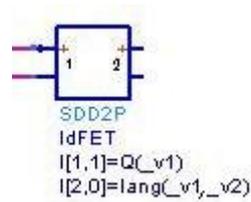


Figura 87: SDD con sus ecuaciones

El primer número de los que aparecen entre corchetes en la expresión indica el puerto al que es aplicable esa ecuación. El segundo valor numérico representa la función de peso, que es una expresión dependiente de la frecuencia usada para escalar el espectro de la corriente de un puerto. El valor “0” implica función de peso igual a 1 y se usa cuando no se quiere escalar la corriente. El valor “1” marca una función de peso definida como “ $j\omega$ ” y es usada cuando se quiere derivar en el tiempo. Por lo tanto las ecuaciones implican:

$$I[1,1]=Q(_v1) \rightarrow i_1= d(Q(v_1))/dt$$

$$I[2,0]=lang(_v1, _v2) \rightarrow i_2= lang(v_1, v_2) \quad (5.19)$$

Donde las corrientes se consideran positivas en el sentido entrante en el dispositivo y $Q(v)$ e $lang$ son las ecuaciones del modelo de Angelov:

$$Q(v) = C_{gs} \cdot v$$

$$I_{ang}(v, u) = I_{pk} \cdot (1 + \tanh(\psi(v))) \cdot \tanh(\alpha \cdot u) \cdot (1 + \lambda \cdot u) \quad (5.20)$$

$$\psi(v) = P_1 \cdot (v - v_{pk}) + P_2 \cdot (v - v_{pk})^2 + P_3 \cdot (v - v_{pk})^3$$

El transistor se completará con las redes de polarización para aplicarle las tensiones $V_{gs}=-0.35V$ y $V_{ds}=2V$ y se le hará una simulación de balance armónico de un tono (Figura 88)

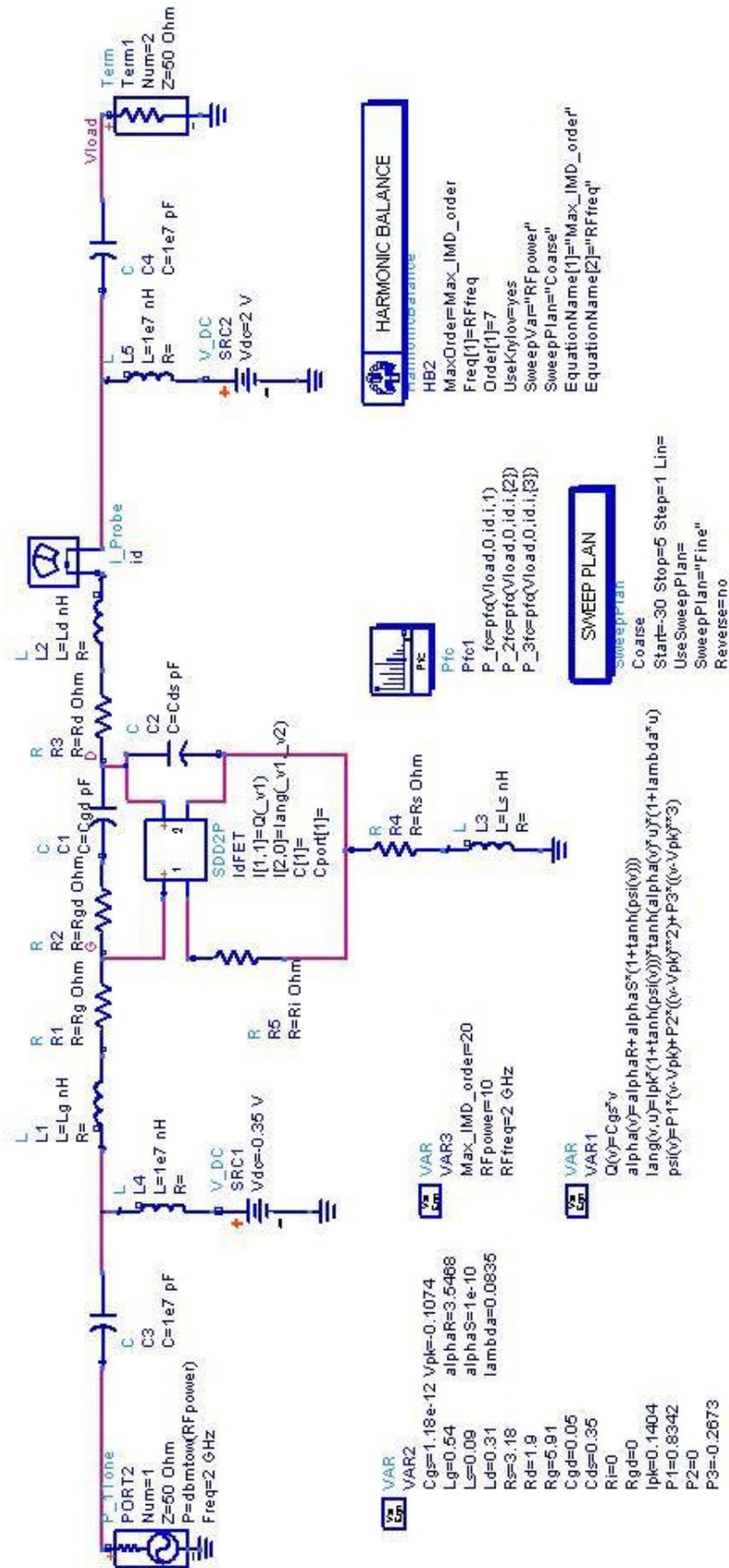


Figura 88: Circuito con dispositivo SDD

Para comprobar si los resultados obtenidos son correctos, se van a comparar con los que se obtienen del mismo circuito pero en el que el transistor no es un componente SDD, sino que está definido por el modelo de Angelov disponible en el ADS [5]. Las gráficas resultantes, como se puede ver en la figura 89, son idénticas en la representación en dBm de la potencia de los tres primeros armónicos en función de la potencia de la fuente de entrada.

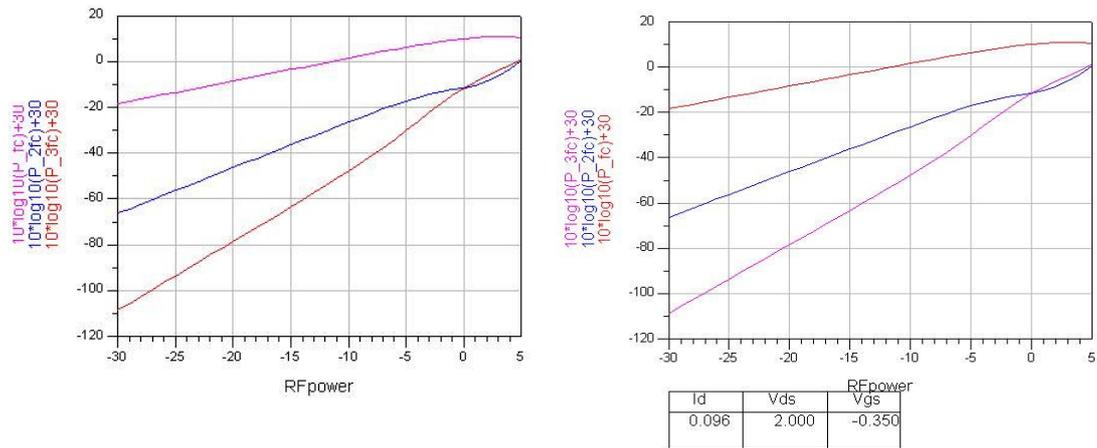


Figura 89: Resultados de circuito con SDD y con modelo de Angelov del transistor respectivamente

De la misma manera de la que se ha usado esta definición simbólica del componente, podrían cambiarse las ecuaciones para construir cualquier dispositivo no lineal deseado.