

II Estructura del Proyecto

El proyecto lo podríamos dividir en 5 apartados fundamentales, a continuación haremos un breve resumen de ellos:

1.- Estudio del canal de comunicaciones.

Este apartado tiene como objetivo hallar la respuesta impulsiva del canal, para deducir su respuesta en frecuencia y obtener así su forma espectral (paso de baja, paso de banda, etc...), su ancho de banda y derivar unas primeras conclusiones en nuestro posterior diseño del módem, como la frecuencia de portadora. También estudiaremos el nivel de ruido, para tener una ligera idea acerca del ecualizador a implementar.

2.- Diseño del sistema de comunicaciones.

Este es el apartado más extenso de toda la memoria. En él concentraremos todos los conceptos teóricos que puedan surgir en nuestro proyecto. Se dividirá en los siguientes bloques:

2.1.- Introducción a la modulación digital.

Empezaremos el diseño haciendo una pequeña introducción a la modulación digital, y su desarrollo en las últimas décadas, para acabar hablando en este subapartado de las técnicas digitales de transmisión más comunes.

2.2.- Justificación comparativa de la modulación APK.

En este punto, se tratará de justificar el uso de la técnica de modulación APK, frente a otras como la ASK o la PSK. También comentaremos la posible transmisión en banda base mediante codificaciones como la de tipo manchester.

2.3.- Diseño de nuestro sistema de comunicaciones.

En este apartado describiremos detalladamente cada componente de los Bloques Transmisor y Receptor, analizando problemas y soluciones adoptadas en cada caso.

Asimismo se procederá a la selección de los parámetros que intervendrán en la transmisión de los datos. Para dicha selección, nos basamos, como requerimiento principal, en intentar optimizar los siguientes factores:

- La velocidad de transmisor.
- La probabilidad de error de bit.
- Aprovechamiento del espectro disponible.

2.4.- Anomalías en nuestro sistema.

Aquí recapitularemos los problemas con los que nos hemos encontrado a la hora de conseguir una transmisión correcta, y las soluciones que hemos desarrollado para paliar dichos efectos indeseados, ocupándonos principalmente del problema del sincronismo.

2.5.- Estructuración de las Tramas.

Por otra parte, y como consecuencia inmediata de la ausencia de sincronismo entre la tarjeta transmisora y la tarjeta receptora (como comprobaremos más adelante), contemplaremos la posibilidad de dividir el fichero en distintas tramas. Usaremos tramas Ethernet, por lo que nos basaremos en la recomendación IEEE 802.3., así como el uso de sistema de tratamiento de errores mediante códigos cíclicos, para detectar los posibles fallos en la decisión de los bits.

3.- Implementación en Matlab.

Aquí generaremos todas las rutinas para la transmisión de los datos. Es decir, mediante Matlab 6.1 desarrollaremos, vía software, el Transmisor y el Receptor, cuyas fases en las que se dividen ambos extremos de transmisión se describirán con todo detalle durante el desarrollo de este apartado.

Durante las fases de prueba se ha probado con todo tipo de formatos de archivos (texto, audio, imágenes), pues al fin y al cabo se trata de archivos de datos.

4.- Implementación en Lenguaje C.

Para concluir la fase práctica, procederemos a la transcripción del código desplegado en Matlab a un código en lenguaje C, obteniendo así un par de aplicaciones externas (transmisor y receptor) que se ejecutarán fuera de Matlab.

5.- Conclusiones finales y propuestas de mejora.

Para concluir, haremos un breve resumen, paso a paso, destacando las principales conclusiones que sobresalen en la ejecución del proyecto, y propondremos una serie de mejoras para futuras ampliaciones del proyecto en cuestión.

Antes de terminar este apartado, nos gustaría añadir simplemente que la estructura que vamos a desarrollar en la realización de esta memoria también es la que hemos seguido a la hora de su diseño e implementación práctica.