



## CAPÍTULO 2

# Convertidores A/D Sigma Delta

### Índice:

#### CONVERTIDORES A/D SIGMA DELTA

1. Introducción.....	7
2. El convertidor Sigma Delta.....	7
3. No idealidades en convertidores A/D Sigma Delta.....	9
3.1. Ruido ktc y ruido del amplificador operacional).....	10
3.2. Ganancia finita del amplificador operacional.....	11
3.3. Slew-rate y ancho de banda del amplificador operacional.....	11
3.4. Saturación de la tensión del amplificador operacional.....	12
3.5. Ruido Jitter.....	12
3.6. Histéresis y offset de los comparadores.....	13



## 1. Introducción

Recientemente, los convertidores A/D y D/A de sobremuestreo están tomando popularidad para aplicaciones de alta resolución y velocidad media-baja tales como de audio digital de alta calidad. Entre las razones más importantes para este auge se incluyen las siguientes:

- Los convertidores de sobremuestreo permiten relajar las especificaciones de la circuitería analógica en contrapartida de una circuitería digital más compleja. Este intercambio es deseable de cara a tecnologías modernas sub-micra con fuentes de 3.3V, donde la compleja circuitería digital de alta-velocidad es fácilmente realizable en menor área mientras que la realización de circuitos analógicos de alta resolución es complicada debido a fuentes de alimentación de bajo voltaje y la baja impedancia de salida del transistor.
- Los convertidores de sobremuestreo simplifican los requerimientos de los filtros analógicos anti-solapamiento (*anti-aliasing*) para convertidores A/D y filtros de alisado (*smoothing*) para D/A. Por ejemplo, para un CA/D suele ser requerido un solo con filtro anti-solapamiento de primer orden, que puede ser realizado en el mismo chip. Además, un muestreador y mantenedor (*sample and hold*) no suele ser necesario a la entrada de un convertidor A/D de sobremuestreo.

## 2. El convertidor Sigma Delta

Pasemos a estudiar en rasgos generales la estructura de un convertidor Sigma Delta ( $\Sigma\Delta$ ), para ello fijémonos en la Fig. 2.1 en la que presentamos el esquema de un modulador sigma delta:

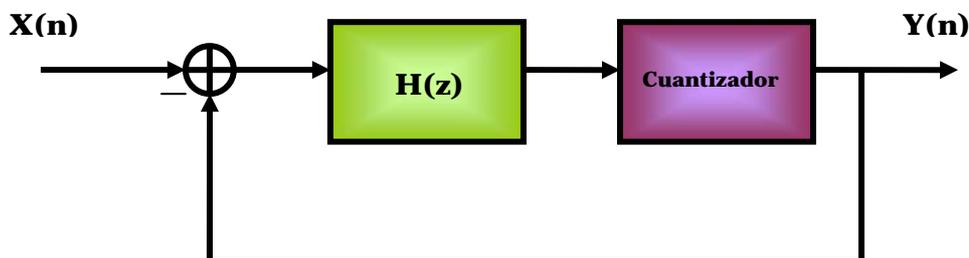


Fig. 3.1. Estructura del modulador Sigma Delta.

Esta configuración es conocida como *estructura interpolativa* y es análoga a un amplificador realizado empleando un amplificador operacional y realimentación. En esta analogía, la realimentación reduce el efecto del ruido de la etapa de salida del



amplificador operacional en la señal de salida del amplificador en el bucle cerrado a bajas frecuencias cuando la ganancia del amplificador es elevada. A altas frecuencias, cuando la ganancia del amplificador es baja, el ruido no es reducido. Observar que el cuantizador es mostrado aquí para el caso general en el que se pueden dar varios niveles de salida.

Para verlo más claro, mostremos el ejemplo más simple que ilustra el concepto de modulación  $\Sigma\Delta$  explicado. Se trata de un modulador  $\Sigma\Delta$  de primer orden, paso de baja y tiempo discreto.

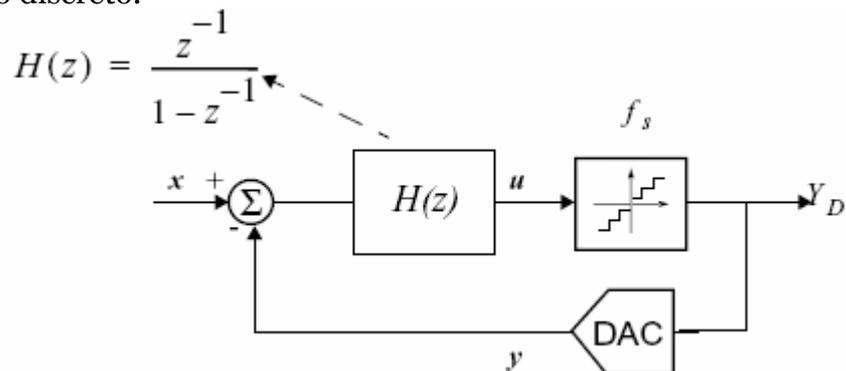


Fig. 3.2. Modulador Sigma Delta, primer orden, LP.

Y el diagrama de bloques del CAD Sigma Delta quedaría según la Fig.3.3 donde podemos comprobar que está formado por tres parte: anti-aliasing, modulador y decimador digital.

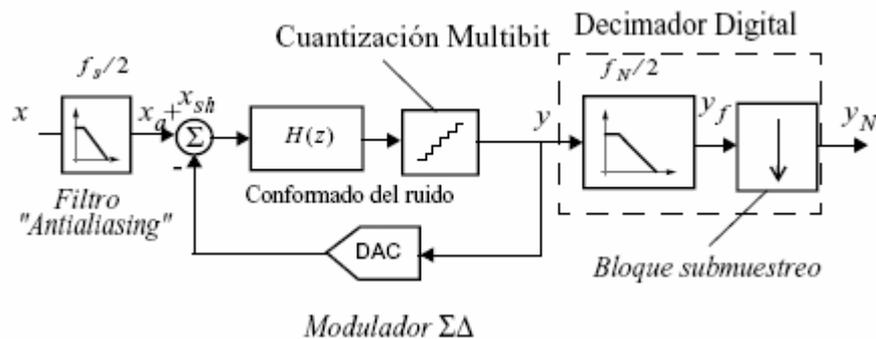


Fig. 3.3. CAD Sigma Delta de tiempo discreto.

El funcionamiento del convertidor es el siguiente: tras filtrarse la señal de entrada (se rechazan las componentes espectrales por encima de  $f_s/2$ , con  $f_s$  la frecuencia de muestreo utilizada), la señal es muestreada y cuantizada en el modulador. Este bloque filtra también el error de cuantización, conformando su densidad espectral de potencia de manera que la mayor parte de potencia que de fuera de la banda de la señal, donde es eliminada por el filtrado digital tras el modulador. Por último se decima la señal resultante tras el filtrado digital de forma que se reduce la frecuencia de muestreo a la frecuencia de Nyquist de la señal de entrada original.



Una manera alternativa de implantar este tipo de CADs es mediante tiempo continuo. De este modo la Fig. 3.4 muestra el esquema de un CAD de sobremuestreo Sigma Delta genérico de tiempo continuo.

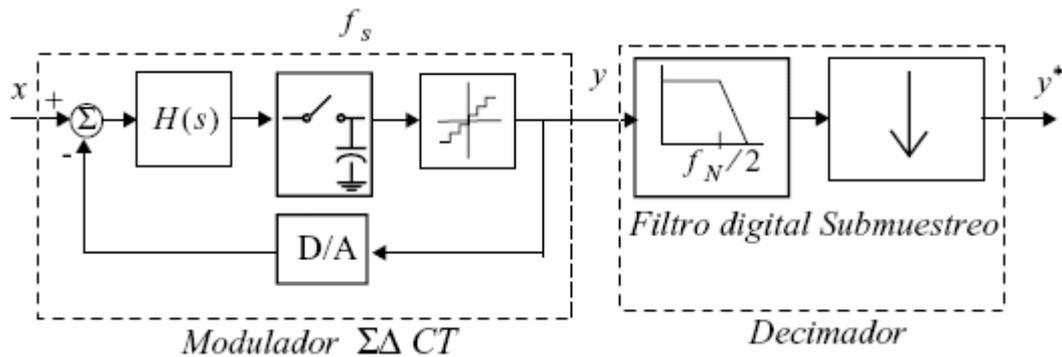


Fig. 3.4. CAD Sigma Delta de tiempo continuo.

En este caso se compone del modulador y decimador, y se prescinde del prefiltrado apareciendo un bloque de muestreo y retención (*sample and hold*) dentro del modulador. Las funciones del modulador y del decimador son idénticas a las explicadas para el caso discreto.

Tras una visión genérica de CAD Sigma Delta, estudiemos a continuación las no idealidades que afectan a estas estructuras, ya que ésta va a ser la base de estudio que vamos a necesitar para generar nuestros modelos de librerías.

### 3. No idealidades en convertidores A/D Sigma Delta

El diagrama de un modulador de primer orden de capacidades conmutadas Sigma Delta se muestra en la Fig.3.5.

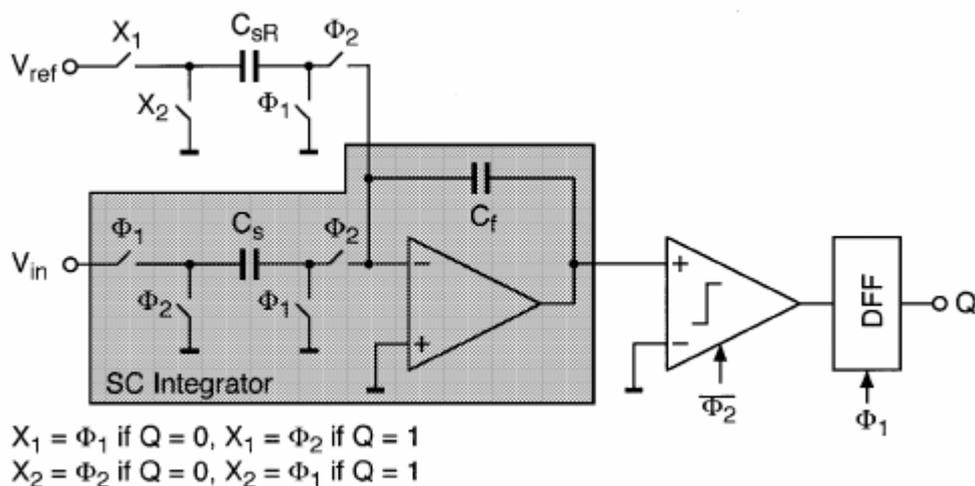


Fig. 3.5. Modulador SC Sigma Delta de primer orden.



Este circuito lo utilizaremos en este apartado para introducir las no idealidades que afectarán a nuestro modelo. Consiste en un integrador de capacidades conmutadas, un cuantizador y un convertidor digital analógico en el lazo de realimentación. Las principales no idealidades de estos circuitos son las siguientes:

1. Ruido térmico en la estructura SC (ruido ktc)
2. Ruido del amplificador operacional
3. Ganancia finita del amplificador operacional
4. Ancho de banda del amplificador operacional
5. Slew-rate del amplificador operacional
6. Saturación de la tensión del amplificador operacional
7. Ruido Jitter
8. Offset de los comparadores
9. Histéresis de los comparadores

### 3.1. Ruido ktc y ruido del amplificador operacional

Esta primera no idealidad que vamos a comentar es la fuente de ruido más importante que afecta a los moduladores sigma delta de capacidades conmutadas, el cual está asociado a los interruptores de muestreo e intrínsecamente a los amplificadores operacionales.

Estos efectos pueden modelarse utilizando el comportamiento de un integrador ruidoso, que consistiría en sumarle a la entrada del integrador el efecto del ruido.

El cociente de los valores  $C_s/C_f$  representa el coeficiente del integrador. Para ello, a partir de la Fig.3.5 podemos obtener la función de transferencia en dominio  $z$ , dada por:

$$H_I(z) = \frac{C_s}{C_f} \frac{z^{-1}}{1-z^{-1}} = b \frac{z^{-1}}{1-z^{-1}} \quad (2.1)$$

donde  $b$  es el coeficiente mencionado y va a ir multiplicando a la señal de entrada.

El modelo del ruido del amplificador operacional se puede considerar como la variación aleatoria de una tensión,  $V_n$ , siendo ésta la tensión rms del amplificador operacional referida a la entrada del integrador. Para este modelado vamos a despreciar el ruido flicker ( $1/f$ ) y el offset de continua, ya que éstos típicamente se cancelan.

### 3.2. Ganancia finita del amplificador operacional

La ganancia dada de un integrador es idealmente infinita. En la práctica, sin



embargo, está limitada. Este límite de la ganancia del integrador incrementa el ruido en la banda de la señal. La función de transferencia del integrador sería para el caso de ganancia finita:

$$H(z) = \frac{z^{-1}}{1 - \alpha \cdot z^{-1}} \xrightarrow{\text{dcGain}} A_o = H(1) = \frac{1}{1 - \alpha} \xrightarrow{\text{despejo } \alpha} \alpha = 1 - \frac{1}{A_o} \quad (2.2)$$

donde  $A_o$  es la ganancia de del integrador.

El efecto de esta ganancia finita influye también en el siguiente apartado del Slew-rate (SR) y del ancho de banda finito (BW).

### 3.3. Slew-rate y ancho de banda del amplificador operacional

El efecto del ancho de banda finito (BW) y del slew-rate (SR) puede ser interpretado como una no idealidad en la ganancia. Refiriéndonos al modulador de primer orden mostrado en la Fig.3.5, la evolución de la salida durante el periodo  $n$  de integración (cuando  $\phi_2$  está encendido) viene dada por:

$$v_o(t) = v_o(nT_s - T_s) + \alpha V_s (1 - e^{-\frac{t}{\tau}}) \text{ en } 0 < t < \frac{T_s}{2} \quad (2.3)$$

donde  $V_s = V_{in}(nT_s - \frac{T_s}{2})$ ,  $\alpha$  proviene de la ganancia finita del amplificador operacional,  $\tau$  es la constante de tiempo del integrador e igual a  $\tau = \frac{1}{2\pi GBW}$  y  $GBW$  es el producto ganancia ancho de banda.

El valor de esta curva toma el máximo cuando  $t=0$ , dando:

$$\frac{d}{dt} v_o(t) = \alpha \frac{V_s}{\tau} \quad (2.4)$$

Consideramos dos casos:

1. El valor de (2.4) es más pequeño que el SR del amplificador operacional. En este caso el SR no limita la evolución de  $v_o(t)$  durante todo un periodo de reloj (hasta  $t=T_s/2$ ).
2. El valor de (2.4) es mayor que el SR, en ese caso:

$$\begin{aligned} t \leq t_o: v_o(t) &= v_o(nT_s - T_s) + SRt \\ t > t_o: v_o(t) &= v_o(t_o) + (\alpha V_s - SRt_o) \left( 1 - e^{-\frac{t-t_o}{\tau}} \right) \text{ siendo } t_o = \frac{\alpha V_s}{SR} - \tau \end{aligned} \quad (2.5)$$



### 3.4. Saturación de la tensión del amplificador operacional

Este efecto no ideal en la saturación de los niveles del amplificador operacional. Es simple de modelar, ya que tan sólo debemos saturar la salida del integrador (dentro del lazo).

### 3.5. Ruido Jitter

El efecto del ruido jitter en los moduladores Sigma Delta es independiente de la estructura u orden del modulador. El resultado es un muestreo no uniforme en la secuencia temporal y produce un error, el cual incrementa la potencia del ruido a la salida del cuantizador.

El error introducido cuando una señal sinusoidal a la entrada  $x(t)$  con amplitud  $A$  y frecuencia  $f_{\sin}$  es muestreada en un instante con error  $\delta$  está dado por:

$$x(t + \delta) - x(t) = 2\pi f_{\sin} \delta A \cos(2\pi f_{\sin} t) = \delta \frac{d}{dt} x(t) \quad (2.6)$$

### 3.6. Histéresis y offset de los comparadores

Los comparadores básicamente tienen dos no idealidades<sup>1</sup>, una de ellas es el offset, en la que la salida el comparador se retrasa un cierto tiempo, y la otra es la histéresis, en la que se produce una variación del tiempo del cambio de '0' a '1', y de '1' a '0'. Estos dos efectos podemos representarlos en la siguiente gráfica:

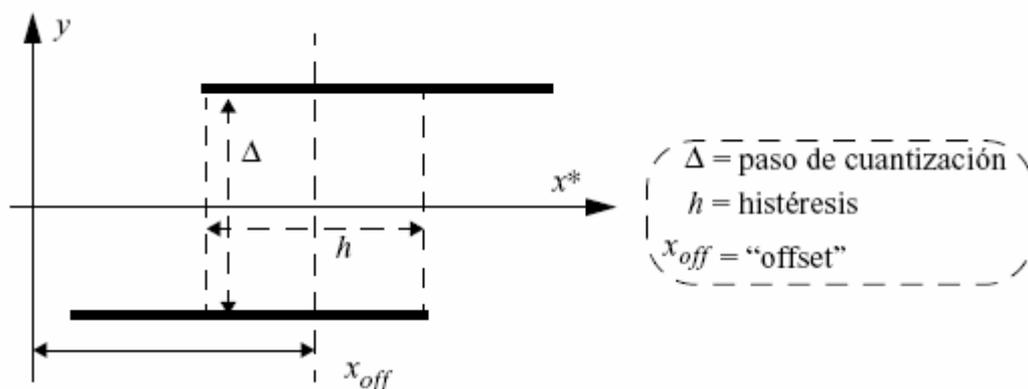


Fig. 3.6. Histéresis y offset en los comparadores.

<sup>1</sup> Estas no idealidades de los comparadores las vamos a tener presentes siempre que haya comparadores en la estructura de nuestro convertidor.