

# CAPÍTULO 1: INTRODUCCIÓN

## *1.1.- Evolución de los circuitos analógicos tiempo-continuos.*

La evolución en el campo del diseño de circuitos presenta un punto de inflexión entre la década de los años 70 y la de los 80. Hasta ese momento los circuitos analógicos, fundamentalmente los denominados RC activos, habían sido los dominantes y casi únicos. Sin embargo el imparable desarrollo de los circuitos digitales junto con la creciente necesidad de integrar sobre silicio estructuras cada vez más complejas, hicieron necesaria la búsqueda de alternativas de diseño capaces de afrontar con éxito el reto de la integración conjunta de funciones analógicas y digitales en un mismo chip. Las dificultades dominantes desde un principio (que perduran hoy en día) fueron las excesivas tolerancias que los circuitos RC activos clásicos presentaban a la hora de ser integrados, junto con la incompatibilidad de sus procesos de integración con las técnicas utilizadas para los, rápidamente predominantes, circuitos digitales. La escasa capacidad de programación y reconfiguración, la menor robustez, y una precisión reducida, debido a limitaciones físicas, son inconvenientes que desde luego hacían, y hacen, a los circuitos analógicos inútiles en muchas aplicaciones.

Como primer intento de solución surgieron los circuitos analógicos tiempo-discretos, fundamentalmente los denominados de capacidades conmutadas o SC (Switched Capacitor), que revolucionaron en gran medida la

filosofía anterior de diseño. Sin embargo, aunque son sistemas analógicos (no se realiza cuantificación de la señal), su descripción formal se hace en términos discretos, puesto que trabajan sobre muestras de señales analógicas. Durante la primera mitad de los años 80 su evolución fue muy rápida, dando pronta cobertura a unas necesidades de mercado que los clásicos circuitos RC activos no pudieron afrontar, particularmente en bajas frecuencias. Sin embargo, las limitaciones de esta tecnología fueron tempranamente predichas teóricamente y alcanzadas de forma práctica con relativa rapidez: por tratarse de circuitos que muestrean la señal; su límite frecuencial superior queda siempre un orden de magnitud por debajo de la velocidad de muestreo. Si bien solucionaban en parte los problemas de programabilidad y sintonizabilidad inherentes a los circuitos continuos, gracias a la utilización de uno o varios relojes de frecuencia externa, al no discretizar la señal, seguían presentando limitaciones en cuanto a precisión.

Hacia finales de los años 80 aparece una nueva técnica analógica en tiempo-discreto, denominada de corrientes conmutadas SI (Switched Currents). Con una base similar a la de los circuitos SC, estos últimos resultan mucho más simples (utilizan como condensadores las capacidades puerta-canal de los transistores MOS), trabajan con niveles de polarización potencialmente muy bajos y resultan totalmente compatibles con las tecnologías digitales de integración, más económicas. Sus detractores mantienen no obstante que, aún siendo más simples, su ancho de banda no supera el alcanzado mediante

sistemas SC, así que tan sólo representan una alternativa a esos últimos. Hoy en día está comúnmente aceptado que esta técnica no representa una solución aceptable en aquellas aplicaciones en que se requiere la separación entre varios canales de información, debido principalmente a que a los inconvenientes derivados del muestreo se añade el efecto de acoplamiento de reloj, que actúa reduciendo la precisión del diseño e incrementando los niveles de distorsión y ruido. La realidad es que el interés por este tipo de implementación ha decaído considerablemente estos últimos años, tal como lo atestigua el peso relativo de trabajos sobre el tema en revistas y congresos científicos.

Simultánea y alternativamente a estas técnicas basadas en el muestreo de la señal, se desarrollaron nuevas tecnologías en tiempo-continuo que intentaban superar las limitaciones inherentes a la integración de los circuitos RC activos. Los denominados circuitos OTA-C (o  $g_m$ -C) emplean exclusivamente condensadores y elementos activos de transconductancia variable (Operational Transconductance Amplifiers), evitando las resistencias, que consumen gran área de silicio al ser integradas, y aportando la característica adicional de sintonizabilidad, que proporciona la posibilidad de ajustes y correcciones frente a dispersiones de los procesos de fabricación. Puede asegurarse que las implementaciones basadas en técnicas OTA-C han sido las dominantes en los últimos años y desde luego su interés pervive con fuerza. La investigación continúa en la búsqueda de mayores anchos de banda, con la utilización tanto de OTAs linealizadas como otras no lineales. Aún a riesgo de simplificar en

exceso, la razón del éxito del diseño basado en OTAs es el potencial que presenta el citado dispositivo para operar en alta frecuencia dada la ausencia de realimentación en su estructura y su inherente simplicidad.

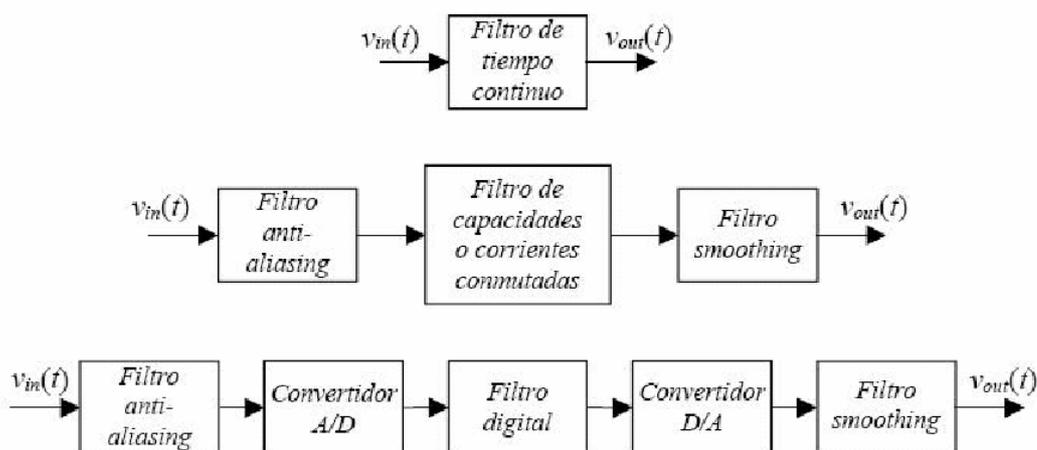
Junto con las técnicas OTA-C aparece la alternativa conocida como MOSFET-C que, si bien elimina también el uso de resistencias (utiliza en su sustitución la característica tensión-corriente del transistor), sigue empleando el amplificador operacional como elemento activo básico y, lo que es más definitorio, aprovecha todo el bagaje previo de circuitos RC activos que pueden ser transformados casi directamente en sus versiones MOSFET-C. Estos filtros son sintonizables, merced a las tensiones de puerta de los transistores utilizados para simular resistencias, y de hecho su nombre original, tal como figura en la primera patente que los describe, es el de filtros activos sintonizables.

Las técnicas MOSFET-C no han sido objeto de un interés tan enorme como los OTA-C, debido en gran parte a que estas últimas se han desarrollado previamente y han proporcionado soluciones reales a los mismos problemas que los MOSFET-C pretenden cubrir. Además de ello, el rango frecuencial que se consigue mediante OTAs es considerablemente mayor, por las razones indicadas más arriba. Sin embargo, las técnicas MOSFET-C siguen siendo una alternativa muy interesante a la solución de multitud de problemas y además ofrecen la ventaja de un muy buen comportamiento en bajas frecuencias, junto con la posibilidad de automatización del diseño, basándolo en técnicas de teoría

de circuitos clásica, ya ampliamente desarrollada. No olvidemos tampoco que las tecnologías de fabricación actuales permiten el diseño de amplificadores operacionales CMOS o BICMOS con muy buenas características. Alternativamente se han publicado artículos con circuitos MOSFET-C empleando otros elementos activos como Amplificadores Operacionales Realimentados por Corriente, CFOAs o Conectores de Intensidad CCII, que pueden abrir una nueva vía para la extensión a frecuencias más elevadas del campo de aplicación de los circuitos MOSFET-C.

Sea cual fuere la técnica de diseño a emplear y/o la tecnología de integración, parece definitivo que los circuitos analógicos tiempo-continuos disfrutan de ciertas ventajas de notable interés en comparación con los tiempo-discretos, e incluso con los puramente digitales:

- No requieren la inclusión de sub-circuitos de muestreo.



- No sufren los problemas típicamente asociados a conmutaciones.
- No presentan los inconvenientes derivados del efecto de acoplamiento de reloj ni de inyección de carga.

- No presentan los errores de aliasing procedentes del proceso de muestreo.
- No requieren sistemas adicionales de pre-procesado (filtros antialiasing) ni post-procesado (filtros de alisamiento).
- Pueden operar con anchos de banda superiores, para una misma tecnología.
- El consumo y ocupación de área son menores para una misma aplicación.

y es claramente vaticinable que seguirán teniendo un peso específico muy grande, posiblemente incluso dominante, dentro del diseño analógico, siempre y cuando se verifiquen dos importantes condiciones:

- La compatibilidad total con las tecnologías de integración propias de circuitos digitales, imperantes en el mercado;
- La inclusión de mecanismos de autoajuste on-chip que permitan corregir posibles desviaciones y/o dispersiones, incluyendo las debidas a procesos de fabricación, envejecimiento, temperatura, etc;

condiciones a las que, hoy en día, resulta más que adecuado añadir la optimización de la potencia disipada y la reducción de los niveles de alimentación, necesidades nacidas al amparo del desarrollo de las comunicaciones móviles y del crecimiento del mercado de productos de consumo, con grandes volúmenes de fabricación por producto.

Esta última condición tampoco debe sobrevalorarse, ya que si bien es verdad que hoy día se produce una fuerte demanda de mercado de productos portátiles, que requieren bajo consumo y reducidas tensiones de alimentación, existen numerosas aplicaciones en las que no son estos los requerimientos, y baste poner como ejemplo la electrónica del automóvil, en la que los niveles de polarización están en el orden de los 10 Voltios.

Llegados a este punto conviene destacar que, aunque las conclusiones apuntadas son esencialmente válidas para cualquier implementación analógica tiempo-continua, la evolución trazada en los párrafos anteriores se refiere fundamentalmente a diseños modulares basados en algún tipo de elemento activo. El diseño analógico es tan variado, acoge tantos métodos y estilos diferentes, que una visión o clasificación global resultan muy difíciles, por lo que renunciamos a enmarcar este trabajo en un contexto más amplio al comentado.

## ***1.2.- Los circuitos MOSFET-C.***

Ya se ha adelantado que los circuitos MOSFET-C representan una parte pequeña de los diseños que han sido reportados en la literatura; a pesar de ello presentan un indudable atractivo y desde luego pueden encontrarse en el mercado de semiconductores productos que en una u otra medida incorporan

esta técnica en su diseño. Entre los atractivos apuntados destacan su similitud, al menos a nivel de diseño discreto, con prototipos RC-activos clásicos, muy conocidos por los diseñadores expertos. Su versatilidad, dada por el empleo del amplificador operacional y heredada lógicamente por los prototipos citados, es lógicamente enorme, pudiendo diseñarse todo tipo de etapas lineales (amplificadores, filtros,...) y también no lineales (multiplicadores, linealizadores a tramos, detectores de pico,...). Las resistencias, realizadas mediante transistores MOS operando en zona de triodo, son controlables mediante tensión, esto es, sintonizables, y su respuesta puede hacerse cuasi-lineal merced a unos esquemas sencillos de linealización. Por último, la regularidad de las estructuras permite a priori realizar un diseño semiautomático de casi cualquier aplicación mediante el uso de celdas simples parametrizables en función de las especificaciones del diseño.

Además de todo ello, se ha demostrado la viabilidad de realizar circuitos de muy baja frecuencia (unos pocos hercios) con técnicas MOSFET-C, posibilidad ésta que resulta mucho más difícil con otro tipo de implementaciones. Las limitaciones encontradas en términos de ruido y a la hora de implementar constantes de tiempo elevadas, son las propias de cualquier diseño en baja frecuencia.

En el lado negativo, hay que destacar un buen número de inconvenientes que son los que en la práctica han limitado una extensión mayor de este tipo de

realización. En primer lugar, tal como se ha apuntado, la utilización de amplificadores operacionales, con la necesidad de compensación interna, hace que no se puedan explotar los límites de ancho de banda que proporciona una tecnología dada. La utilización de otros dispositivos activos, como convectoros de corriente (CCII) o amplificadores operacionales realimentados por corriente (CFOAs) podría suponer un alivio a este problema, pero genera otros más importantes debido fundamentalmente a la asimetría que poseen inherentemente estos dispositivos.

Del lado de los transistores MOS utilizados como resistencias, o más concretamente como transconductores, no es necesario recordar que dichos transistores operando en región de triodo presentan de partida unas fuertes limitaciones en cuanto a las tensiones de operación necesarias. Las puertas de los transistores deben polarizarse, dependiendo de la tecnología, en torno a al menos un voltio por encima de los valores de la señal a procesar. Esto dificulta su uso en rangos de tensión por debajo de los 3.3 voltios, aunque también es verdad que pueden emplearse algunas técnicas para mitigar este problema (bombeo de carga, p.ej.). Estos transistores se emplean además en configuraciones que, en mayor o menor medida, cancelan las no linealidades propias de la zona triodo. Sin embargo, esta cancelación depende enormemente de las condiciones de contorno en que los transistores están operando, lo que al final siempre se traduce en la aparición de distorsión apreciable. Además, los modelos utilizados para explicar la cancelación de las no linealidades tienen

una validez relativa, ya que algunos parámetros no considerados como temperatura, movilidad de portadores, capacidades parásitas o desequilibrios, pueden dar al traste con aquella. Por último ha de tenerse en cuenta que los transistores MOS presentan una importante asimetría entre puerta y sustrato, lo que hace que la distorsión provocada por armónicos de orden dos sea bastante relevante en estructuras no balanceadas.

En términos de ocupación de área y consumo, las técnicas MOSFET-C tampoco resultan del todo satisfactorias dado que, tomando como referencia el prototipo pasivo y dependiendo de la técnica de diseño aplicada, puede ser necesario duplicar el número de condensadores y en ocasiones duplicar también el propio circuito (o utilizar operacionales balanceados) si se quiere reducir la distorsión.

En cuanto a la transformación de un circuito a su versión integrada, hay que constatar que no cualquier prototipo RC-activo es trasladable de forma directa en su homólogo MOSFET-C, aunque este es uno de los problemas sin duda menores. A día de hoy, de todos los posibles estilos de diseño para llevar a cabo las resistencias, destacan de forma clara el que recurre al bloque denominado como doble par de transistores, o más comúnmente como MOS Resistive Circuit (MRC), y los métodos en que se usan transistores FGMOS (Floating Gate MOS) y QFG (Quasi-Floating Gate) respectivamente.

Reduciendo el estudio a los circuitos de interés de este proyecto, hemos de resaltar que el circuito que emplea transistores QFG también pretende mejorar la linealidad de las resistencias MOS y extender su rango lineal. Su técnica se basa en la conjunción de la tensión media acumulada en la capacidad de puerta del transistor y el uso de elevados elementos resistivos. Estos son implementados utilizando transistores MOS operando en sub-umbral (inversión débil).

Para concluir se ha de recordar el problema del ajuste on-chip, o autoajuste, de los circuitos tiempo-continuos, aunque éste no es desde luego específico de los MOSFET-C. Existen varias estrategias propuestas en la literatura, independientes en principio de la implementación, que permiten mejorar la precisión de los circuitos analógicos y lograr una cierta programabilidad. Es evidente, como ya se ha avanzado antes, que la viabilidad de los circuitos tiempo-continuos pasa por la realización de sistemas de autoajuste precisos y fiables. Dada su importancia se hace en el apartado siguiente un repaso a las técnicas propuestas en la literatura.

### ***1.3.- Sistemas de sintonía on-chip.***

Los sistemas de ajuste en el interior del propio circuito (on-chip tuning), o quizás mejor llamados de autosintonización, pueden aplicarse en principio a cualquier parámetro que se desee controlar. Por orden de interés, de acuerdo con los trabajos publicados, habría que destacar el ajuste de la frecuencia, del

factor de calidad, y por último de la ganancia, al menos cuando se trata de un filtro. La señal de consigna suele ser en el primer caso un reloj externo, y en los otros una tensión o componente pasivo también externo. La señal de control que produce el ajuste del parámetro deseado se genera lógicamente como la diferencia entre la consigna y el valor de dicho parámetro. Cuando se trata de sintonizar la frecuencia propia de un filtro, esta señal de error suele generarse como una diferencia de frecuencias (fases realmente), de modo que el sistema de sintonización es esencialmente un bucle de enganche de fase (PLL). Sin embargo esto no tiene por qué ser necesariamente así, pudiéndose emplear, por ejemplo, la comparación alternativa de amplitudes para una señal de excitación determinada.

Resulta difícil resumir en pocas líneas los problemas que plantea la sintonización on-chip y las diferentes técnicas utilizadas para conseguirla. Pueden destacarse algunos trabajos en los que se recopilan desde una visión global los métodos más comunes. En todo caso, y a fin de enmarcar correctamente el trabajo expuesto en esta memoria, podemos clasificar los sistemas de ajuste on-chip en la forma siguiente:

**-Ajuste indirecto:** El sistema que se ajusta no es el que procesa la señal, sino otro semejante. Eso se hace para evitar que la(s) señal(es) que realizan el ajuste interfieran con la señal que está siendo procesada. A estos sistemas se les suele denominar también master-slave, para referirse al sistema que se ajusta y

al que procesa la señal respectivamente. El ajuste será tan bueno como lo sea el apareamiento entre el amo y el esclavo. Sin duda es el método más empleado, con multitud de variantes.

Así puede distinguirse vagamente entre los casos en que se utiliza como amo un oscilador controlado por tensión (VCO). El primero conduce de forma natural a la realización de un lazo de enganche de fase, que es la forma más habitual de ajustar la frecuencia propia del sistema (filtro). El segundo tipo puede utilizarse en principio para ajustar cualquier parámetro.

Por otra parte, la señal utilizada como consigna suele ser una de reloj, aunque en ocasiones han de utilizarse varias, si se desean ajustar más de dos parámetros, o incluso otro tipo de señales más complejas.

**-Ajuste Directo:** El sistema que procesa la señal y el que se ajusta son el mismo, lo que garantiza un ajuste independiente del apareamiento de componentes. Pueden distinguirse a su vez varias estrategias:

- **Conmutación:** Se dispone de dos sistemas iguales, de modo que durante un tiempo determinado uno de ellos procesa la señal y el otro se ajusta, conmutándose periódicamente la función de uno y otro. Dicha conmutación se produce evitando los transitorios.
- **Superposición:** El sistema es único, de forma que la señal a procesar y la que permite el ajuste se inyectan sobre el mismo.

Esta estrategia es posible cuando las señales a procesar son muy particulares, de forma que dicha señal y la de sintonía puedan ser multiplexadas en el tiempo, ortogonales entre sí, u ocupar bandas frecuenciales muy diferentes.

- Adaptativo: Estos esquemas, basados lógicamente en los sistemas adaptativos, utilizan un filtro o mejor una señal “modelo”, contra la que se compara la salida del filtro que procesa la señal. El error corrige, mediante algún algoritmo adaptativo, los coeficientes del filtro a sintonizar. La sintonización no actúa por tanto sobre los parámetros a ajustar (frecuencia y  $Q$  típicamente), sino directamente sobre la función de transferencia. Los ejemplos demostrados en la práctica utilizan realmente realizaciones mixtas e incluso en algún caso el ajuste es off-chip, dado que la realización analógica de los algoritmos adaptativos está sujeta a fuertes errores, debidos sobre todo a offsets en tensión.

No es necesario hacer notar que la clasificación anterior tiene sus limitaciones, dado que los métodos anteriores pueden combinarse, y así se ha hecho en algunas ocasiones, utilizando por ejemplo un esquema adaptativo sobre el circuito amo, de modo que el esclavo se ajusta continuando con el proceso exclusivo de la señal.

Podemos adelantar que el trabajo aquí expuesto se ha preparado para que se le pueda aplicar con posterioridad el método indirecto. Inicialmente se seleccionó por ser sin duda el más probado en la práctica aunque obviamente ha sido necesario introducir modificaciones y particularizaciones sobre la idea general.

#### ***1.4.- Evolución del Layout.***

Debido a la importancia del Layout en este proyecto, haremos una breve, pero obligada, referencia a la gran evolución que ha experimentado esta técnica en los últimos tiempos.

En los últimos 20 años, los circuitos analógicos CMOS han evolucionado desde una baja velocidad, poca complejidad, débil señal, y topologías de alto voltaje a sistemas muy veloces, con una alta complejidad, e incluso sistemas mezcladores de señal de bajo voltaje que contienen mucha circuitería digital. Mientras el escalado de los dispositivos ha aumentado de forma espectacular la velocidad de los transistores, las no deseadas interacciones entre diferentes secciones de circuitos integrados como el incremento de las no linealidades en el "layout" y "packaging" limitan la velocidad y precisión de tales sistemas. Por ello, hoy en día, el diseño de los circuitos analógicos está fuertemente influido por el "*layout and packaging*".

Por otra parte, y con objeto de abaratar el chip, los Layout's deben ser lo más compacto posibles para introducirlos en las máscaras standard de los chips que se fabrican para su presentación de forma comercial.

Todas estas consideraciones se han tenido en cuenta en todos y cada uno de los chips a los que este proyecto se refiere. Por supuesto, otras consideraciones de carácter teórico previas al Layout de los filtros ha hecho que, continuamente, se hayan ido produciendo modificaciones a lo largo del mismo que se comentarán brevemente en la memoria.

### ***1.5.- Objetivos del proyecto.***

El objetivo de este proyecto es el estudio y modificación de filtros Tow-Thomas de segundo orden (de ahora en adelante TT2) con varios tipos distintos de celdas QFG, de otro proyecto fin de carrera anterior, en el que dichos filtros no mostraban el comportamiento esperado en el chip. Una vez resueltos estas deficiencias prácticas, se procede al diseño de los distintos layout de los mismos.

Cabe destacar también el diseño del propio elemento activo, el amplificador operacional, que, como veremos, también está basado en la técnica QFG.

Del mismo modo, y repitiendo el proceso anterior se procederá al estudio, la modificación y posterior Layout de dos filtros para DVB-T utilizando múltiple feedback.

Resaltar, que por lo explicado anteriormente, escapa al alcance de este proyecto la demostración y obtención de los valores de los distintos elementos de los que se componen los sistemas. Para ello, se remite al lector a los proyectos en cuestión que se encuentran en la bibliografía. Se explicarán de forma más concreta las modificaciones.

A continuación se hace un esbozo de los contenidos de la memoria, lo que ayudará al lector a planificar mejor su lectura.

### ***1.6.- Organización de la memoria.***

Aparte de este capítulo introductorio, esta memoria se compone de otros siete capítulos en los que se añaden las conclusiones y la bibliografía. El orden de los capítulos no refleja necesariamente el orden cronológico de las distintas etapas de diseño aunque se aproxima bastante. Tampoco se describen determinadas alternativas barajadas, y probadas en mayor o menor medida y que fueron desechadas por soluciones que se consideraron más apropiadas.

Así, el capítulo 2 se dedica al análisis detallado de la celda QFG, a la luz de su utilización como amplificadores operacionales de alta ganancia. Ello deriva en la introducción de un modelo más completo que el habitualmente empleado y que permite describir efectos de reducción del ancho de banda, ruido y distorsión, no suficientemente explicados en la literatura.

En el capítulo 3 se describe el filtro Tow Thomas de segundo orden, que es el que finalmente se implementa para realizar la función de filtrado paso de banda. Partiendo del prototipo discreto, se realiza su transformación a la versión integrable mediante técnicas MOSFET-C utilizando bloques QFG. Se describe también el diseño realizado para el amplificador operacional, en la misma tecnología, para un ancho de banda de 2 MHz y operación rail-to-rail en la salida.

En todos estos capítulos, el análisis realizado es de tipo teórico, incluyéndose en su caso los detalles a nivel esquemático de cada una de las implementaciones propuestas.

En el capítulo 4 se muestran los principales esquemáticos y los layout de las circuitos más significativos de los que se componen los filtros así como las simulaciones de respuestas frecuenciales y conclusiones.

En el capítulo 5 ya se cambia de bloque, y empezamos con un filtro diferente. Tomando como referencia un proyecto fin de carrera señalado en la biografía, se definen las consideraciones previas y las especificaciones de las que se parte.

En el capítulo 6 se realiza un estudio sobre la arquitectura múltiple feedback. Mediante ecuaciones matemáticas y la comparación con la topología Sallen-Key, queda claramente explicado el porqué de la elección de la topología Rauch.

Después, en el capítulo 7, como ya ocurriese en el 4 para los filtros anteriores, se procede a la muestra de esquemáticos, layout con sus correspondientes simulaciones, las que darán a las conclusiones finales.

Finalmente, en el último capítulo se detallan brevemente, en la bibliografía, todas las fuentes de información utilizadas para la realización de este proyecto.