

	Proyecto Fin de Carrera	Alumno
	Diseño e implementación de un convertidor monofásico de cinco niveles con control basado en DSP	José Francisco Campos Bizcocho

7. Resultados experimentales.

Realizado el montaje de la placa del convertidor y la placa de adaptación de señales mediante las PAL's se procede a realizar varias pruebas para poder verificar el correcto funcionamiento del sistema.

Las pruebas se han realizado con un DC-Link de 60V y una resistencia a la salida de 470Ω. En la Figura 34 podemos observar las tensiones de cada rama referidas al punto más bajo del DC-Link, a la vez que observamos la diferencia entre las mismas, que es la tensión que ve la carga. La señal situada más arriba está invertida, de forma que se pudiera mostrar la salida correcta. Se puede observar en la figura que cada rama dispone de tres niveles distintos de tensión y que la conjunción de ambas ramas nos proporciona los cinco niveles de tensión que buscábamos.

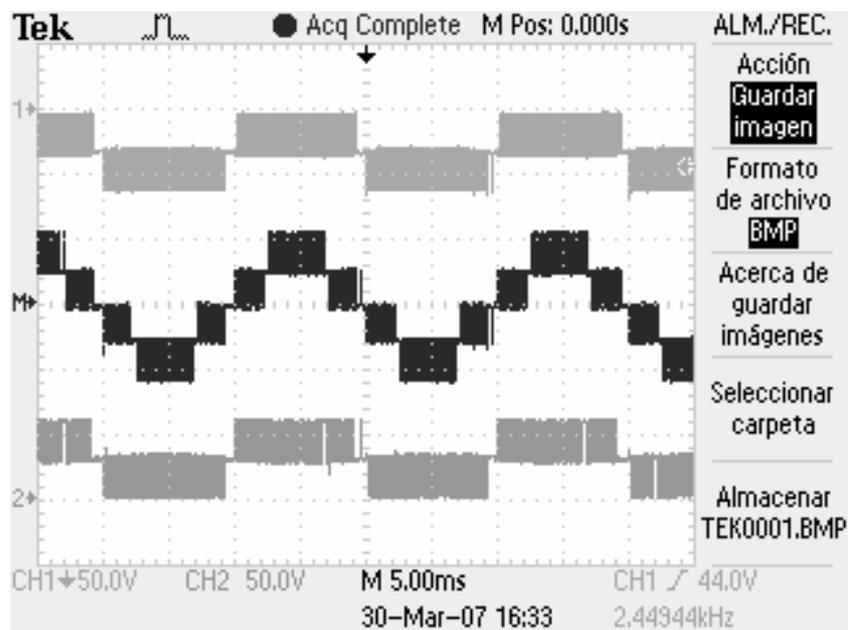


Figura 34. Señales de salida del convertidor.

A continuación mostraremos varias figuras en las que iremos viendo el paso de la señal desde la generación de los tiempos muertos hasta llegar a la señal de puerta del IGBT.

	Proyecto Fin de Carrera	Alumno
	Diseño e implementación de un convertidor monofásico de cinco niveles con control basado en DSP	José Francisco Campos Bizcocho

Comenzamos por ver en la Figura 35 la señal de inicio de cuenta para el tiempo muerto que indican la PAL de los disparos y la señal de fin de cuenta que devuelve la PAL del contador para que pase al siguiente estado de la máquina de estados de los disparos. Cuando se inicia la cuenta, señal de abajo en la figura, ésta se mantiene hasta que llega la señal de final de cuenta, en dicho momento se ponen ambas a cero hasta que sea necesario volver a aplicar otro tiempo muerto.

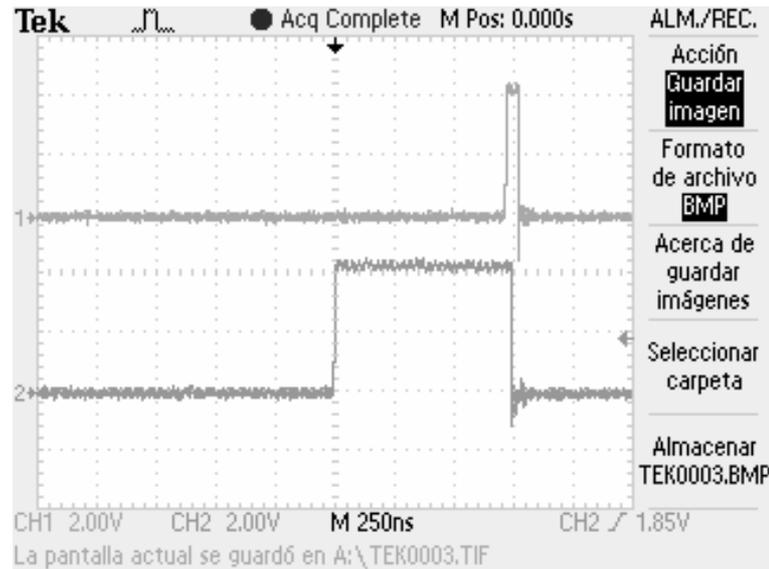


Figura 35. Señales de inicio y fin de cuenta de tiempos muertos.

Pasamos a ver en la Figura 36 la señal de salida de la PAL de los disparos para un IGBT, en la que se puede observar como va aumentando el ancho del pulso a lo largo de los ciclos mostrados en la figura. En esta figura también podemos comprobar que la señal de salida de la PAL de los disparos sale con un nivel de 5V, mientras que el paso a través del optoacoplador hace pasar a un nivel de 15V, que es el nivel con el que funciona el driver de puerta.

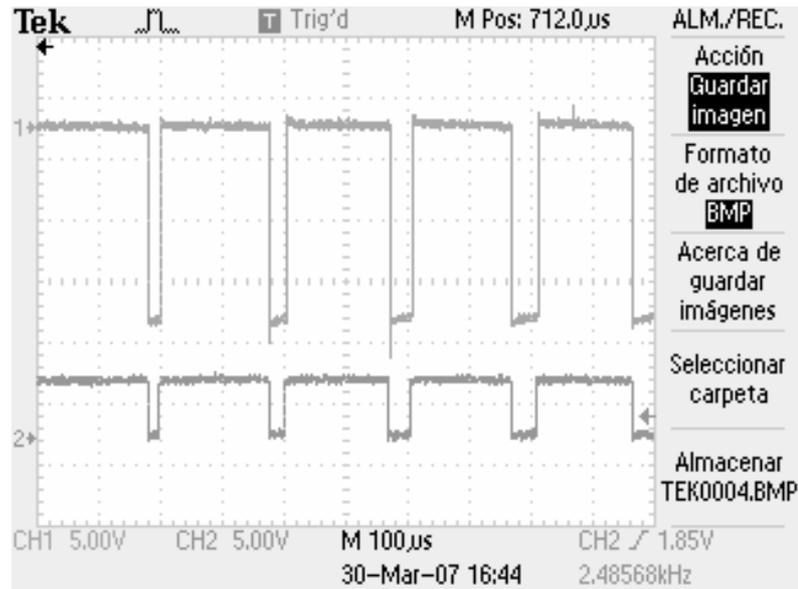


Figura 36. Entrada y salida de un optoacoplador.

En la Figura 37 podemos ver una ampliación de la anterior en la que observar el retraso producido en el optoacoplador, el cual se ajusta a los datos suministrados por el fabricante, es decir, en torno a $1\mu\text{s}$.

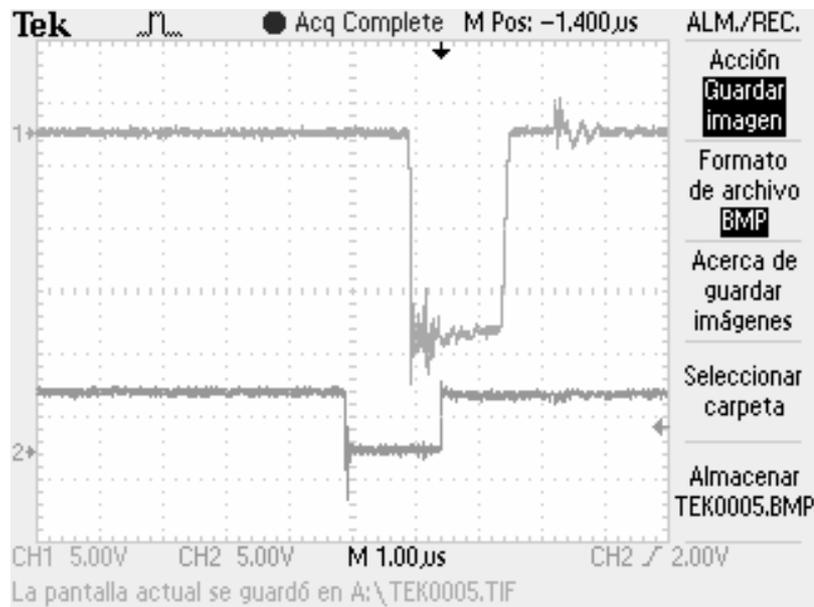


Figura 37. Tiempo de retraso en el optoacoplador.

A continuación se muestra en la Figura 38 la entrada y la salida del driver, siendo la señal de entrada al IGBT la mostrada por el canal dos del osciloscopio.

	Proyecto Fin de Carrera	Alumno
	Diseño e implementación de un convertidor monofásico de cinco niveles con control basado en DSP	José Francisco Campos Bizcocho

Puesto que el driver elegido, el IR2118, da como salida la señal negada, observaremos dicho efecto en la figura.

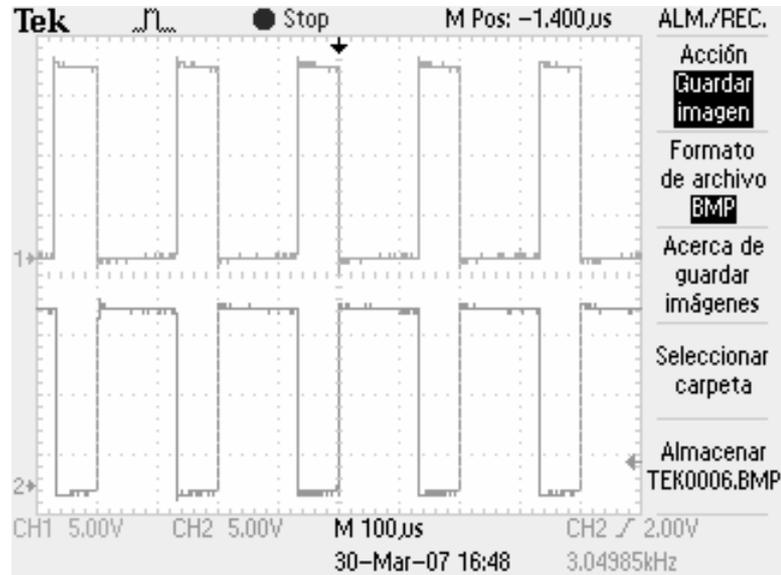


Figura 38. Entrada y salida de señales a través del driver.

En la próxima figura se puede observar el retraso producido en el driver, que está en torno a los 100ns, tal y como indica el fabricante en la documentación del dispositivo.

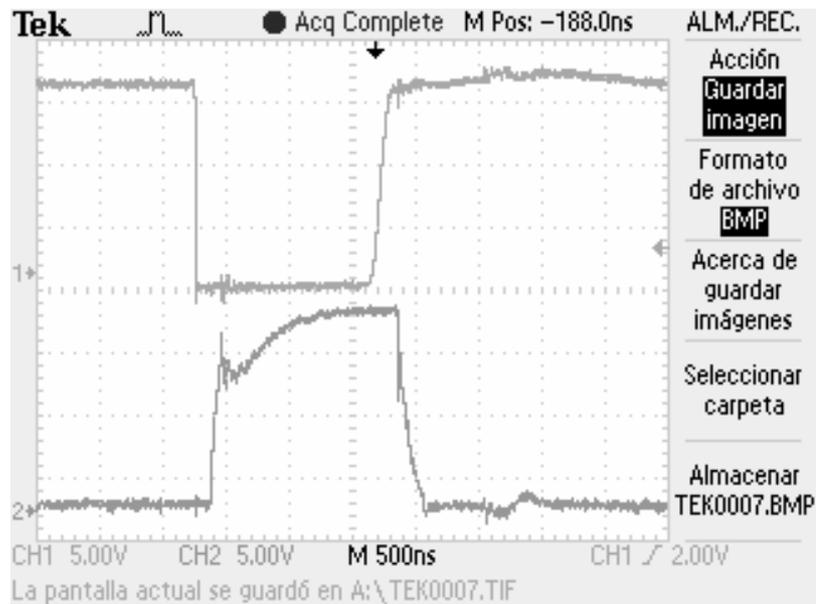


Figura 39. Retraso producido a través del driver.

	Proyecto Fin de Carrera	Alumno
	Diseño e implementación de un convertidor monofásico de cinco niveles con control basado en DSP	José Francisco Campos Bizcocho

Una vez que hemos llegado a la señal de puerta del IGBT, la última etapa es la tensión de salida que ya se mostrara en una imagen anteriormente pero que volvemos a ver en la Figura 40 de forma más ampliada, en la que podemos ver 25ms de tiempo, lo que corresponde con más de un ciclo completo de la señal de salida que hubiera correspondido con 20ms, ya que las simulaciones se realizan modulando una señal de salida de 50Hz.

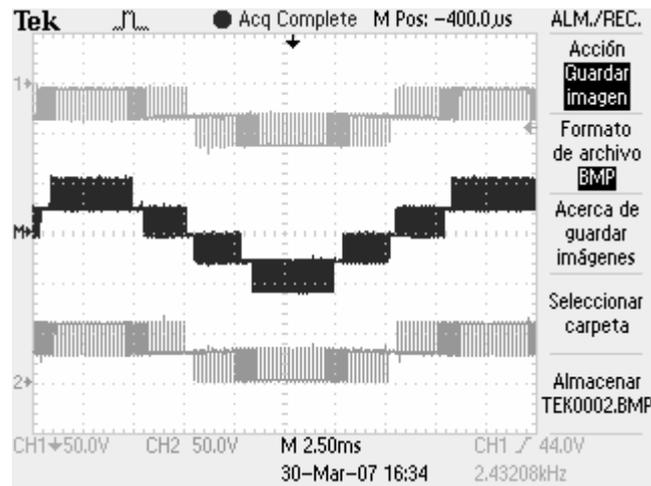


Figura 40. Salida del convertidor.