



Máster Oficial en Electrónica,
Tratamiento de Señales y
Comunicaciones

Título: Método Flexible para Modulación PWM en
Convertidores Multinivel

Autor: Javier Nápoles Luengo

Tutor: Miguel Ángel Aguirre

1. Índice

1.	Índice	2
1.1	Índice de Figuras	4
1.2	Índice de Tablas	6
2.	Introducción	7
3.	Objetivos	8
4.	Dispositivos Semiconductores	9
4.1	Diodo	9
4.2	Tiristor	9
4.3	Transistor Mos	10
4.4	IGBT	10
4.5	GTO	10
5.	Topologías	13
5.1	Convertidores con topología Diode-Clamped (DCC)	14
5.2	Ventajas y desventajas de la topología Diode-Clamped	16
5.3	Convertidores con topología Flying Capacitor (FCC)	17
5.4	Convertidores en cascada	20
6.	Técnica Selective Harmonic Elimination	25
6.1	Introducción	25
6.2	Fundamento teórico	27
6.3	Características del método	28
7.	Técnica Selective Harmonic Mitigation	30
7.1	Principio básico del método propuesto	31
7.2	Formulación de la Función Objetivo	31
7.3	Extensión al espacio continuo	33
7.4	Detalles de la implementación del algoritmo.	34
7.5	Adaptación al Seguimiento de Soluciones	35
7.6	Ejemplo práctico	37
8.	Resultados Experimentales	40
8.1	15 cortes	41
8.1.1	Análisis de los resultados	43
8.2	11 cortes	44
8.2.1.	Análisis de los resultados	45

8.3	9 cortes	46
8.3.1	Análisis de los resultados	47
8.4	7 cortes	47
8.4.1.	Análisis de los resultados	49
9.	Extensión a 9 Niveles	50
9.1	Resultados obtenidos	52
10.	Algoritmo Simulated Annealing	55
10.1	Principio de funcionamiento	56
11.	Conclusiones	60
12.	Publicaciones	62
13.	Trabajos futuros	63
13.1	Realización de pruebas experimentales en topologías de nueve niveles	63
13.2	Dar más libertad al algoritmo en topologías de más de tres niveles.	63
13.3	Probar otros algoritmos de optimización.	63
13.4	Combinación de varios métodos de modulación en un mismo controlador.	64
13.5	Controlador variador de una máquina eléctrica.	64
14.	Referencias	65

1.1 Índice de Figuras

Figura 1 Rango de trabajo de los distintos dispositivos semiconductores.	11
Figura 2 Aplicaciones actuales y estimaciones futuras de los dispositivos semiconductores de potencia más importantes.	12
Figura 3 Convertidor trifásico de dos niveles.	13
Figura 4 Convertidor trifásico de tres niveles Diode-Clamped.	14
Figura 5 Convertidor de cinco niveles Diode-Clamped.	16
Figura 6 Convertidor trifásico de tres niveles con topología Flying Capacitor.	18
Figura 7 Celda básica de un convertidor FCC.	19
Figura 8 Topología de un convertidor de cinco niveles FCC.	20
Figura 9 Estructura genérica en cascada de un convertidor monofásico.	21
Figura 10 Celda básica de un convertidor en cascada.	21
Figura 11 Convertidor monofásico en cascada de nueve niveles.	22
Figura 12 Forma de onda de tres niveles y cinco ángulos de disparo obtenida usando la técnica SHEPWM.	25
Figura 13 Ángulos de las soluciones con tres cortes obtenidas con el método SHEPWM.	29
Figura 14 Representación de la generación aleatoria de soluciones en espacio continuo.	34
Figura 15 Restricción de tiempo mínimo entre dos conmutaciones consecutivas.	35
Figura 16 Multiplicidad de soluciones con 15 cortes obtenidas con el método SHMPWM que cumplen la norma.	36
Figura 17 Detalle del múltiple solape entre distintas familias de soluciones para un mismo M_a .	37
Figura 18 Prototipo de 150kVA y tres niveles Diode-Clamped usado en las pruebas.	40
Figura 19 Contenido armónico de las señales generadas con OSPWM (a) y SHMPWM (b) para un $M_a=1.07$.	41
Figura 20 Forma de onda de la señal obtenida con SHEPWM y $M_a=1.07$.	41
Figura 21 de la señal de salida modulada mediante SHEPWM y $M_a=1.07$.	42
Figura 22 Contenido armónico para $M_a=1.15$ usando modulación SHEPWM (a) y SHMPWM (b).	43
Figura 23 Contenido armónico para $M_a=1.15$ con modulación OSPWM (a) y SHMPWM (b).	43

Figura 24 Contenido armónico de las señales generadas usando SHEPWM (a) y SHMPWM (b) con $M_a=1.10$ y 11 cortes.	45
Figura 25 Espectro de las señales obtenidas con SHEPWM (a) y SHMPWM (b) con 9 cortes y $M_a=0.95$.	46
Figura 26 Espectro de las señales obtenidas con SHEPWM (a) y SHMPWM (b) con 9 cortes y $M_a=1.10$.	47
Figura 27 Contenido armónico de las señales obtenidas usando los métodos SHEPWM (a) y SHMPWM (b) con $M_a=0.95$ y 7 cortes.	48
Figura 28 Contenido armónico de las señales obtenidas usando los métodos SHEPWM (a) y SHMPWM (b) con $M_a=1.10$ y 7 cortes.	49
Figura 29 Convertidor monofásico de 9 niveles en cascada.	50
Figura 30 Formas de onda consideradas.	52
Figura 31 Detalle de la forma de generar la señal de salida del convertidor en cascada.	53
Figura 32 Soluciones con 10 cortes obtenidas con el método SHMPWM para un convertidor de nueve niveles en cascada.	54
Figura 33 Función no monótona con múltiples mínimos locales.	55

1.2 Índice de Tablas

Tabla 1 Opciones de conmutación de un convertidor trifásico de dos niveles.....	13
Tabla 2 Posibles combinaciones de los interruptores de un convertidor trinivel Diode-Clamped.....	15
Tabla 3 Posibles combinaciones válidas de un convertidor Diode-Clamped de 5 niveles.	15
Tabla 4 Posibles combinaciones de los semiconductores de un convertidor trinivel Flying Capacitor.	18
Tabla 5 Posibles tensiones a la salida según las combinaciones válidas en los semiconductores de la celda básica del convertidor en cascada.....	21
Tabla 6 Combinaciones válidas de los semiconductores y tensiones generadas a la salida del convertidor en cascada de nueve niveles.	23
Tabla 7 Número de niveles del convertidor según sea la relación entre las tensiones de los DC-Link.	24
Tabla 8 Especificaciones de las normas EN 50160 y CIGRE WG 36-05.....	30